# 电子技术 实验报告合集

中山大学物理学院 2020 级物理系 罗俊平



中山大學

## 电子技术 实验报告合集

by

## 罗俊平

学号 19319086

邮箱 luojp25@mail2.sysu.edu.cn

中山大學

## 写在前面的话

我们的名字,便是夜里海波上发出的光,痕迹也不留就抿灭了。

不想就这么泯灭,便寄希望于留下一些什么东西,于是有了面前的这份合集。报告里面的一些思考与切入角度或许是基于笔者的知识背景大开脑洞并有所阐发,许多地方的严谨性显然有待考虑。笔者并没有系统完整地学习过电子技术课程,或许在电信专业的老师和同学看来许多分析充满着初学者独有的不切实际的幻想,然而如果本合集能够成为一本内容丰富的反面教材,也不失一件善事。

或许写报告最初的初心是为了一个更漂亮的结课分数,但此刻回顾来时的路,却惊讶地发现这些报告承载了一些 GPA 之外的意义。二零二零夏,笔者站在人生的岔路口的时候,由于 GPA 不足以在残酷的竞争中脱颖而出,只得放弃转入电信院的申请。然而世界如同莫比乌斯环一般,沿着一面坚定地走下去,也能够走到不曾选择的另一面上。这份合集某种意义上而言是给当初被迫妥协的自己一个交代,不愿在学长学姐的报告基础上填充自己的数据提交了事,不愿放弃思考依着讲义脉络写上一些四平八稳的分析,最终便有了这份能得到自己认可的合集。可以妥协一时,但大抵不应妥协一生,这份合集承载的便是这样一份态度。

140 小时的努力汇成这份足有 105766 字的实验报告合集,希望能成为笔者留下的独特痕迹。

罗俊平 癸卯年愚人节

### 目录

1	三极管和场效应管特性曲线的测量	5
2	单极放大电路与差动放大电路实验	41
3	反馈放大电路	78
4	比例求和、微积分电路, RC 正弦振荡器	95
5	有源滤波器	132
6	门电路和组合逻辑电路	152
7	触发器,译码器和数据选择器	178
8	时序电路测试	214
9	555 时基电路	257
10	光闪计数实验	283
11	典型通信电路单元设计实验	301
12	闭环温度测量与控制电路实验	325

#### 《电子技术实验》课程实验报告

学院: 物理学院 专业: 物理学类 年级: 20级

实验人姓名(学号): 罗俊平 (19319086)

2022年 2 月 25 日

#### 实验一 三极管和场效应管特性曲线的测量

**报告摘要:** 本文对三极管和场效应管特性曲线进行了实验探究。实验测得 NPN 型三极管放大倍数为 224. 62, PNP 型三极管放大倍数为 312. 65,  $I_{cO}$ - $I_b$  曲线线性拟合优度均为 0. 999 以上,场效应管 Ic-Uds 曲线线性拟合优度为 0. 9682,实验测得 gm=14mA/V,开启电压为 1. 0V 左右。本文采用 Multisim 软件对三极管进行了仿真分析,仿真得到  $I_{cO}$ - $I_b$  曲线线性拟合优度均为 0. 99995 以上,仿真结果能很好地验证理论分析和实验结果的正确性,同时可以快捷准确观测。简化了实验操作。

关键词: 三极管;场效应管;输出特性;特性转移曲线;Multisim 软件

#### 一、实验目的

- 1. 熟练掌握三极管、场效应管的输入特性和输出特性,分析不同工作区的特点与应用,了解三极管、场效应管的关键参数及其测量方法,为后续搭建单级放大电路和负反馈放大电路提供基础。
  - 2. 学习电子电路静态工作点的确定和调节,掌握节点电压和支路电流的测量方法。
  - 3. 掌握直流电压源、万用表等基本电子测量仪器的使用。

#### 二、实验原理

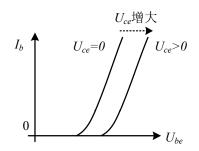
1. 三极管特性曲线的测量。

共射模式下, 三极管的特性曲线主要包括输入特性曲线和输入特性曲线。

**输入特性曲线**定义为在发射极-集电极之间的电压(管压降) $U_{ce}$  一定的条件下,基极电流  $I_b$  和发射结压降  $U_{be}$  的关系:

$$I_b = f\left(U_{be}\right)_{U_{ce} = \text{"xy}}$$

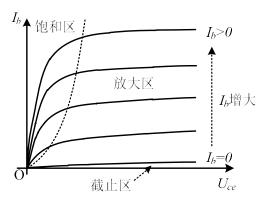
以 NPN 型管为例,当管压降  $U_{ce}$ =0V 时,三极管的集电极 c 和发射极 e 之间短路,发射结和集电结并联,此时的三极管输入特性曲线与 PN 结的 I-V 曲线形状类似。当 PN 结导通时, $I_b$  随  $U_{be}$  的增大而显著增大。当管压降  $U_{ce}$ >0V 时,输入特性曲线会右移:



**输出特性曲线**定义为当基极电流  $I_b$  为常量(亦即发射结压降  $U_{be}$  为常量时)时,集电极电流  $I_b$  与管压降  $U_{ce}$  之间的关系:

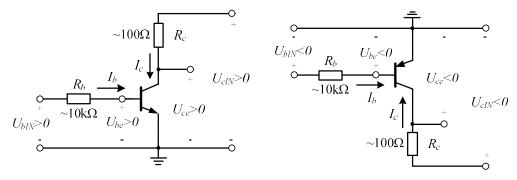
$$I_c = f(U_{ce})|_{I_b = \sharp \mathfrak{Y}}$$

NPN 管典型输入特性曲线如下图所示,根据静态工作点的不同位置,可以将三极管分为截止区、放大区和饱和区三个主要区域:



其中在放大区,集电极电流  $I_c$  不随管压降  $U_{ce}$  变化而变化(处于"恒流状态")而只随着基极电流  $I_b$  的调控, $I_c$ 与  $I_b$ 之间的比例关系称为"电路放大倍数" $\beta$ 。

实际测量时,通过双路直流电压源可以分别对三极管的发射结压降  $U_{be}$  和管压降  $U_{ce}$  进行调节,以"扫描"的方式得到多条输入和输出特性曲线:



 $U_{be}$ 和  $U_{ce}$  电压测量可以使用万用表电压档完成,而为了方便线路连接和测量操作, $I_c$  和  $I_b$  电流测量通过测量采样电阻两端的电压来换算得到支路电流值。

#### 2. 场效应管特性曲线的测量。

场效应管因其栅极采用绝缘材料,因此栅极电流  $I_g$  很小,可以忽略不计,输入控制信号由三极管的基极电流  $I_b$  替换成了栅-源极电压  $U_{gs}$ 。场效应管最主要的特性曲线是**输出特性** 

**曲线**,即在栅-源极之间的电压  $U_{gs}$  一定的条件下,漏极电流  $I_d$  和漏-源极之间的电压(管压降) $U_{ds}$  的关系:

$$I_d = f(U_{ds})|_{U_{gs} = \text{\text{$\%$}}}$$

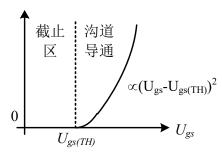
NMOS 管典型输入特性曲线如下图所示,根据静态工作点的不同位置,可以将场效应管分为截止区、恒流区和可变电阻区三个主要区域。恒流区电流  $I_{dO}$  主要受到栅源电压  $U_{gs}$  的调控,调控的系数称为低频跨导  $g_{m}$ :

$$g_m = \frac{\Delta I_{dO}}{\Delta U_{gs}}$$

将恒流区的一簇输出特性曲线进行合并,可以用一条转移特性曲线来描述恒流区电流的  $I_{do}$  与栅源电压  $U_{gs}$  的关系:

$$I_{dO} = f\left(U_{gs}\right)\Big|_{U_{ds} = \text{\#} \mathfrak{Y}}$$

当  $U_{gs}$ 较小时,导电沟道夹断,漏极电流  $I_d$ 保持为 0,直至阈值  $U_{gs(TH)}$ 。对于长沟道场效应管器件,转移特性曲线在  $U_{gs}$ 超过截止区阈值  $U_{gs(TH)}$ 后,近似呈现平方特性,如下图所示:



利用comsol仿真可以实现沟道导通过程的可视化并计算出特性转移曲线:

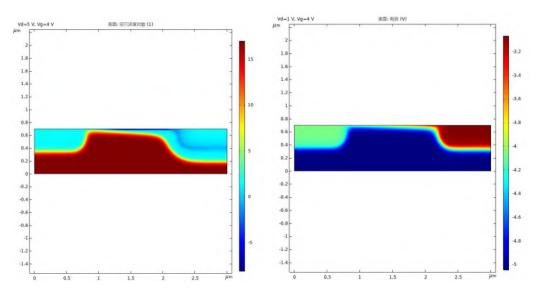


图6 夹断过程中mos管的空穴浓度与电势分布

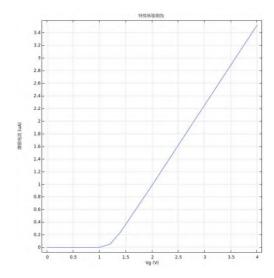


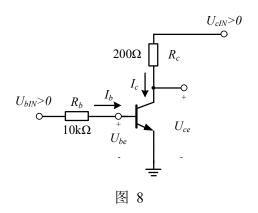
图7 mos管的特性转移曲线

#### 三、实验内容

#### 1. NPN 型三极管输入特性曲线的测量。

(1)如图 8 连接被测 NPN 管和采样电阻,两路可调直流电压源(可输出 $\pm$ 5V)分别提供  $U_{blN}$ 和  $U_{clN}$ 。

**注意:** 接线时首先将电压源的参考级与测量电路的地相连接,用万用表检测输出电压极性。调节电压源使输出为正电压后再接入电路!



(2) 保持  $U_{cIN}$ =0V,将  $U_{bIN}$ 从 0V 增大,使用万用表测量  $U_{bIN}$ 和  $U_{be}$ 电压值填入表 1,利用采样电阻  $R_b$  计算出基极电流  $I_b$ ,绘制输入特性曲线图。与测量二极管 I-V 特性曲线类似,在 PN 结导通前后应适当增加测量点数,方便作图。

**注意:** 典型的 PN 结导通电压在 300mV~800mV 左右,为了避免基极电流过大,测量过程应控制 *I<sub>b</sub>* 不超过 50uA(具体限制与被测管子型号有关)。

表 1 NPN 型三极管输入特性曲线测量,保持  $U_{clN}$ =0V

U <sub>biN</sub> 设置值(mV) (参考值)	U <sub>biN</sub> 实测值(mV)	U <sub>be</sub> 实测值(mV)	/ <sub>b</sub> 计算值(uA)
0	0	0	0
200	200	200	0
400	400	399	0.1
425	425	425	0
450	450	448	0.2
475	475	472	0.3
500	500	493	0.7
525	525	512	1.3
550	550	527	2.3
575	575	539	3.6
600	600	548	5.2
650	650	562	8.8
700	700	573	12.7
750	749	579	17
800	800	586	21.4
850	851	591	26
900	899	596	30.3

【作图: NPN 管的输入特性曲线 Ib-Ube,分析曲线形状是否与 PN 结 I-V 曲线相 类似】

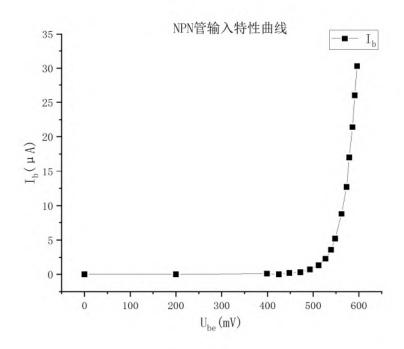


图 9 NPN 管的输入特性曲线 Ib-Ube (Ucin=OV)

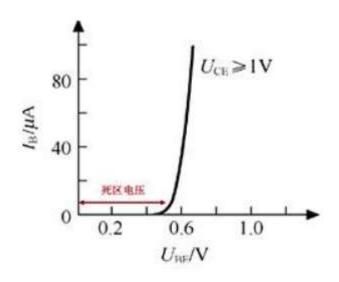


图 10 PN 结 I-V 曲线

分析:对比 NPN 管的输入特性曲线和 PN 结的 I-V 曲线,当 UciN=0 时,晶体 三极管的输入特性曲线与二极管的正向伏安特性相同,这是因为此时发射级和集电级都正向偏置,三极管相当于两个 PN 结同向并联。此时 NPN 管输出特性曲线也具有和二极管正向特性曲线有相似的性质:当 PN 结上的正向电压较小时,正向电流几乎为零。只有 PN 结两端电压超过某一数值 Uon 时,正向电流才明显增大。将 Uon 称为死区电压。

【仿真:利用 Multisim 直流扫描功能得到 NPN 管的输入特性曲线截图,描述所使用的软件版本号,管子型号,仿真方法等】

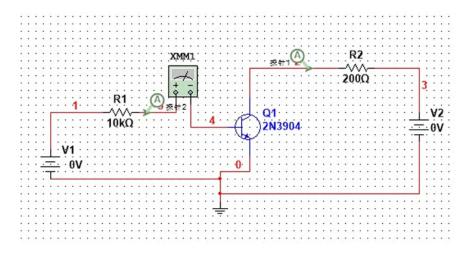


图 11 仿真电路图

表 2: 仿真软件环境与参数(下同)

	*** ***********************************	
环境与参数	详细描述	
应用程序版本	14.0.593	
数据库版本	14.0.a	
NPN 管型号	2N3904	
PNP 管型号	2N3906	

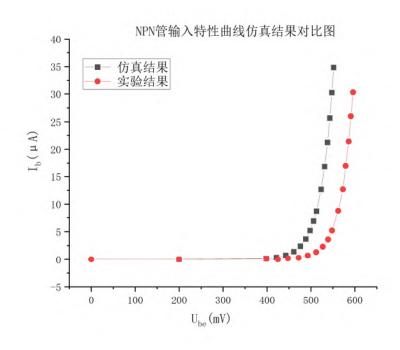


图 12 NPN 管输入特性曲线仿真结果对比图

分析:将仿真和实验结果画在同一幅图中对比,由于仿真使用的晶体管型号与实验使用晶体管型号不同,所以可以预见两条曲线不会重合,但仿真和实验曲

3.82

3.57

850

900

线的变化趋势具有较高的一致性,说明仿真可以很好地模拟真实实验结果。

仿真方法:利用恒压源固定  $U_{cln}$  的输出数值(OV),利用直流扫描功能调整 UbiN 的值以得到不同 Ube 下的 Ib 的值(其中 Ib 的数值利用电流探针获得)。

(3)保持  $U_{cIN}$ =+5V,将  $U_{bIN}$ 从 0V 增大,使用万用表测量  $U_{bIN}$ 、 $U_{be}$  和  $U_{ce}$  电压值填入表 3,分析测量结果与表 1 的异同。

**注意:** 受直流电压源最大输出电流和内阻的限制,当三极管  $I_c$  电流过大时,能导致  $U_{clN}$  无法达到设定值+5V 的情况,以实际测量电路能够达到的  $U_{clN}$  最大值为准。

Ubin 设置值(mV) U<sub>bin</sub> 实测值(mV) Ube 实测值(mV) Uce 实测值(mV) (参考值) 0 0 0 4.98 200 200 200 4.98 400 400 399 4.98 600 599 577 4.87 650 649 597 4.72 700 701 610 4.52 4.29 750 751 618 800 800 623 4.06

表 3 保持  $U_{cIN}$ =+5V 时,NPN 型三极管各节点电压随  $U_{bIN}$  变化情况

【作图:保持 $U_{clN}$ =+5V时,NPN管的Ib-Ube曲线,分析曲线形状与表 1的异同】

627

630

850

900

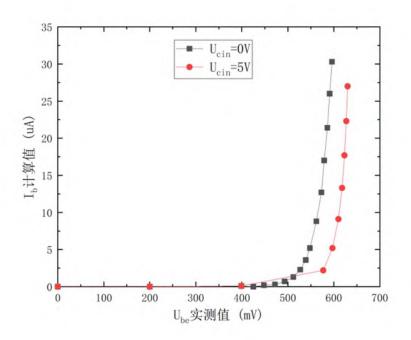


图 13 NPN 管的输入特性曲线 Ib-Ube (Ucin=0V, Ucin=+5V)

分析:  $U_{cIN}$ =+5V 和  $U_{cIN}$ =0V 的曲线对比而言,两者变化的趋势大致相同,当 Ube 较小时,Ib 几乎为零。只有 Ube 超过某一数值 Uon 时,Ib 才明显增大。两者区别在于  $U_{cIN}$ =+5V 的电流抬升点明显滞后。

【作图:保持  $U_{cIN}$ =+5V 时,NPN 管的 Uce-Ube 曲线,分析曲线形状产生的来源,对曲线形状进行分区,描述分别与三极管的那些工作状态相对应】

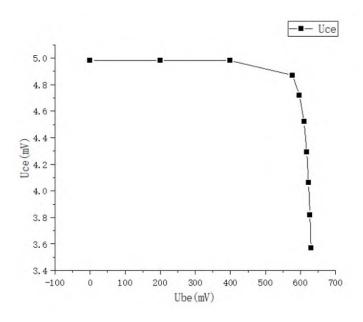


图 14 Ucn=+5V 时,NPN 管的 Uce-Ube 曲线

分析: 当发射结的电压小于 PN 结的导通电压时,基极电流为零,流过集电极和发射极的电流为零,这时候集电极和发射极之间处于断路状态,对应为曲线 Ube 为 0~400mV 的部分,此时处于三极管的截止状态; 当发射结的电压大于 PN 结的导通电压后,三极管的发射结处于正向偏置状态,而集电结处于反偏状态,此时三极管能正常放大电流,对应为曲线 400-600mV 的部分,此时称为三极管的放大状态; 而随着基极电流的持续增大,集电极电流 Ic 不再随着基极电流 Ib 的增大而增大,此时三极管集电极和发射极之间处于导通状态,对应为曲线 Ube 大于 600mV 的部分,此时对应三极管的饱和状态。

【仿真:利用 Multisim 直流扫描功能得到上述曲线截图,描述所使用的软件版本号,管子型号,仿真方法等】

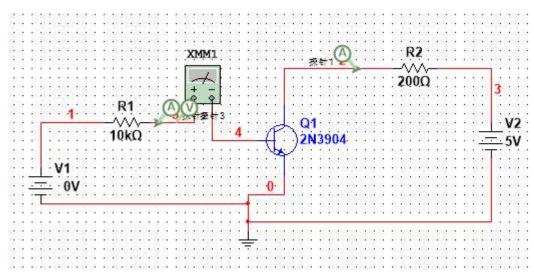


图 15 仿真电路图(参数见表 2)

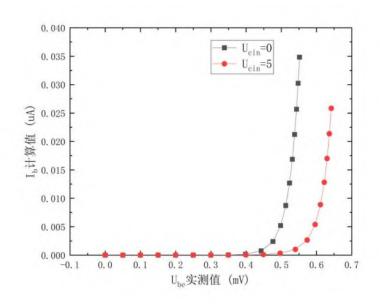


图 16 仿真结果对比图(Ucin=OV, Ucin=+5V)

仿真方法:利用恒压源固定  $U_{cln}$  的输出数值,利用直流扫描功能调整 UbiN 的值以得到不同 Ube 下的 Ib 的值(其中 Ib 的数值利用电流探针获得)。

分析:图 13 和图 16 实验结果与仿真结果对比 Ib 随 Ube 变化趋势一致性较高,可见仿真有较高可信度。

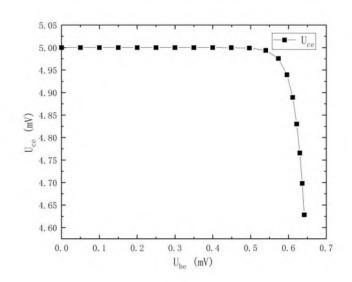


图 17 Uce-Ube 仿真曲线仿真结果(Ucin=+5V,参数见表 2)

仿真方法:利用恒压源固定 U<sub>cIN</sub>的输出数值,利用直流扫描功能调整 UbiN 的值以得到不同 Ube 下的 Uce 的值(其中 Uce 的数值利用电压探针并后期进行数据处理获得(电压值为电势相减))。

分析:图 14 和图 17 实验结果与仿真结果对比 Uce 随 Ube 变化趋势一致性较高,可见仿真有较高可信度。

#### 2. NPN 型三极管输出特性曲线的测量。

- (1) 精确调节  $U_{\text{bIN}}$ ,使得基极电流  $I_{\text{b}}$ 等于 5uA 左右,固定  $U_{\text{bIN}}$ 不变。
- (2)利用表 1 和表 3,可以估计  $U_{cIN}$ 在  $0V^*+5V$  范围内变化时  $U_{ce}$  可以变化范围,从而确定输出特性曲线中  $U_{ce}$  的扫描范围。
- (3)精确调节  $U_{clN}$ ,使得  $U_{ce}$ 等于扫描范围内的各个测量点,测量并记录此时的  $U_{clN}$  并由此计算出  $I_c$ ,填入表 4。在曲线拐点附近可适当增加测量点数以保证曲线平滑。
- (4) 重新调节  $U_{bIN}$  使得基极电流  $I_b$  分别等于 10uA、15uA、20uA 和 0uA,重复(1)~ (3) 测量过程,得到输出特性曲线。

表 4 NPN 型三极管输出特性曲线测量

I <sub>b</sub> =	5uA 测量	<del>衣4</del> 组		LOuA 测量	量组				
U <sub>biN</sub> 实测	U <sub>be</sub> 实测	/ <sub>b</sub> (计算)	<i>Uы</i> м 实测	U <sub>be</sub> 实测	/ <sub>b</sub> (计算)	U <sub>biN</sub> 实测	U <sub>be</sub> 实测	/ <sub>b</sub> (计算)	
592mV	542mV	5uA	663mV	563mV	10uA	722mV	572m		
U <sub>cIN</sub>	U <sub>ce</sub>	/ <sub>c</sub> (计算)	U <sub>cIN</sub>	U <sub>ce</sub>	/ <sub>c</sub> (计算)	U <sub>cIN</sub>	Uce	/ <sub>c</sub> (计算)	
-0.7mV	0V	-3.5uA	-1.4mV	0V	-7uA	-2.3mV	0V	-11.5uA	
39.7mV	20mV	98.5uA	65.3mV	20mV	226.5uA	91mV	20m\	′ 355uA	
81.5mV	40mV	207.5uA	144.1mV	40mV	520.5uA	209mV	40m\	′ 845uA	
120.4mV	60mV	302uA	227mV	60mV	835uA	338mV	60m\	1390uA	
152.1mV	80mV	360.5uA	299mV	80mV	1095uA	458mV	80m\	′ 1890uA	
180.5mV	100mV	402.5uA	352mV	100mV	1260uA	545mV	100m	/ 2225uA	
238mV	0.15V	440uA	438mV	0.15V	1440uA	661mV	0.15V	' 2555uA	
287mV	0.20V	435uA	495mV	0.20V	1475uA	725mV	0.20V	' 2625uA	
340mV	0.25V	450uA	547mV	0.25V	1485uA	778mV	0.25V	' 2640uA	
591mV	0.50V	455uA	797mV	0.50V	1485uA	1032mV	0.50\	' 2660uA	
842mV	0.75V	460uA	1049mV	0.75V	1495uA	1283mV	0.75V	' 2665uA	
1092mV	1.00V	460uA	1302mV	1.00V	1510uA	1538mV	1.00V	' 2690uA	
1342mV	1.25V	460uA	1554mV	1.25V	1520uA	1790mV	1.25V	′ 2700uA	
1594mV	1.50V	470uA	1805mV	1.50V	1525uA	2040mV	1.50V	′ 2700uA	
1841mV	1.75V	455uA	2050mV	2050mV 1.75V 1500uA 2300mV 1.75		1.75V	′ 2750uA		
2090mV	2.00V	450uA	2300mV	2.00V	1500uA	2540mV	2.00V	′ 2700uA	
放大区平均 电流 <i>I<sub>co</sub></i> 453.5uA			放大区平 电流 <i>I</i> 。	1	.493.5uA	放大区刊 电流 <i>I</i> 。		2681.1uA	

表 4 NPN 型三极管输出特性曲线测量(续表)

I <sub>b</sub> =2	20uA 测量	出组	I <sub>b</sub> =	OuA 测量	组	【备用测量组】			
U <sub>ыN</sub> 实测	U <sub>be</sub> 实测	/ <sub>b</sub> (计算)	<i>Uы</i> м 实测	U <sub>be</sub> 实测	/ <sub>b</sub> (计算)	U <sub>biN</sub> 实测	U <sub>be</sub> 实测	/ <sub>b</sub> (计算)	
782mV	582mV	20uA	0mV	0mV	0uA				
$U_{cIN}$	$U_{ce}$	/ <sub>c</sub> (计算)	U <sub>cIN</sub>	$U_{ce}$	/ <sub>c</sub> (计算)	U <sub>cIN</sub>	U <sub>ce</sub>	/ <sub>c</sub> (计算)	
-3.5mV	0V	-17.5uA	0mV	0V	0uA		0V		
11.3mV	20mV	43.5uA	20mV	20mV	0uA		20mV		
276mV	40mV	1180uA	40mV	40mV	0uA		40mV		
456mV	60mV	1980uA	60mV	60mV	0uA		60mV		
615mV	80mV	2675uA	80mV	80mV	0uA		80mV		
731mV	100V	3155uA	100mV	100V	0uA		100V		
995mV	0.25V	3725uA	250mV	0.25V	0uA		0.25V		
1253mV	0.50V	3765uA	500mV	0.50V	0uA		0.50V		
1503mV	0.75V	3765uA	750mV	0.75V	0uA		0.75V		
1761mV	1.00V	3805uA	1000mV	1.00V	0uA		1.00V		
2010mV	1.25V	3800uA	1250mV	1.25V	0uA		1.25V		
2260mV	1.50V	3800uA	1500mV	1.50V	0uA	1.50V			
2530mV	1.75V	3900uA	1750mV	1.75V	0uA	1.75V			
2770mV	2.00V	3850uA	2000mV	2.00V	0uA	2.00V			
	放大区平均 电流 <i>I<sub>co</sub></i> 3801.3uA		放大区刊 电流 /	*	0uA	放大区 <sup>円</sup> 电流 <i>I</i>			

【作图: NPN 管的输出特性曲线 Ic-Uce, 至少固定 5 个 Ib 值得到 5 条曲线,利用曲线形状粗略划分三极管的工作区域,】

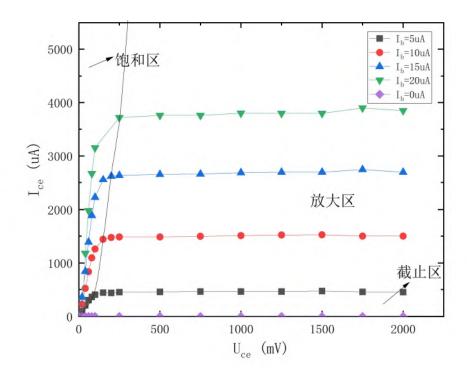


图 18 NPN 管的输出特性曲线 Ic-Uce

分析: 三极管的工作区域的划分如图 18 所示。

【仿真:利用 Multisim 直流扫描功能得到 NPN 管的输出特性曲线截图,描述所使用的软件版本号,管子型号,仿真方法等】

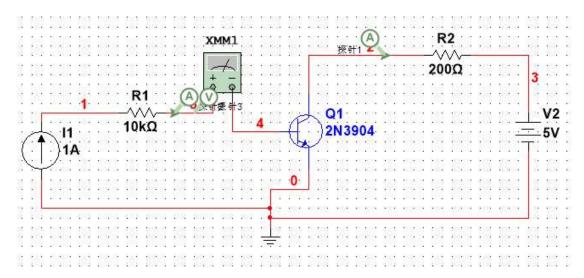


图 19 仿真电路图(仿真参数见表 2)

仿真方法:利用恒流源固定 Ib 的输出数值,利用直流扫描功能调整 Ucin 的值以得到不同 Uce 下的 Ic 的值(其中 Uce 的数值利用电压探针并后期进行数据处理获得(电压值为电势相减))。

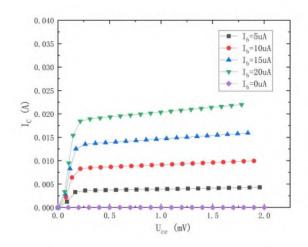


图 20 NPN 管的输出特性曲线 Ic-Uce(仿真结果,参数见表 2)

分析:图 20 中仿真得到的结果与图 18 实验结果趋势相同,但实验结果中 Ic 变化存在一定的波动,推测原因有二:

- 1. 在增加 Ice 的过程中,由于电源电压输出限制,需要更换电压输出挡位。 而实验为了操作便捷, Ib 数值并非完全固定,因此更换电压输出挡位的 过程中可能导致 Ib 的数值对应发生变化,造成输出特性曲线存在一定的 波动现象。
- 2. 由于 Ic 的增加,实际测量中需要更换万用表的电流挡位,在量程较大的测量挡位下可能部分数据点存在舍入误差。
- (5) 计算放大区域内集电极电流  $I_c$  的平均值,作为当前基极电流  $I_b$  条件下的放大区输出电流  $I_{co}$ ,绘制  $I_{co}$  测量值和  $I_b$  测量值的关系曲线,估算电流放大倍数  $\beta$ 。有条件的情况下可以增加(1)~(4)步骤选择的组数  $I_b$ ,以更精确的分析电流放大  $\beta$ 。

由观察表 4 数据发现:

三极管死区电压为 0.15V 左右(推测管为锗管) , 所以选取从  $U_{ce}=0.15\sim 2V$  的区间求  $I_{c}$  平均值。

 I<sub>b</sub>(uA)
 I<sub>co</sub>(uA)

 0
 0

 5
 453.5

 10
 1493.5

 15
 2681.1

 20
 3801.3

表 5 Iь 随 Ico 变化关系

【作图: NPN 管放大区关系曲线  $I_{co}$ - $I_b$ ,至少 5 个测量点,利用曲线估算晶体管的电流放大倍数 $\beta$ 】

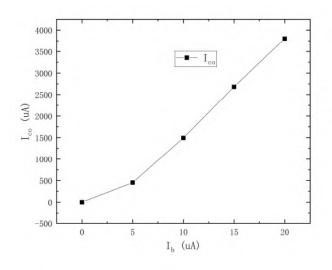


图 21 NPN 管放大区关系曲线 Ico-Ib

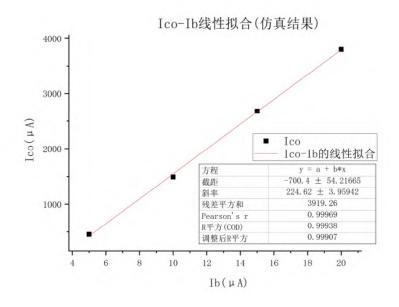


图 22 Ib-Ico 的线性拟合

除去  $I_b$ =0 的点,对其余四个测量点进行线性拟合,拟合优度为 0.99907,实验测得 NPN 型三极管放大倍数为  $\beta$  =224.62。

【仿真:利用 Multisim 输出特性曲线及其数据,提取放大区电流,自拟表格并作出  $l_{co}$ - $l_b$ 关系曲线,估算晶体管的电流放大倍数 $\beta$ ,描述所使用的软件版本号,管子型号,仿真方法等】

I <sub>b</sub> (uA)	I <sub>co</sub> (uA)
0	2.23×10 <sup>-2</sup>
5	3.93×10 <sup>3</sup>
10	9.03×10 <sup>3</sup>
15	14.27×10 <sup>3</sup>
20	19.49×10 <sup>3</sup>

表 6 Ib 随 Ico 变化关系(仿真结果)

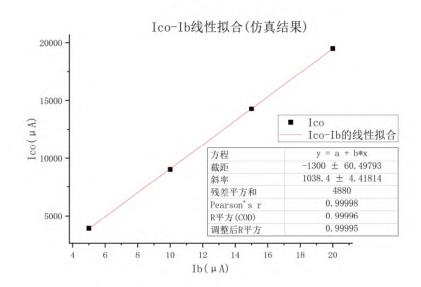


图 23 Ico-Ib的线性拟合(仿真结果)

仿真方法:在放大区范围内调节  $U_{ce}$ ,求出平均电流  $I_{co}$ ,记录平均电流对应的  $I_{b}$ 值,利用 origin 对数据进行线性拟合,线性拟合斜率即放大倍数。

仿真结果:除去  $I_b=0$  的点,对其余四个测量点进行线性拟合,拟合优度为 0.99995,仿真测得 NPN 型三极管(2N2218)放大倍数为  $\beta=1038.4$ 。

#### 3. PNP 型三极管输出特性曲线的测量。

如图 24 连接被测 PNP 管和采样电阻,注意两路直流稳压电源  $U_{blN}$ 和  $U_{clN}$ 需要调节成负值后再接入电路!!重复同样的测试结果可以测量 PNP 管的输出特性曲线,填入下表 4 中。

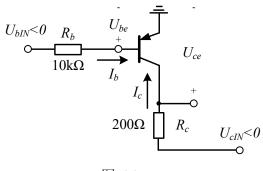


图 24

表 7 PNP 型三极管输出特性曲线测量

<i>I<sub>b</sub></i>	=5uA 测量	量组	/ <sub>b</sub>  =10uA 测量组				/ <sub>b</sub>  =15uA 测量组			
<i>Uы</i> м  实测	U <sub>be</sub>   实测	/ <sub>6</sub>   (计算)	<i>Uы</i>    实测	U <sub>be</sub>   实测		/ <sub>b</sub>   (计算)	<i>Uы</i> м  实测	· .	be  测	/ <sub>b</sub>   (计算)
602mV	552mV	5 μ A	708mV	608m	ı۷	10uA	778mV 62		mV	15uA
U <sub>cIN</sub>	Uce	/ <sub>c</sub>   (计算)	U <sub>cIN</sub>	Uce	I	/ <sub>c</sub>   (计算)	U <sub>cIN</sub>	Įυ	ce	/ <sub>c</sub>   (计算)
1 mV	0V	5 <b>uA</b>	0mV	0V		0uA	1mV	0	V	5 µ A
51 mV	20mV	155 uA	94.1mV	20m'	V	370.5uA	131mV	20	mV	555uA
104 mV	40mV	320 uA	215mV	40m'	V	875uA	302mV	40	mV	1310uA
155 mV	60mV	475 uA	332mV	60m'	V	1360uA	484mV	34mV 60n		2120uA
197 mV	80mV	585 uA	433mV	80m'	V	1765uA	640mV	80	mV	2800uA
230 mV	100V	650 uA	507mV	100\	/	2035uA	749mV	10	0V	3245uA
397 mV	0.25V	735 uA	714mV	0.25	0.25V 2320u		1012mV	0.2	.5V	3810uA
649 mV	0.50V	745 uA	972mV	0.50	0.50V 2360u		1267mV	0.5	0V	3835uA
902 mV	0.75V	760 uA	1227mV	0.75V		2385uA	1525mV	0.7	'5V	3875uA
1154 mV	1.00V	770 <b>uA</b>	1484mV	1.00	V	2420uA	1791mV	1.0	0V	3955uA
1404 mV	1.25V	770 <b>uA</b>	1739mV	mV 1.25V 2445uA 2050mV 1.25		.5V	4000uA			
1655 mV	1.50V	775 <b>uA</b>	1990mV	1.50	V	2450uA	2280mV	1.50V		3900uA
1910 mV	1.75V	800 uA	2290mV	1.75	V_	2700uA	2580mV	1.7	'5V	4150uA
2170 mV	2.00V	850 uA	2500mV	2.00	V	2500uA	2830mV	2.0	0V	4150uA
放大区平均 电流 /co 775.6 uA		放大区平 电流 <i>I</i> 。		24	47.5uA	放大区平均 电流 Ico		39	959.4uA	

表 8 PNP 型三极管输出特性曲线测量(续表)

I <sub>b</sub>   =	=20uA 测量	量组		=0uA 测量	量组	【备用测量组】			
<i>Uы</i> м  实测	Ube  实测	/ <sub>b</sub>   (计算)	<i>Uы</i> м  实测	U <sub>be</sub>   实测	/ <sub>b</sub>   (计算)	<i>Uы</i> м  实测	U <sub>be</sub>   实测	/ <sub>b</sub>   (计算)	
839mV	639mV	20uA	0mV	0mV	0uA				
U <sub>cIN</sub>	Uce	/ <sub>c</sub>   (计算)	U <sub>cIN</sub>	U <sub>ce</sub>	/ <sub>c</sub>   (计算)	U <sub>cIN</sub>	Uce	/ <sub>c</sub>   (计算)	
1.4mV	0V	7uA	0mV	0V	0uA		0V		
167.5mV	20mV	737.5uA	20mV	20mV	0uA		20mV		
391mV	40mV	1755uA	40mV	40mV	0uA		40mV		
629mV	60mV	2845uA	60mV	60mV	0uA	60mV			
831mV	80mV	3755uA	80mV	80mV	0uA	80mV			
973mV	100V	4365uA	100mV	100V	0uA	100V			
1278mV	0.25V	5140uA	250mV	0.25V	0uA		0.25V		
1541mV	0.50V	5205uA	500mV	0.50V	0uA		0.50V		
1869mV	0.75V	5595uA	750mV	0.75V	0uA		0.75V		
2070mV	1.00V	5350uA	1000mV	1.00V	0uA	1.00V			
2340mV	1.25V	5450uA	1250mV	1.25V	0uA	1.25V			
2600mV	1.50V	5500uA	1500mV	1.50V	0uA		1.50V		
2860mV	1.75V	5550uA	1750mV	1.75V	0uA		1.75V		
3080mV	2.00V	5400uA	2000mV	2.00V OuA			2.00V		
放大区平均 电流 <i>l<sub>co</sub></i> 5474.2 uA		放大区刊 电流 <i>I</i> 。		0uA	放大区 <sup>円</sup> 电流 <i>I</i> 。				

【作图: PNP 管的输出特性曲线|Ic|-|Uce|,至少固定 5 个 Ib 值得到 5 条曲线,利用曲线形状粗略划分三极管的工作区域,】

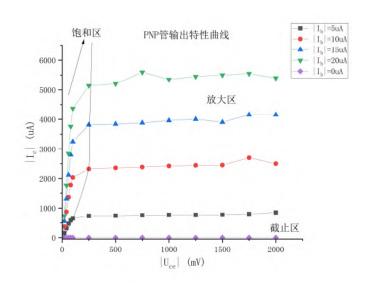


图 25 NPN 管的输出特性曲线 Ic-Uce

分析: 三极管的工作区域的划分如图 25 所示。

【作图: PNP 管放大区关系曲线 $|I_{co}|$ - $|I_{b}|$ ,至少 5 个测量点,利用曲线估算晶体管的电流放大倍数 $\beta$ 】

三极管死区电压为 0.25V 左右(推测管为锗管) , 所以选取从  $U_{ce}=0.25\sim 2V$  的区间求  $I_{c}$  平均值。

表 9 Iь 随 Ico 变化关系

I <sub>b</sub> (uA)	I <sub>co</sub> (uA)			
0	0			
5	775.6			
10	2447.5			
15	3959.4			
20	5474.2			

Ico-Ib线性拟合(仿真结果)

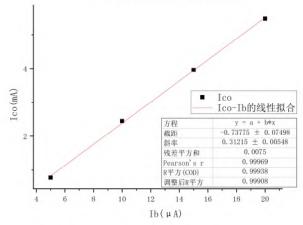


图 26 PNP 管 Ib-Ico线性拟合图

除去  $I_b$ =0 的点,对其余四个测量点进行线性拟合,拟合优度为 0.99908,实验测得 PNP 型三极管放大倍数为  $\beta$  = 312.15。

【仿真:利用Multisim直流扫描功能得到PNP管的输出特性曲线截图,提取放大区电流,自拟表格并作出 $l_{co}$ - $l_b$ 关系曲线,估算晶体管的电流放大倍数 $\beta$ ,描述所使用的软件版本号,管子型号,仿真方法等】

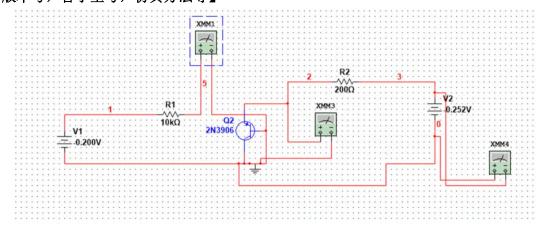


图 27 仿真电路图(仿真参数见表 2)

表 10 Ib随 Ico变化关系(PNP管,仿真结果)

I <sub>b</sub> (uA)	I <sub>co</sub> (A)
0	1. 17×10 <sup>-9</sup>
	4

0	1. 17×10 <sup>-9</sup>
5	2. 68×10 <sup>-4</sup>
10	5. 86×10 <sup>-4</sup>
15	9. 13×10 <sup>-4</sup>
20	12. 36×10 <sup>-4</sup>

0.0024 | I<sub>b</sub>|=5uA 0.0022  $|I_b|$ =10uA 0.0020  $|I_{b}| = 15uA$  $|I_b|$ =20uA 0.0018  $|I_b|=0uA$ 0.0016 € 0.0014 \_\_\_ 0. 0012 0.0010 0.0008 0.0006 0.0004 0.0002 0.0000 1.5 0.5 1.0 2.0 0.0  $|U_{ce}|$  (V)

图 28 PNP 管的输出特性曲线 Ic-Uce (仿真结果,参数见表 2)

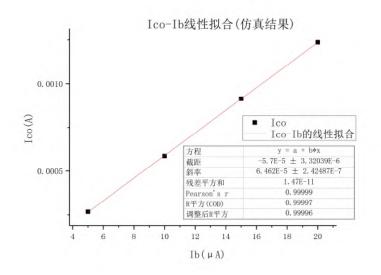


图 29 I<sub>co</sub>-I<sub>b</sub>的线性拟合(PNP管,仿真结果)

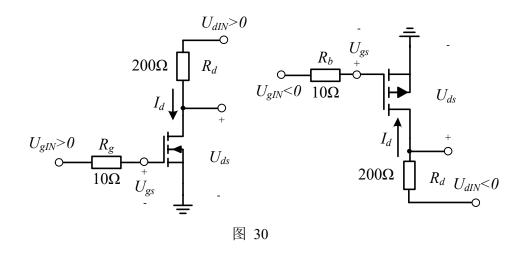
仿真方法:在放大区范围内调节  $U_{ce}$ ,求出平均电流  $I_{co}$ ,记录平均电流对应的  $I_{b}$ 值,利用 origin 对数据进行线性拟合,线性拟合斜率即放大倍数。

仿真结果:除去  $I_b=0$  的点,对其余四个测量点进行线性拟合,拟合优度为 0.99996,仿真测得 PNP 型三极管(2N3486A)放大倍数为  $\beta=646.2$ 。

分析: PNP管的实验和仿真结果与NPN管的进行对比发现,两者输出特性曲线基本一致,放大区中 $I_{co}$ - $I_{b}$ 均具有很好的线性关系,两者主要的区别在于外接电压的正负极相反。

#### 4. (选做) MOS 管输出特性和转移特性曲线的测量。

如图 10 连接被测 MOS 管(NMOS 或 PMOS 选择其一)和采样电阻,NMOS 与 PMOS 管测量电路相似。由于 MOS 管栅极电流很小,因此可以近似认为  $U_{qIN}=U_{qs}$ 。



通常分立器件的 MOS,其  $U_{gs}$  阈值  $U_{gs(TH)}$ 为 900mV~1V 左右。固定  $U_{gs}$  不变,测量  $I_d$  随  $U_{ds}$  的变化,得到 MOS 管的输出特性曲线,填入下表 10 中。

表 11 MOS 管输出特性曲线测量(参考,PMOS 测量时填入绝对值)

$U_{ m gIN}$		$U_{gIN}$	$U_{ m g{\scriptscriptstyle IN}}$ = $U_{ m g{\scriptscriptstyle S}}$ =1.2V				$U_{\it gIN}$ = $U_{\it gs}$ =1.3V				
<i>U<sub>dIN</sub></i>  /mv	U <sub>ds</sub>	/mv	<i>I<sub>d</sub></i>   /μ Α	<i>U<sub>dIN</sub></i>  /mv	U <sub>ds</sub>	/mv	<i>I<sub>d</sub></i>   /μΑ	<i>U<sub>dIN</sub></i>  /mv	U <sub>ds</sub>	/mv	<i>I<sub>d</sub></i>   / μ Α
1	(	)	5	43	2	2	205	105	1	-	520
27	2	0	35	310	2	1	1445	145	1.	5	718
51	4	0	55	538	6	2	2380	229	2.	3	1134
72	6	0	60	595	8	6	2545	348	3.	7	1722
92	8	0	60	762	20	)7	2775	536	6	;	2650
113	10	00	65	857	29	91	2830	668	7.8		3301
213	20	00	65	1145	55	53	2960	884	11.1		4365
413	40	00	65	1353	74	16	3035	1112	15	.1	5485
613	60	00	65	1463	84	18	3075	1363	20	.4	6713
813	80	00	65	1654	10	25	3145	1599	26.7		7862
1013	10	00	65	1846	12	03	3215	1663	28.7		8172
1512	15	00	60								
1760	17	50	50								
2010	20	00	50								
恒流区平均电 流 I <sub>do</sub> 60 μ A		恒流区平均 流 I <sub>do</sub>	匀电	2974	<b>1</b> .5 μ A	恒流区平均电     未测得       流 I <sub>dO</sub> 恒流区					

表 12 MOS 管输出特性曲线测量(续表,参考,PMOS 测量时填入绝对值)

$U_{ extit{gIN}} = U_{ extit{gs}} =$ 1.1V				$U_{\it gIN}$ = $U_{\it gs}$ =1.4V			$U_{g\it{IN}}\!\!=\!U_{g\it{s}}\!\!=\!\!0.9$ V				
<i>U<sub>dIN</sub></i>  /v	U <sub>ds</sub>	; /v	<i>I<sub>d</sub></i>   /μΑ	<i>U<sub>dIN</sub></i>  /v	<i>U<sub>ds</sub></i>  /n	nv	<i>I<sub>d</sub></i>   /μΑ	<i>U<sub>dIN</sub></i>  /v	U <sub>ds</sub>	/mv	<i>I<sub>d</sub></i>   /μΑ
1.49	1.2	29	1000	1	2.7		997.3	1.19	1.1	L9	1.19
2.13	1.9	93	1000	1.13	1.7		1128.3	1.48	1.4	18	1.48
2.53	2.3	32	1050	1.19	1.9		1188.1	1.69	1.6	69	1.69
3.01	2.7	79	1100	1.22	2.1		1217.9	1.79	1.7	79	1.79
4.11	3.8	37	1200	1.26	2.1		1257.9	1.93	1.9	93	1.93
4.23	3.9	98	1250	1.28	2.2		1277.8	2.07	2.0	)7	2.07
4.38	4.1	13	1250	1.3	2.2		1297.8	2.08	2.0	)8	2.08
4.45	4.2	21	1200	1.35	2.3		1347.7	2.26	2.2	26	2.26
4.72	4.4	17	1250	1.39	2.4		1387.6	2.43	2.4	13	2.43
4.84	4.5	59	1250	1.45	2.5		1447.5	2.69	2.6	69	2.69
4.99	4.7	74	1250	1.53	2.7		1527.3	3.03	3.0	)3	3.03
5.32	5.07		1250	1.55	2.5		1547.5	3.35	3.3	35	3.35
5.76	5.4	19	1350	1.6	2.8		1597.2	3.63	3.6	3	3.63
5.79	5.5	52	1350	1.67	2.5		1667.5	4.09	4.0	)9	4.09
恒流区平均电流 / / / / / / / / / / / / / / / / / / /		1196	5.4 μ A	恒流区平均 流 I <sub>do</sub>	夕电		测得 流区	恒流区平均流 Ido			满足 >UGS(th)

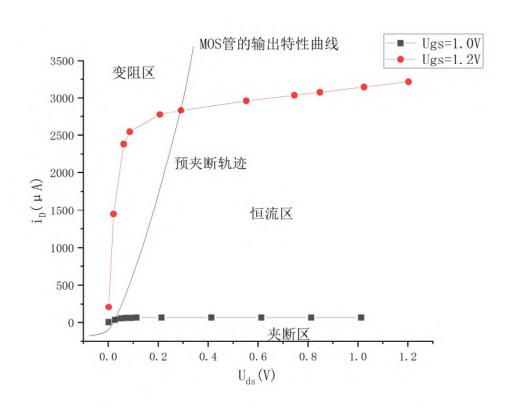


图 31 MOS 管的输出特性曲线

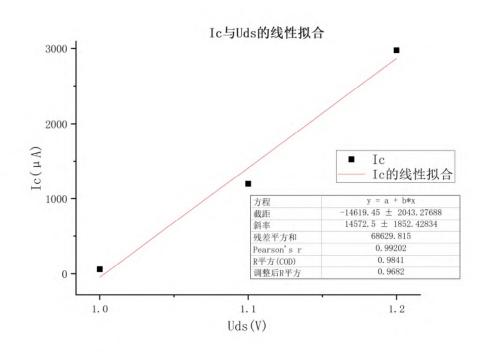


图 32 Ic与 Uds 的线性拟合

分析:实验测得Ic与Uds的线性拟合优度为0.9682,gm=14mA/V,当Ugs=0.9V时,Id几乎为0,而Id-Ugs曲线显示Ugs=1V时Ic趋近于0,合理推断该场效应管开启电压为1.0V左右。

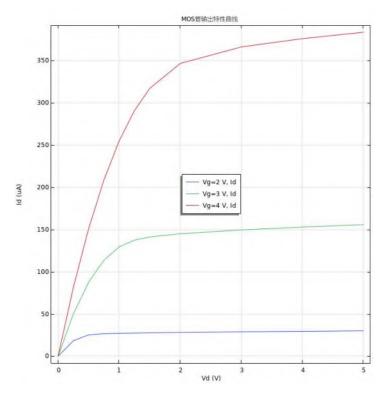


图 33 mos 管输出特性曲线(comsol 仿真)

分析:由于我们在实验中测量Ugs=2V时mos管输出特性曲线的努力没有成功,我们可以尝试利用comsol案例库中半导体模块的仿真模型得到mos管的输出特性曲线。我们发现利用comsol得到的mos管输出特性曲线与我们实验测得的mos管输出特性曲线的趋势十分吻合,可以间接佐证我们实验结果的合理性。

#### 四、实验结论

对于三极管而言:

当发射结的电压小于PN结的导通电压时,基极电流为零,流过集电极和发射极的电流为零,这时候集电极和发射极之间处于断路状态,实验中对应Ic几乎为0的部分,此时处于三极管的截止状态。

当发射结的电压大于PN结的导通电压后,三极管的发射结处于正向偏置状态,而集电结处于反偏状态,此时三极管能正常放大电流,实验中对应Ic-Uce曲线斜率几乎为0的部分,此时称为三极管的放大状态。

而随着基极电流的持续增大,集电极电流Ic不再随着基极电流Ib的增大而增大,此时三极管集电极和发射极之间处于导通状态,实验中对应Ic-Uce曲线快速上升的部分,此时对应三极管的饱和状态。

对于场效应管而言: 当Ugs大于开启电压时(实验中约为1.0V), 预夹断轨迹左侧的区域中, 在Ugs一定的前提下, id与Uds几乎成线性关系, 此时场效应管相当于一个受电压Uds控制的可变电阻, 称为场效应管的变阻区。

在实验图中预夹断轨迹右侧(尚未击穿)的区域,Ugs一定时,ib几乎不随Uds变化而变化。此时三级管的放大区类似,i仅受Ugs控制,输出特性曲线斜率几乎为0,称为恒

流区。

当Ugs小于开启电压时(实验中为小于1.0V),沟道被全部夹断,电流为零,场效应管不工作,称为截止区。

在模拟电路中,我们一般使用三极管的放大区和场效应管的恒流区。模拟电路是传输、变换、处理、放大、测量和显示等工作的电路,由于其操作的是连续变化的电信号,因此常用恒定放大倍数的三极管的放大区或场效应管的恒流区以设计如放大电路等模拟电路。

而数字电路则操作的则是离散的高电平和低电平信号,因此可以使用三极管的饱和 区或场效应管的变阻区作为高电平,使用三极管的截止区或场效应管的截止区作为低电 平,以设计如TTL门等逻辑电路。

电流放大倍数是集电区通过的电子数或其变化量与基区通过的电子数或其变化量之比,即 $\beta = \frac{I_C}{I_B}$ 或 $\beta = \frac{\Delta I_C}{\Delta I_B}$ ,代表了三极管对基区电流的放大能力。其标定方法为测量不同基区电流Ib下的集电区Ic,对两者的关系进行线性拟合,其线性关系斜率即为放大倍数。

低频跨导gm是漏极电流的变化量和引起这个变化的栅极电压的变化量之比,代表了栅极电压对漏极电流的控制能力。其标定方法为在开启电压以上,改变栅极电压以测得对应的漏极电流,对两者的关系进行线性拟合,其线性关系斜率即为低频跨导

实验测得NPN型三极管放大倍数为224.62, PNP型三极管放大倍数为312.65, IcO-Ib 曲线线性拟合优度均为0.999以上;场效应管Ic-Uds曲线线性拟合优度为0.9682,实验测得gm=14mA/V,开启电压为1.0V左右。

反思:在本次实验中,Ugs=1.3V和Ugs=1.4V的实验组均未到达恒流区,原因是由于实验设备输出限制和自身的实验规划导致设置UdiN的范围不合理,实验中测得的Uds过小,万用表并不能精确测量到0.1mV数量级的电压,因此没有成功测得恒流区电流,进而导致求低频跨导gm的数据点过少,线性拟合的可信度降低。

而Ugs=1.1V的实验组,则没有测到变阻区的实验数据,由于设置电压值过高,因此更换到万用表20V直流电压档进行测量,该挡位精度较低,因此在实验中出现了由于测量精度产生的"假变阻区",即某一测量范围内电压有较大变化,实际则为测量精度较低产生的测量误差导致的变化。

在实际实验前应设置预实验探究实验参数设置的大致范围,以避免出现正式实验中 没有获取到有效数据的情况。

#### 回答思考题:

思考题 1: 利用表 1 和表 2 数据可以分别绘制  $I_b$ 随  $U_{be}$ 的变化曲线,有何异同?是否都可以称为"输入特性曲线"?结合之后的测试流程,思考表 2 测量的数据对于之后输出特性曲线的测试有什么指导意义。

 $U_{\text{cin}}$ =+5V 和  $U_{\text{cin}}$ =0V 的曲线对比而言,两者变化的趋势大致相同,当 Ube 较小时,Ib 几乎为零。只有 Ube 超过某一数值 Uon 时,Ib 才明显增大。两者区别在于  $U_{\text{cin}}$ =+5V 的电流抬升点明显滞后。

表 1 不太能够被称为输入特性曲线,因为表 1 对应集电极和发射极之间电压为 0,

此时三极管和两个简单相连的普通 PN 结无异。

表 2 测量的数据可以指导我们划分输出特性曲线中的不同工作状态区域,以确定在哪一个范围内为输出特性曲线快速变化的饱和区,此时需要减小电压变化的梯度进行测量。

思考题 2: 利用表 2 的数据绘制  $U_{ce}$  随  $U_{be}$  的变化曲线,描述曲线可以划分称为哪几个阶段? 是否与三极管的哪些工作状态相对应? 进一步思考处于不同区域内的三极管可以分别作为什么功能的电路使用。

当发射结的电压小于 PN 结的导通电压时,基极电流为零,流过集电极和发射极的电流为零,这时候集电极和发射极之间处于断路状态,对应为曲线 Ube 为 0~400mV 的部分,此时对应三极管的截止状态;当发射结的电压大于 PN 结的导通电压后,三极管的发射结处于正向偏置状态,而集电结处于反偏状态,此时三极管能正常放大电流,对应为曲线 400-600mV 的部分,此时对应三极管的放大状态;而随着基极电流的持续增大,集电极电流 Ic 不再随着基极电流 Ib 的增大而增大,此时三极管集电极和发射极之间处于导通状态,对应为曲线 Ube 大于 600mV 的部分,此时对应三极管的饱和状态。

在模拟电路中,我们一般使用三极管的放大区。由于模拟电路操作的是连续变化的电信号,因此常用恒定放大倍数的三极管的放大区以设计如放大电路等模拟电路。

而数字电路则操作的则是离散的高电平和低电平信号,因此可以使用三极管的饱和 区作为高电平,使用三极管的截止区作为低电平,以设计如TTL门等逻辑电路。

思考题 3: (选做)利用 MOS 管转移特性曲线测量跨导  $g_m$ ,思考跨导值与那些参数有关?

实验中测量并通过线性拟合关系得到跨导 $g_m=14\pm 2mA/V$ 。跨导和转移特性曲线的斜率K以及静态工作点IDQ有关。

$$i_D = K(u_{
m GS} - U_{
m GSTH})^2 \ g_{
m m} = rac{di_D}{du_{
m as}} = 2K(U_{
m GSQ} - U_{
m GSTH}) = 2\sqrt{K imes I_{
m DQ}}$$

#### 五、原始数据记录

中山大学《电子技术实验》实验报告

三极管特性曲线的测量

用采样电阻  $R_b$  计算出基极电流  $I_b$ ,绘制输入特性曲线图。与测量二极管 I-V 特性曲线类似,在 PN 结导通前后应适当增加测量点数,方便作图。

注意: 典型的 PN 结导通电压在 300mV~800mV 左右,为了避免基极电流过大,测量过程应控制  $l_b$ 不超过 50uA(具体限制与被测管子型号有关)。

表 1 NPN 型三极管输入特性曲线测量,保持 UcIN=0V

U <sub>bIN</sub> 设置值(mV) (参考值)	UыN 实测值(mV)	U <sub>be</sub> 实测值 (mV)	Ib 计算值(uA)
0	0	0	0
200	200	200	0
400	400	399	0.1
PN 结导通电压前后 适当增加测量点 (至少测量 5 个点)	425 450 475 500 525 550 575	4725 448 472 493 512 527 539	0 0.2 0.3 0.7 1.3 2.3 3.6
600	600	542 548	5.2
650	650	562	8.8
700	700	513	12.7
750	749	519	17.0
800	800	5 86	21.4
850	851	591	26.0
900	899	596	30.3

【作图:NPN 管的输入特性曲线 Ib-Ube,分析曲线形状是否与 PN 结 I-V 曲线相 类似】

山大学《电子技术实验》实验报告

三极管特性曲线的测量

【仿真:利用 Multisim 直流扫描功能得到 NPN 管的输入特性曲线截图,描述所使 的软件版本号,管子型号,仿真方法等】

(3) 保持  $U_{cIN}=+5V$ ,将  $U_{bIN}$ 从 0V 增大,使用万用表测量  $U_{bIN}$ 、 $U_{be}$  和  $U_{ce}$  电压值填入表分析测量结果与表 1 的异同。

注意:受直流电压源最大输出电流和内阻的限制,当三极管 le 电流过大时,能导致 Uew 法达到设定值+5V 的情况,以实际测量电路能够达到的 Uew 最大值为准。

表 2 保持  $U_{cIN}$ =+5V 时,NPN 型三极管各节点电压随  $U_{bIN}$ 变化情况

J <sub>bIN</sub> 设置值(mV) (参考值)	<i>Uы</i> » 实测值(mV)	U <sub>be</sub> 实测值(mV)	Uce实测值(mV)LYS互值Uczy
0	0	9 D	5000 #.9813 =4.9
200	200	199 200	5.00×107 4,9 8×103
400	400	400 399	5.00×103 498×103
600	toe 599	399 517	4.51×103 4.81×1-3
650	BS0 649	600 597	3.9124347243
700	70 12-12	613 610	3.21×+34.52×103
750	759 751	022 618	2.79 x123 424 No
800	800	87e 623	1-55×1024.06xp
850	650	637,627	U.72x123824p3
900	7.900	642670	3.57x1.3
	7.17	1.71	Tir

【作图:保持 Uctn=+5V 时,NPN 管的 Ib-Ube 曲线,分析曲线形状与表 1 的异同】

1.71

【作图:保持  $U_{cln}$ =+5V 时,NPN 管的 Uce-Ube 曲线,分析曲线形状产生的来源,对曲线形状进行分区,描述分别与三极管的那些工作状态相对应】

【仿真:利用 Multisim 直流扫描功能得到上述曲线截图,描述所使用的软件版本号,管子型号,仿真方法等】

中山大学《电子技术实验》实验报告

三极管特性曲线的测量

#### 2. NPN 型三极管输出特性曲线的测量。

- (1) 精确调节 Ubin, 使得基极电流 Ib 等于 5uA 左右, 固定 Ubin 不变。
- (2) 利用表 1 和表 2,可以估计  $U_{cN}$  在  $0V^*+5V$  范围内变化时  $U_{ce}$  可以变化范围,从而确定输出特性曲线中  $U_{ce}$  的扫描范围。
- (3) 精确调节  $U_{cN}$ , 使得  $U_{ce}$ 等于扫描范围内的各个测量点,测量并记录此时的  $U_{cN}$  并由此计算出  $I_c$ , 填入表 3。在曲线拐点附近可适当增加测量点数以保证曲线平滑。
- (4) 重新调节 U<sub>bN</sub> 使得基极电流 I<sub>b</sub>分别等于 10uA、15uA、20uA 和 0uA, 重复(1) ~ (3) 测量过程, 得到输出特性曲线。

表 3 NPN 型三极管输出特性曲线测量

					守性曲线测		1	1 11	
1 <sub>b</sub> =5	uA 测量约	E.	/ <sub>b</sub> =10uA 测量组			/ <sub>b</sub> =15uA 测量组			
U <sub>bin</sub> 实测	U <sub>be</sub> 实测	/ <sub>b</sub> (计算)	U <sub>bin</sub> 实测	U <sub>be</sub> 实测	/ <sub>b</sub> (计算)	U <sub>bin</sub> 实测	U <sub>be</sub> 实测	/ <sub>b</sub> (计算)	
592mv	542m	V 5.09/1	663mV	563mV	10.00LA	722mV	572mv	15.0Mf	
UcIN/MV	U <sub>ce</sub>	/ kA (计算)	UcIN/MV	Uce	1c/ <b>w</b> } (计算)	UcIN/M	/ · Uce	/c/wa (计算)	
-0.7	OV	-3.5	-1.4	OV	-7	-2.3	ov	-11.5	
39.7	20mV	98.5	65.3	20mV	226.5	91,94	20mV	355	
81.5	40mV	207.5	144.1	40mV	5245	209	40mV	845	
120.4	60mV (56.7mv)	302.0	227	60mV	835	338	60mV	1790	
152.	80mV	360.5	299	80mV	1295	72558	80mV	11890	
180.5	100Y	40.2.5	352	1000	1260	545	1000	2225	
3400	0.25V	450	報	0.25V	1440	738	0.25V	2555	
391.4	0.50V	455	797	0.50V	1475	1032	0.50V	2625	
842	0.75V	400	1049	0.75V	1485	1283	0.75V	2140	
1092	1.00V	460	1302	1.00V	1485	1538	1.00V	2660	
134		410	1554	1.25V	1445	1790	1.25V	2605	
159	4 1.50V	470	1845	1.50V	15/2	7.04人	1.50V	269.	
184	1.75\	455	2.057	(10 <sup>3</sup> 1.75V	1520	2.30X1	1.75V	27w	
2.0	9X13 2.00	130	2.300	32.00V	1)23	2.54x	3 2.00V	2700	
28	1.0 2000		495	10		661	150ml		

中山大学《电子技术实验》实验报告

三极管特性曲线的测量

放大区平均 电流 leo 435.5 M 放大区平均 电流 leo 1493.5 M 放大区平均 电流 leo 2681 MA

表 3 NPN 型三极管输出特性曲线测量 (续表)

/ <sub>b</sub> =20uA 测量组				I <sub>b</sub> =OuA测量组			【备用测量组】			
U <sub>bin</sub> 实测		U <sub>be</sub> 实测	/ <sub>b</sub> (计算)	U <sub>biN</sub> 实测	U <sub>be</sub> 实测	/ <sub>b</sub> (计算)	U <sub>ыN</sub> 实测	U <sub>be</sub> 实测	/ <sub>b</sub> (计算)	
182m	V	3824V	20.0/MA	OmV	OMV	OMA				
U <sub>cIN</sub>	mV	Uce	/c /wg (计算)	UcIN/WV	Uce	· /c/wh (计算)	U <sub>cIN</sub>	Uce	/ <sub>c</sub> (计算)	
-3	5	OV	-125	ογ	OV	O		0V	1	
115.	3	20mV	45.5	Zamv	20mV	0		20mV		
27	6	40mV	1/80	40,0	40mV	0		40mV		
45	. 1	60mV	Mgo	60.0	60mV	10/1/	111. 4	60mV	1 is	
61	-	80mV	2615	80.0	80mV	0	1/1	80mV	1.	
13	1	1000	3122	100.0	1000	0	- 14	100V	1 1	
99	3	0.25V	2725	按性 250	0.25V	0	9)	0.25V	/	
1.2	153	0.50V	3165	500	0.50V	0	7	0.50V	7	
15	03	0.75V	3765	150	0.75V	0	127	0.75V	1	
15	161	1.00V	380	1000	1.00V	0	7/20	1.00V	0	
2-0	1X13	1.25V	7800	1250	1.25V	0	1 11	1.25V		
	26%		1800	1500	1.50V	0	7.11	1.50V	1	
2	1267.	1.75	) ]	1750	1.75V	0	1	1.75V		
	-711	'	385	2444		0	1.79	2.00V	/3	
放大区平均 1801.3人				放大区平均 电流 leo			放大区平均 电流 Ico			

. . . . 7

【仿真:利用 Multisim 直流扫描功能得到 NPN 管的输出特性曲线截图, 描述所使

三极管特性曲线的测量

表 4	PNP	型三极管输出特性曲线测量
-----	-----	--------------

/   =	5uA 测量	始	I <sub>b</sub>   =	:10uA 测量	<b>赴组</b>	/ <sub>b</sub>   =	=15uA 测量	量组
文测文	Ube  实测	/ <sub>b</sub>   (计算)	<i>Uы</i>    实测	Ube  实测	/ <sub>6</sub>   (计算)	<i>Uы</i> и  实测	Ube  实测 626mV	/ <sub>6</sub>   (计算)
7821	532N	5.0MA	+708mV	608MV	10.0/MB	778MV	778h	15 OUA
Ucin /m	/   Uce	/c /w	1 Ucin YM	/   Uce	/c  (计算)	Ucin   /m	/   Uce	/e /Wa (计算)
b	OV	5	OV	OV	0	1	ov	5
ZX	20mV	155	94.	20mV	370.5	131	20mV	565
42104	40mV	320	215	40mV	675	702	40mV	1510
BQ155	60mV	415	332	60mV	1360	484	60mV	420
8219	80mV	585	433	80mV	1765	646	80mV	2800
JWJ3	10004	650	507	100V	2035	749	1000	3245
347	0.25V	715	114	0.25V	2320	10/2	0.25V	3810
699	0.50V	145	912	0.50V	2360	1267	0.50V	7875
902	0.75V	760	1227	0.75V	2785	1525	0.75V	3875
1154	1.00V	710	1484.	1.00V	2420	1791	1.00V	3955
1404	1.25V	170	1739	1.25V	2445	72.USA	3 1.25V	4000
1055	1.50V	175	1.994		2450		<b>3</b> 1.50V	3900
1910	1.75V	800	2.24X	1.75V	2700	2.57XI	3 1.75V	4150
	2.00V	850	2.50X	2.00V	2500	2.83	32.00V	450
放大区3		15.6MA	放大区。电流	平均 2	447.514	放大区 <sup>3</sup> 电流 /	//	139.4/47

三极管特性曲线的测量

表 4 PNP 型三极管输出特性曲线测量 (续表)

[/ <sub>b</sub> ] =	20uA 测	量组	/ <sub>b</sub>  =0uA 测量组			【备用测量组】		
Ubin  実測	<i>Ube</i>   实测	/ <sub>b</sub>   (计算)	<i>Uы</i> м  实测	<i>U<sub>be</sub></i>   实测	/ <sub>6</sub>   (计算)	<i>Uы</i>    实测	<i>U<sub>be</sub></i>   实测	/ <sub>6</sub>   (计算)
839mV	634+V	20,044	OMV	UmV	OMA	11/4	11	1 /
[Ucin]	Uce	/ <sub>c</sub>   <b>(</b> (计算)	1 Ucin Kmi	Uce	/e  <b>//</b> g (计算)	Ucin	Uce	/ <sub>c</sub>   (计算)
1.4	OV	1	ov	OV	U	1	0V	
1675	20mV	137.5	20.0	20mV	0	1.1	20mV	
报程 341	40mV	1755	420	40mV	U	3	40mV	1,
629	60mV	2845	60.0	60mV	10	1, 1	60mV	41
831	80mV	2755	1820	80mV	10	1/91	80mV	
913	100X	4315	100.1	100V	70	Tiel	100V	. 9
1218	0.25V	5/40	750	0.25V	0	1.1.	0.25V	
1541	0.50V	1225	15W	0.50V	0	1.117	0.50V	1
1869	0.75V	3595	1750	0.75V	70	1,21,	0.75V	12.0
2.07XB	1.00V	5330	lou	1.00V	0	1191	1.00V	1
2.34xi=	7774678	5400	1250	1.25V	0	1 4	1.25V	
26×13		5500	1500	1.50V	0	4 19	1.50V	
2,86x	1.750	5500	1150	1.75V	710	1 151	1.75V	1
7.084		54.0	3.000	2.00V	0	111	2.00V	
放大区。电流		5474.74	放大区平 电流 /。		OWA	放大区 电流 /		1

7814

三极管特性曲线的测量

表 5 MO	S 管输出特性曲	纪测量 (参考,	PMOS 测量时	填入绝对值)
--------	----------	----------	----------	--------

$U_{R}$	<sub>IN</sub> = U <sub>gs</sub> =1.0°	V	$U_{R}$	<sub>IN</sub> = U <sub>gs</sub> =1.2	v	$U_{\rm g}$	<sub>t/N</sub> =U <sub>gs</sub> =1. <b>3</b>	v
Udin   JW	/   U <sub>ds</sub>   /MV	1/a/UA 计算	1 Ucin JMV	1Uce)MV	16  <b> 14</b>   計算		VIUNAV	/e /M 計算
1	D	5	43	2	205	HA.	1:05	520
27	20	35	310	21	1445	145	1.5	718
5	40	55	538	62	2180	229	2.3	1134
12	60	60	595	86	2545	348	3.7	172
92	80	60	762	207	2115	536	6.0	2650
113	100	65	853	291	2830	668	7.8	3301
213	200	65	1145	553	2960	854	1).[	4365
413	400	(2	1353	146	3035	1112	15.)	5485
613	603	65	1463	848	3.75	1363	20.4	6113
8/2	800	62	1654	1025	3145	1799	26.7	7862
1013	1000	45	1846	1203	3215	1.663	28.7	8172
1512	1500	65				6		
1760	1750	65						
2.0以	2000	60						
恒流区电流	平均	GUNA	恒流区电流	平均 lao	29745W	恒流区电流		则铜

三极管特性曲线的测量

表 5 MOS 管输出特性曲线测量(续表,参考,PMOS 测量时填入绝对值)

表 Ug	$U_{gs}=1.6$			IN=Ugs=1	8号, PMO 899 €V			Jo v
Udin	Uds   /mV	<i>I<sub>d</sub></i>   计算	UciN	Uce	/c  <b> (以</b> 计算	Ucin	Uce	/e <b>//w</b> ) 计算
1.28	0,8	[DA	2.08	2.09	O	4.11	3.8	1 100
1.28	U.8		1.19	1.19	0	4.23	3.98	3 1000
[.3]	0.8		1.48	1.48	0	4.38	4.13	1050
1.35	9.0		1.69	1-69	0	4.45	4.2	1 1100
1.46	0.9		1.79	1.79	0	4.72	4.4	7 1200
1.59	0.9		1-93	1.93	0	4.84	4.5	9 1250
1.62	1.08		12,07	207	0	4.99	4.74	
Y			2.26	2.27	0	5.72	5.0	7 120
			2.43	2.43	0	5.76	5.4	1 1250
1			2.69	2.60	0	5.19	5.5	1250
			3.0)	3.03	0	3.0	2.7	9 1250
			3.35	3.35	0	2.53	2.3	12 1250
			3.63	3.63	0	2.13	1.93	1300
	1		4.09	4.09	0	1.49	1.20	
恒流区电流			恒流区电流		ONA	恒流区。电流		1196.4WA

### 四、实验结论

【根据实验结果,重新简述三极管和场效应管三个工作区域的特征,思考三个区域的工作状态分别可以与那些模拟和数字电路相对应。说明电流放大倍数β和低频跨导gm的物理意义及其标定方法,给出实验所测管子的估计值。】

13

回答思考题:

3-3

## 《电子技术实验》课程实验报告

学院: 物理学院 专业: 物理学 年级: 20级

实验人姓名 (学号): 罗俊平 (19319086)

2022年 3月 10日

# 单极放大电路与差动放大电路实验 报告摘要

放大电路,是指能把微弱的信号放大的电路,是构成其他模拟电路的基本单元电路。 单极放大电路电路核心为工作在线性放大区的三极管,而为了抑制背景噪音,我们又进一步将电路拓展为差动放大电路,本次实验中针对这两种电路的基本特性和参数进行了观察和测量。

在单极放大电路实验中,我们通过改变电压测得两点的  $\beta$  值,取平均数得到电路的放大倍数  $\beta$  为54.47。在动态研究中,我们利用示波器观察输入信号和输出信号的波形,测得波形相位差为180°,与理论值相符;在不失真条件下测得了电压放大倍数,电压放大倍数约为143.3,与理论估算值存在一定偏差,推测是由于Ie和  $\beta$  测量不准确带来的相对偏差;改变负载电阻后,Rc与RL的改变都将会对放大倍数产生影响,实验中测得的影响与理论预言相符。在信号失真实验中,我们通过统一失真临界点的标准,成功观察到了饱和失真和截止失真现象,同时测得了饱和失真和截止失真对应的Rp值。饱和失真对应的 R 点 Vb=2.91V;Vc=5.92V;Ve=2.28V; 可见在较大Rp范围内,该电路都能保证放大信号不失真;通过外接电阻,我们利用基尔霍夫定律间接测量放大器的输入输出电阻,测得输入电阻为1732 $\Omega$ ,输出电阻为4865.52 $\Omega$ ,与估算值的相对偏差为4.2%和4.6%,实验值和估算值相符。

在差动放大电路实验中,我们通过电位器精确对电路进行精确调零,未接入负载时双端输出电压小于10mV,我们推测由于电位器的机械机构,电阻调节有一定的回复性,从而在后续实验中引入了零点误差。我们通过测量Vc1和Vc2得到电路的差模放大倍数和共模放大倍数以及共模抑制比,测量结果显示我们发现电路的对称性良好,差模输入测量和共模输入测量实验数据都呈现良好的对称性,计算得到差模放大倍数约为43.8,而共模放大倍数趋向于无穷大,这是由于电压测量精度不足导致的;通过对比发现差模电压双端输出放大倍数约为单端输出放大倍数的两倍,实验测得并非精确的两倍可以认为是零点漂移所产生的。通过微变等效电路,我们对电路的静态工作点进行计算,计算值与实验测量值相对偏差约为2%,可以认为我们实验中精确设置了静态工作点,因此得到了较好的实验效果。

关键词: 单极放大电路; 差动放大电路;共模抑制; Multisim 仿真

# 目录

1	1 实验目的与项目	3
	1.1 单极放大电路实验目的	3
	1.2 差动放大电路实验目的	3
	1.3 实验项目	3
2	2 实验原理	4
	2.1 单极放大电路实验原理	4
	2.2 差动放大电路实验原理	8
3	3 仿真参数与实验仪器型号	13
4	4 单极放大电路实验与仿真	14
	4.1 静态工作点的测量与调整	
	4.2 动态研究 1:比较 Vi 和 Vo 的相位	
	4.3 动态研究 2:计算电压放大倍数	17
	4.4 动态研究 3:负载电阻的影响	19
	4.5 动态研究 4:信号失真	21
	4.6 测量放大器的输入输出电阻	24
5	5 差动放大电路实验与仿真	26
	5.1 调零	26
		29
	5.2 静态工作点的测量	_
	5.2 静念上作点的测量     5.3 测量差模和共模放大倍数	
		30
6	5.3 测量差模和共模放大倍数	30
6	5.3 测量差模和共模放大倍数     5.4 单端和双端输入对比	30 32
6	5.3 测量差模和共模放大倍数         5.4 单端和双端输入对比         6 课后思考题	30 32 34
	5.3 测量差模和共模放大倍数         5.4 单端和双端输入对比         6 课后思考题         6.1 静态工作点的计算	30 34 34 35
	5.3 测量差模和共模放大倍数	30 34 34 35
	5.3 测量差模和共模放大倍数	30 34 35 35
7	5.3 测量差模和共模放大倍数	30 34 35 35 35
7	5.3 测量差模和共模放大倍数	30 34 35 35 35
7	5.3 测量差模和共模放大倍数	303234353536

# 1 实验目的与项目

### 1.1 单极放大电路实验目的

- 1. 熟悉电子元器件和各器件在电路中的作用
- 2. 掌握放大器静态工作点的调试方法及对放大器性能的影响
- 3. 学习测量放大器Q点, $A_V$ 、 $r_i$ 、 $r_o$ 的方法,了解共射级电路特性
- 4. 学习放大器的动态性能

## 1.2 差动放大电路实验目的

- 1. 熟悉差动放大器工作原理。
- 2. 掌握差动放大器的基本测试方法。

## 1.3 实验项目

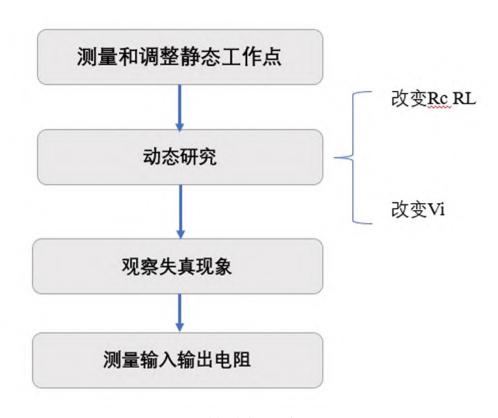


图 1:单极放大电路实验项目

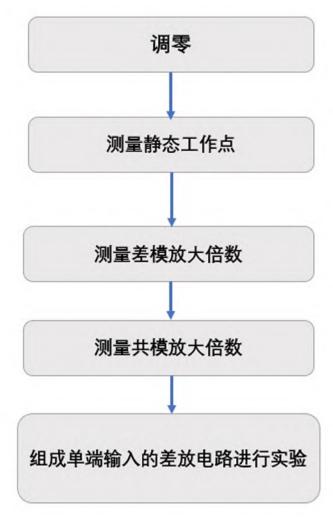


图 2:差动放大电路实验项目

# 2 实验原理

# 2.1 单极放大电路实验原理

#### 2.1.1 静态工作点

放大器的作用是对输入信号进行放大输出,因此放大器能够进行正常工作的基本前提是信号不失真且能够产生较大增益。

放大器的输出波形产生失真现象与否主要与静态工作点*Q*有关。放大电路未加入交流信号时,电路处于直流工作状态对应的电流、电压的数值,可用三极管输入输出特性曲线上一个确定的点表示,该点称为静态工作点。

选取合适的静态工作点可以防止电路产生非线性失真,保证模拟信号的放大效果,确定静态工作点的方法首先是确定电路的直流通路,再利用静态工作点是直流负载线与三极管输出特性曲线的交点的特性,不同 IB 对应的静态工作点,会沿直流负载线上下移动,从而找出特定 IB 下对应的静态工作点。

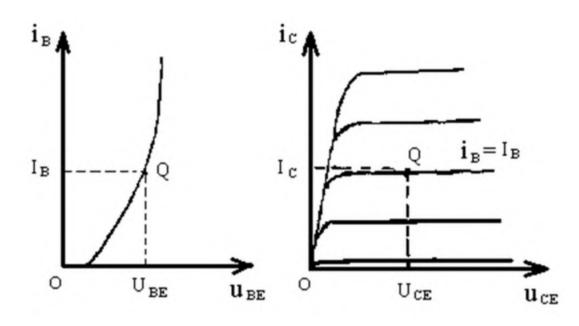


图 3:静态工作点的确定

### 2.1.2 单极放大电路

单极放大电路是一个 NPN 型的晶体管,起放大作用。Ec是放大器的能源。 $R_c$ 是集电极负载电阻,通过它把放大了的集电极电流转换成电压输出。 $R_{b1}$ 、 $R_{b2}$ 串联接在Ec两端构成了一个分压电路,以保证基极-发射极的正向供电(基极电位 $U_b = \frac{R_{b2}}{R_{b1} + R_{b2}} \cdot Ec$ )。 $R_e$ 为发射机电阻,作用为和 $R_{b1}$ 、 $R_{b2}$ 共同决定晶体管基极偏流以及起到直流负反馈的作用,稳定集电极电流 $I_c$ (发射极电流 $I_e = \frac{U_e}{R_e} = \frac{U_b - U_{be}}{r_e}$ )。 $C_e$ 为发射极旁路电容,因为它容量很大,对交流信号可以视为短路,保证发射极的交流电位为接地,否则将引起放大倍数下降。因为如果没有 $C_e$ 时, $R_e$ 既可以起到直流负反馈作用也可以起到交流负反馈作用,而使电压放大倍数下降。

为避免放大器对输入信号在放大过程中产生失真,必须准确设置对放大器的静态工作点Q。静态工作点的确定也可以通过回路电压电流计算得到:

集电极电流:  $I_{co} = \beta I_{bo}$ 

发射极电流:  $I_{eQ} = I_{cQ} + I_{bQ} \approx I_{cQ}$ 

集电极与发射极之间的电压:  $U_{ce} = Ec - I_{co}(R_C + R_e)$ 

基极与发射极之间的电压:  $U_{beQ}=U_{bQ}-U_{eQ}$ 

(正常情况下, $U_{beQ}$ 为阈值电压。硅管的阈值电压约为 $0.7\,V$ ,锗管的阈值电压约为 $0.3\,V_{\circ}$ )

静态工作点的确定主要取决于基极电流 $I_b$ 的选取。我们主要通过改变 $R_{b1}$ 的阻值从而调整静态工作点Q。

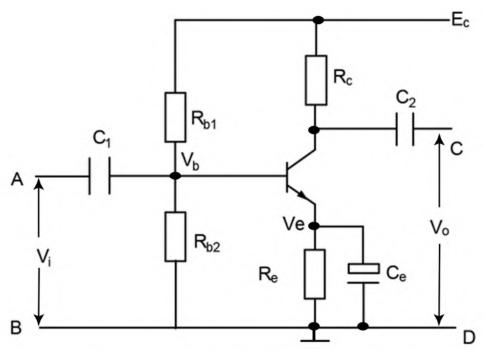


图 4:共射极放大电路

## 2.1.3 信号失真

未正确设置静态工作点的放大器,当输入信号小于晶体管的死区电压时(硅管约为 $0.5\,V$ ,锗管约为 $0.2\,V$ ),基极电流 $I_b$ 为零。只有当输入信号电压 $\widetilde{V}$ 大于死区电压时,才能产生基极电流。这样使得整个输入信号中只有一部分信号被得到有效放大,从而导致输出信号发生畸变。

当放大器负载在一定的情况下,如果将工作点选得偏高(如图中 $Q_1$ 点),在信号的正半周时,放大器"饱和",造成信号失真(饱和失真)。工作点选得偏低(如图中 $Q_2$ 点),在信号的负半周时,放大器"截止",也造成信号失真(截止失真)。因此只有将工作点选在线性放大区(如图 7 所示),才能避免信号失真,保证放大器正常工作。

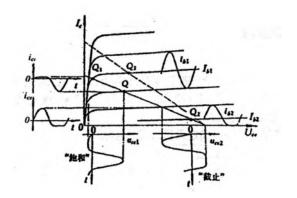


图 5:未设置静态工作点的放大器发生信号失真的情况[1]

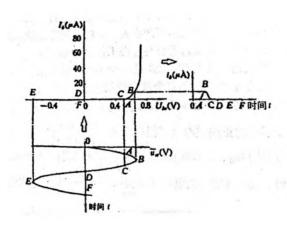


图 6:由于工作点选择不当所造成的"饱和"与"截止"状态[1]

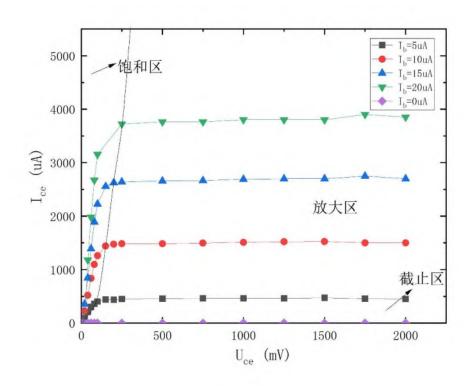


图 7 NPN 管的输出特性曲线 Ic-Uce

### 2.1.4 放大倍数

在静态工作点调整好后,为了说明放大电路的放大能力定义电压放大倍数为放大器 的输出正弦电压与输入正弦电压的复数之比,即

$$\dot{A}_u = \frac{\dot{V_o}}{\dot{V_i}}$$

在测量放大电路的放大倍数时,通常用输出电压的有效值与输入电压的有效值之比 来表示。即

$$A_u = \frac{V_o}{V_i}$$

从放大器的放大倍数定义为复数 $\dot{A}_u$ 。可见放大倍数与频率有关,这种关系通常称为放大器的频率特性。放大倍数的模与频率之间的关系称为放大器的幅频特性,如图 8 所示。

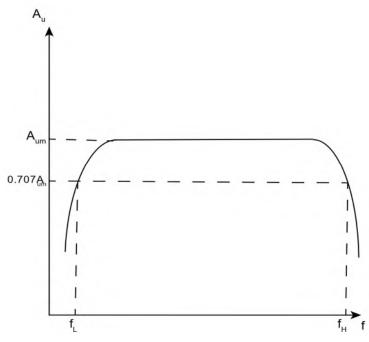


图 8 放大器的幅频特性

随着频率的升高或降低,放大倍数将随之而下降,当放大倍数下降到中频放大倍数 $A_{nm}$ 的70.7%时,相应的频率分别为上限频率 $f_H$ 和下限频率 $f_L$ 。

# 2.2 差动放大电路实验原理

### 2.2.1 零点漂移

零点漂移是指当放大电路输入信号为零时,由于受温度、电源电压不稳等因素的影响,静态工作点发生变化,且变化被逐级放大和传输,导致电路输出端电压偏离原固定值而上下漂动的现象。

在漂移现象严重的情况下,往往会使有效信号"淹没",使放大电路不能正常工作,因此我们需要设计电路来抑制零点漂移。

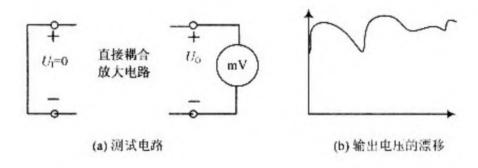


图 9 零点漂移现象[2]

### 2.2.2 差动放大电路基本原理

基本的差动放大器如图 10 所示。它是由两个特性相同而且外接电阻也一一对应的单管放大器组成。 $R_{s1}=R_{s2}$ 是输入回路限流电阻, $R_{b1}=R_{b2}$ 是偏流电阻, $R_{c1}=R_{c2}$ 是集电极负载电阻,R为输入端的分压电阻。信号从两管基极输入,从两管集电极输出。

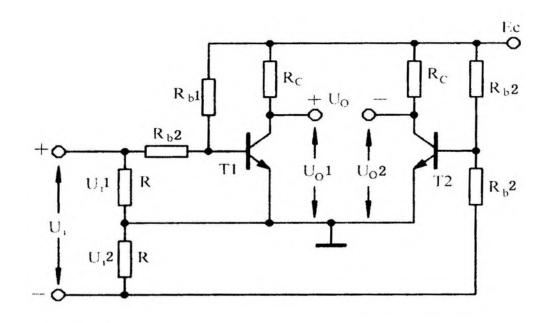


图 10 基本差动放大电路

当输入端CD短接并接地时,由于管子及其参数都对称,静态时两管集电极电流相等 $I_{c1}=I_{c2},V_0=U_{O1}-U_{O2}=I_{c1}R_{c1}-I_{c2}R_{c2}=0$ 。如果温度升高使 $L_{c1}$ 增加, $U_{O1}$ 下降,根据对称的原则, $I_{c2}$ 增加和 $U_{O2}$ 下降必然要和前者相同,所以零点漂移在输出端总是相互抵消, $V_0=0$ 。

图 10 所示的电路是依赖电路的完对称来抑制零点漂移的,而实际电路中不存在参数完全相同的两根三极管,因此该电路需要重新设计。

#### 2.2.3 差动放大器电路设计

图 11 所示的电路,从电路结构上来看,保持了图 10 电路对称的特点,这是抑制零点漂移的条件之一。重要的是该电路在射极加接了公共电阻 $R_e$ 。这电阻对零点漂移具有很强的负反馈作用,以增强对零点漂移的抑制能力。

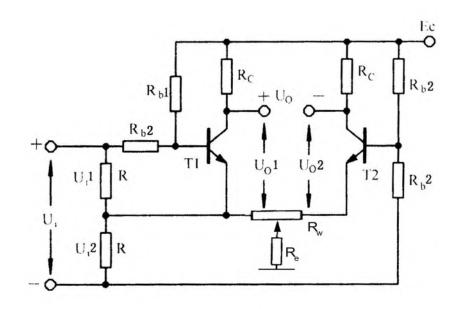


图 11 尾差动放大电路

由于电路对称,静态射级电路 $I_{c1} = I_{c2} = I_e$ 。当温度升高时,电路抑制零漂的过程如下:

由于温度 t 上升,使 $I_{c1}$ 、 $I_{c2}$ 增加,即 $I_e$ 、 $V_e$ 增加, $V_{be1} = V_b - V_e$ 和 $V_{be2}$ 下降,这样, $I_{b1}$ 和 $I_{b2}$ 也下降,使得 $I_{c1}$ 和 $I_{c2}$ 下降。

可见,由于 $R_e$ 的负反馈作用,当温度变化时,集电极电流仍保持稳定,从而使单端输出时的零点漂移也得到抑制。 $R_e$ 越大,负反馈作用越强,抑制零漂的能力也越强。 $R_e$ 一般几千欧至几十千欧。

在实际电路中要使差动电路完全对称是有困难的。由于两管的初始直流电位不相等,因而 $V_o \neq 0$ 。为此在两管发射极之间接入低阻的电位器 $R_w$ ,通过调节 $R_w$ ,可使 $V_o = 0$ , $R_w$ 叫做调零电位器。

### 2.2.4 差模信号的放大

从一个系统的一对输入端看,若信号的极性相反,这样的信号为差模信号。若信号的极性相同,这样的信号称为共模信号。信号都是差模形式的。噪声既有差模形式的,也有共模形式的。因此在设计电路的时候,我们要尽可能的抑制共模信号而放大差模信号。(若噪音也为差模信号,则共模抑制失去作用,因此工业仪器采用差分输入的方式避免共模噪声转化为差模噪声)

当把待放大的信号加在差劲放大器的输入端作差模输入时,在两管基极间得到一对大小相等、极性相反的差模信号。一管电流增加,另一管电流减小,流过 $R_c$ 的总电流不变,相应射极电压也不变,也就是说差模信号在R上不产生压降。作双端输出时,输出电压为两管集电极的电位之差,其值为单端输出的两倍,而不是相互抵消。因此,差动放大电路对差模信号有放大作用。

### 2.2.5 差模放大倍数与共模抑制比

### (1) 差模放大倍数 $A_d$

放大电路对差模输入电压的放大倍数称为差模电压放大倍数,用 Ad 表示,在 差动放大电路中 $V_{i1} = -V_{i2}$ ,双端输入双端输出时的差模放大倍数为:

$$A_d = \frac{V_o}{V_i} = \frac{V_{c1} - V_{c2}}{V_i} = \frac{2\Delta V_{c1}}{2V_{i1}} = \frac{\Delta V_{c1}}{V_{i1}} = A_{v1}$$

### (2) 共模放大倍数 $A_c$

在共模输入信号 $V_{i1}=V_{i2}=V_i$ 的作用下,如果电路完全对称,两管集电极电位始终保持大小相等,极性相同。则输出电压 $V_o=V_{c1}-V_{c2}=0$ ,因此,双端输出时的共模放大倍数 $A_c$ 为:

$$A_c = \frac{V_o}{V_i} = \frac{V_{c1} - V_{c2}}{V_i} = 0$$

上式表明,双端输出的差动放大器对于共模信号没有放大能力。在实际电路中 $A_c$ 并不为零,这由于电路无法完全对称导致的。 $A_c$ 越小,说明其抑制共模信号的能力越强,放大器的性能越好。

当电路采用单端输出时, 其共模放大倍数为

$$A_{c1} = \frac{\Delta V_{c1}}{V_i} = \frac{V_{c1} - V_{c10}}{V_i}$$
$$A_{c2} = \frac{\Delta V_{c2}}{V_i} = \frac{V_{c2} - V_{c20}}{V_i}$$

#### (3) 共模抑制比 CMRR

我们把差动放大器的差模放大倍数与共模放大倍数之比称为共模抑制比:

$$CMRR = \left| \frac{A_d}{A_c} \right|$$

共模抑制比说明了差动放大器对共模信号的抑制能力,其值越大,则抑制能力越强, 放大器的性能越好。

### 2.2.6 差动放大电路的计算

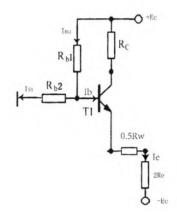


图 11 单管电路

利用等效电源的原理,将图 11 的输入回路用一个等效电源 $V_s$ 和一个内阻 $r_s$ 来表示。同时由于电路对称的特性,我们只需计算单管电路,如图 12 所示。

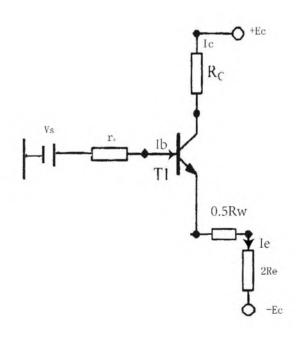


图 12 等效单管电路

由于流过 $R_e$ 的电流为 $2I_e$ ,在单管电路等效电路中,我们将射级电阻等效为 $2R_e$ 。利用戴维南定理,将输入回路简化为一个电源为 $V_s$ 、内阻为 $r_s$ 的等效电源(如图 12 所示),即

$$V_{s} = \frac{R_{s1}}{R_{b1} + R_{s1}} \cdot E_{c}$$
$$r_{s} = R_{b1} / / R_{s1}$$

所以

$$r_{s} = \frac{R_{b1} \cdot R_{s1}}{R_{b1} + R_{s1}}$$

因此图 12 的等效基极回路即可求出静态基极电流为

$$I_{b} = \frac{V_{s} - V_{be} - (-E_{c})}{r_{s} + (1 + \beta)[\frac{1}{2}R_{w} + 2R_{e}]}$$

$$I_{c} = \beta I_{b}$$

$$V_{b} = V_{s} - I_{b}r_{s}$$

$$V_{e} = V_{b} - V_{be}$$

$$V_{ce} = E_{c} - I_{c}R_{c} - V_{e}$$

# 3 仿真参数与实验仪器型号

Table 3.1: 仿真参数

参数	
14.0.593	
14.0.a	
2N2218	
2N2221	
2N2221A	
2N2221	
	14.0.593 14.0.a 2N2218 2N2221 2N2221A

Table 3.2: 实验仪器型号

仪器	型号	
示波器	MSO 2022b(200MHz 1GS/s)	
模拟电路实验箱	TPE-A5H	
数字万用表	UT51	
函数信号发生器	DG1022U	

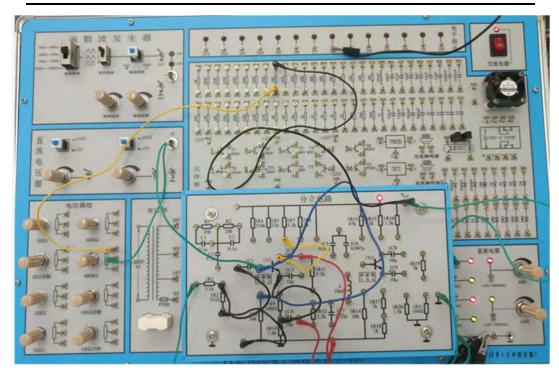


图 12 实验电路连接(单极放大电路)



图 13 实验电路板内部结构(单极放大电路)

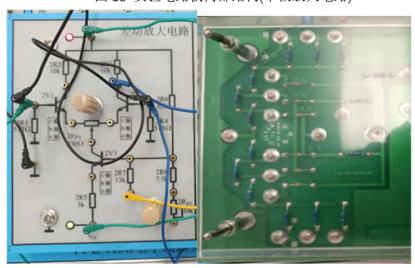


图 14 实验电路连接与电路板内部结构(差动放大电路)

# 4 单极放大电路实验与仿真

# 4.1 静态工作点的测量与调整

搭建如图 15 所示电路,改变 $R_p$ ,记录 $I_c$ 分别为0.5~mA、1.0~mA时放大器的工作点,并求出三极管的 $\beta$ 值,并填表 4.1.

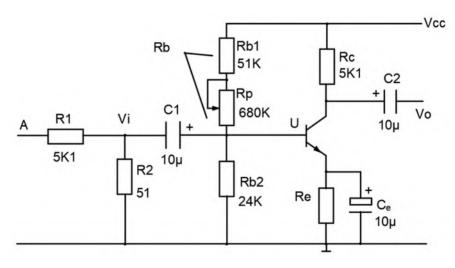


图 15 实验电路

表 4.1 静态工作点(实测)

$I_c = 0.5  mA$					$I_c = 1.0 \ mA$					β
$V_c/V$	$V_b/V$	$R_b$	$I_b/\mu A$	$eta_1$	$V_c/V$	$V_b/V$	$R_b$	$I_b/\mu A$	$eta_2$	平均值
		$/K\Omega$					$/K\Omega$			
9.45	1.64	132.1	101	49. 54	6.9	2.61	74. 7	169	58. 99	54. 27

表 4.2 静态工作点(仿真)

	$I_c = 0.5  mA$					$I_c = 1.0 \ mA$				β
$V_c/V$	$V_b/V$	$R_b/K\Omega$	$I_b/\mu A$	$eta_1$	$V_c/V$	$V_b/V$	$R_b/K\Omega$	$I_b/\mu A$	$\beta_2$	平均值
9.45	1.61	133.5	107	46.73	6.9	2.56	74.2	206	48.54	47.64

其中,所测量的值为电压值,因为电压值的测量相对电流值的测量更简单方便并且更加精确,而最后需要得到的是电流的测量值,因此需要用电路中元件的参数关系计算电流值,计算 $I_b$ 的公式如下:

$$I_b = \frac{V_{cc} - V_b}{R_b} - \frac{V_b}{R_2}$$

当  $I_c = 0.5 \, mA$ 时,

$$I_b = \frac{12 - 1.64}{132.1} - \frac{1.64}{24} = 0.0101 \, mA$$
$$\beta_1 = \frac{0.5}{0.0101} = 49.54$$

当 $I_c = 1.0 \, mA$ 时,

$$I_b = \frac{12 - 2.61}{74.7} - \frac{2.61}{24} = 0.0169 \, mA$$
$$\beta_2 = \frac{1.0}{0.0206} = 58.99$$

求平均值

$$\beta = \frac{\beta_1 + \beta_2}{2} = \frac{49.54 + 58.99}{2} = 54.27$$

我们发现,相比测量完整的输出特性曲线得到准确的 $\beta$ 值的方法而言,使用两点测量方法非常简便,两次测量得到的 $\beta$ 值非常接近,可以说明该测量方法的具有较高的准确度。

### 仿真电路:

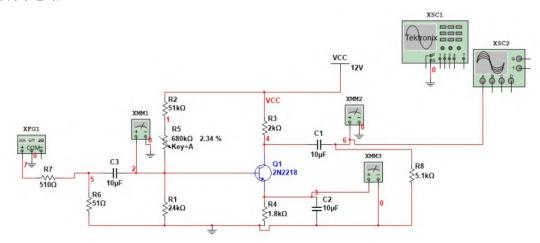


图 16 仿真电路(静态工作点的测量)

### 仿真方法:

调整电压输入以保证 Vc=9.45 或 6.9V, 利用电流探针得到 Ib 的值, 并计算出 β。

## 4.2 动态研究 1:比较 Vi 和 Vo 的相位

将信号发生器调至f=1kHz,幅值为 $5\,mV$ ,接到放大器输入端 $V_i$ 观察 $V_i$ 和 $V_o$ 端波形、并比较相位。

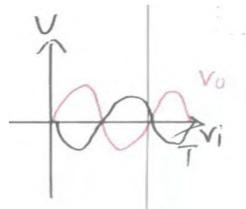


图 17 实验结果(手绘)

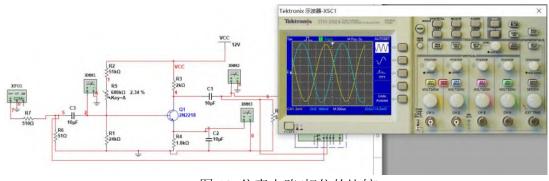


图 18 仿真电路(相位的比较)

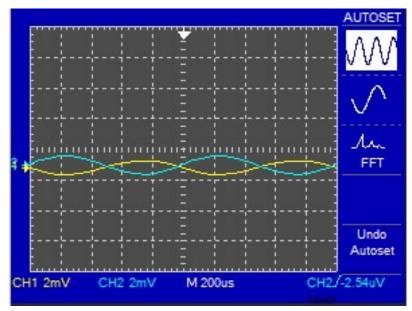


图 19 仿真结果(相位的比较)

### 仿真方法:

利用双通道示波器同时输出 Vo 和 Vi 的波形,并对比两者的相位。

### 实验与仿真结果讨论:

理论上,由于单极放大电路中,输入电流与输出电流方向相反,因此电压反相,即相位差为180°。实验和仿真结果均与180°的相位差较为接近,可以认为实验和仿真结果与理论计算相符。

# 4.3 动态研究 2:计算电压放大倍数

调整 $R_p$ ,使 $V_e = 2.2 V$ ,此时测得的 $R_p$ 为62.9  $k\Omega$ 。

- (1)将信号发生器跳到f=1kHz,幅值为 $5\,mV$ ,接到放大器输入端 $V_i$ 观察 $V_i$ 和  $V_o$ 端波形、并比较相位。
  - (2) 信号源频率不变,逐渐加大幅度,观察Vo不失真时填表 2。

	实测	实测计算	估算		
$V_i(mV)$	$V_o(mV)$	$A_v$	$A_v$		
5	763.6	152.7	187.6		
10	1414.2	141.4	187.6		
15	2036.5	135.8	187.6		

表 4.3 电压放大倍数 (实测)

	实测	实测计算	估算	
$V_i(mV)$	$V_o(mV)$	$A_v$	$A_v$	
5	704	140.8	175.15	
10	1397	139.7	175.15	
15	2034	135.6	175.15	

表 4.4 电压放大倍数 (仿真)

估算公式:

$$A_u = \frac{V_o}{V_i} = -\frac{\beta R_c}{r_{he}}$$

其中

$$r_{be} = 300 + \frac{26(1+\beta)}{I_e(mA)}$$

因此,估算过程如下:

$$|A_u| = \frac{\beta R_c}{r_{be}} = \frac{54.27 \times 5100}{300 + \frac{26(1 + 54.27)}{2.2 \div 1.8}} = 187.6$$

计算不同输入下的实测放大倍数与理论估计放大倍数的相对误差:

$$\Delta A_{u1} = \frac{187.6 - 152.7}{187.6} = 0.186$$

$$\Delta A_{u2} = \frac{187.6 - 141.4}{187.6} = 0.246$$

$$\Delta A_{u3} = \frac{187.6 - 135.8}{187.6} = 0.276$$

我们发现,随着输入电压的增大,实际放大倍数降低,与理论值的相对偏差逐渐增大。虽然我们计算出实验和理论的相对偏差在 20%左右,但我们通过观察示波器波形发现输出波形没有失真,我们认为可能实验结果导致产生较大偏差的原因是由于 Ie 较小,我们无法准确测得 Ie,而 Ie 对实验结果的影响较大。另一个可能的原因是测量β值时由于采用两点测量的简便方法,与真实结果相比有一定偏差。

仿真截图:

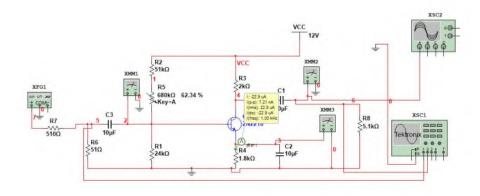


图 20 仿真结果(放大倍数的测量)

### 4.4 动态研究 3:负载电阻的影响

保持 $V_i = 5 \, mV$ 不变,放大器接入负载 $R_L$ ,在改变 $R_c$ 数值情况下测量电压放大倍数。

	70 III 2717 II 11 17 17 17 17 17 17 17 17 17 17 17 17					
给定参数			实测	实测计	估算	
				算		
$R_c$	$R_L$	$V_i(mV)$	$V_i(mV)$ $V_o(mV)$		$A_v$	
2K	5K1	5 212.1		-42.4	-52.1	
2K	2K2	5	158.4	-31.7	-37.9	
5K1	5K1	5	364.9	-73.0	-92.4	
5K1	2K2	5	229.1	-45.8	-55.7	

表 4.5 负载电阻的影响(实测)

表 4.6 负载电阻的影响(仿真)

		54 110 SAMA BITTHEY 14 ( 04 SA)				
给定参数			实测	实测计 算	估算	
$R_c$	$R_L$	$V_i(mV)$ $V_o(mV)$		$A_v$	$A_v$	
2K	5K1	5 261.1		52.2	56.9	
2K	2K2	5	193.7	38.7	41.6	
5K1	5K1	5	417.3	83.5	98.7	
5K1	2K2	5	266.3	53.3	59.6	

估算 An的公式为

$$A_{u} = \frac{V_{o}}{V_{i}} = -\frac{\beta R_{c}'}{r_{be}} = -\frac{\beta \frac{R_{c}R_{L}}{R_{c} + R_{L}}}{r_{be}}$$

其中

$$r_{be} = 300 + \frac{26(1+\beta)}{I_e(mA)}$$

因此,估算过程如下:

$$|A_u|_1 = \frac{\beta \frac{R_c R_L}{R_c + R_L}}{r_{be}} = \frac{54.27 \times \frac{2000 \times 5100}{2000 + 5100}}{300 + \frac{26(1 + 54.27)}{2.2 \div 1.8}} = 52.1$$

$$|A_u|_2 = \frac{\beta \frac{R_c R_L}{R_c + R_L}}{r_{be}} = \frac{54.27 \times \frac{2000 \times 2200}{2000 + 2200}}{300 + \frac{26(1 + 54.27)}{22 \div 18}} = 37.9$$

$$|A_u|_3 = \frac{\beta \frac{R_c R_L}{R_c + R_L}}{r_{be}} = \frac{54.27 \times \frac{2000 \times 5100}{2000 + 5100}}{300 + \frac{26(1 + 54.27)}{2.2 \div 1.8}} = 92.4$$

$$|A_u|_4 = \frac{\beta \frac{R_c R_L}{R_c + R_L}}{r_{be}} = \frac{54.27 \times \frac{5100 \times 2200}{5100 + 2200}}{300 + \frac{26(1 + 54.27)}{2.2 \div 1.8}} = 55.7$$

分别计算它们的相对误差

$$\Delta A_{u_1} = \frac{52.1 - 42.4}{52.1} = 0.187$$

$$\Delta A_{u_2} = \frac{37.9 - 31.7}{37.9} = 0.164$$

$$\Delta A_{u_3} = \frac{92.4 - 73.0}{92.4} = 0.201$$

$$\Delta A_{u_4} = \frac{55.7 - 45.8}{55.7} = 0.178$$

从估算式我们发现,改变 $R_c$ 与 $R_L$ 都将会对放大倍数产生影响。另外随着放大倍数的增大,理论值与实测值之间的误差也有增加的趋势。这是由于当放大倍数增大时,所用元件的电阻阻值也在增大,同一时间内能量消耗也增加,因而实际放大输出会比预期减小的幅度更大。

仿真截图:

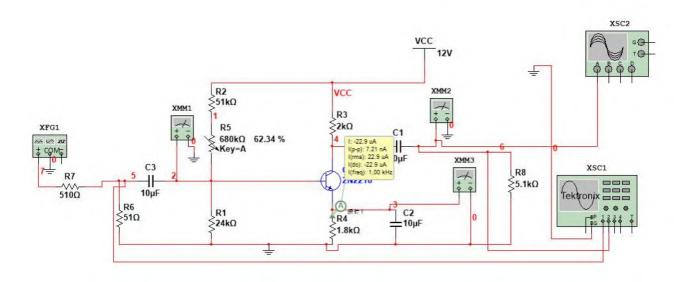


图 21 仿真截图(负载电阻的影响,2K,5.1K)

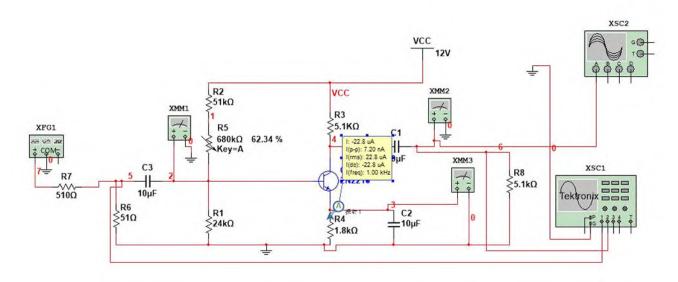


图 22 仿真截图(负载电阻的影响,5.1K,5.1K)

### 仿真方法:

直接改变 RL 和 Rc 的取值,并重复动态研究 2 的测量步骤,利用电压探针对电压放大倍数进行测量。

# 4.5 动态研究 4:信号失真

保持 $V_i = 5 \, mV$ 不变,增大和减小 $R_p$ ,观察Vo 波形变化。由于失真现象观察不明显,我们实际采用的 $V_i$ 为100 mV。

$R_p$ 值	$V_b$ /V	$V_c$ /V	$V_e$ /V
最大	1.00	11.11	0.37
合适	2.29	7.68	1.63
最小	2.91	5.92	2.28

表 4.7 失真现象观察 (实测)

表 4.8	失真塊象观察	(仮具)
-------	--------	------

$R_p$ 值	$V_b$ /V	$V_c$ /V	$V_e$ /V
最大	0.451	0.02	0.06
合适	1.924	1.046	1.311
最小	3.174	2.055	2.536

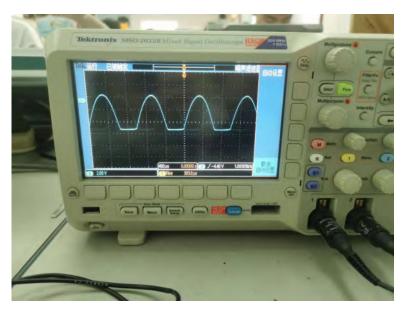


图 23 实验结果(截止失真)

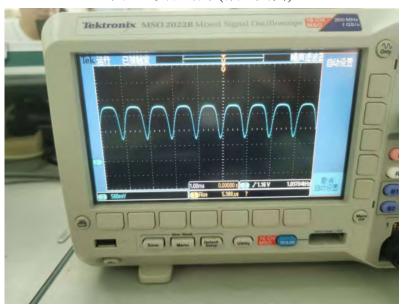


图 24 实验结果(饱和失真)

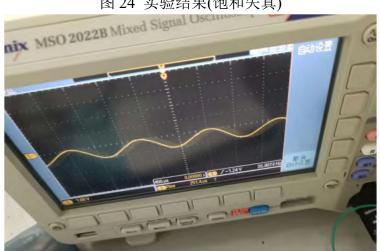


图 25 实验结果(合适)

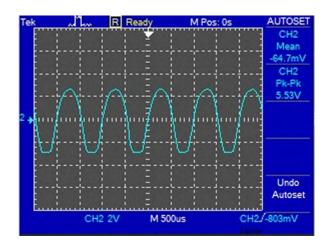


图 26 仿真结果(截止失真)

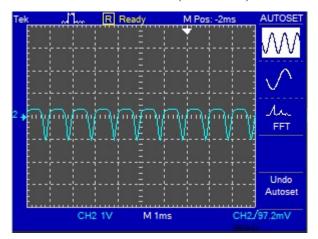


图 27 仿真结果(饱和失真)

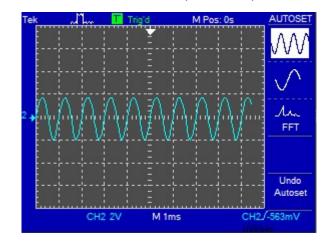


图 28 仿真结果(合适)

本实验的一个测量难点在于不同的实验者对失真的临界点定义不同。在我们的实验中,我们定义输出波形刚开始出现顶部失真也即饱和失真时的 $R_p$ 值,"最小"值即为输出波形刚开始出现底部失真也即截止失真时的 $R_p$ 值,而合适则为输出波形为近似标准的正弦波。增大 $R_n$ 值,输出波形会向上平移,减小 $R_n$ 值,输出波形会向下平移,

对于饱和失真,其表现为下半波逐渐压缩锐化而上半波逐渐展开钝化,因此不断增大 $R_n$ 值,其会变为一条波浪线,最后成为一条直线;对于截止失真,其表现为部分下半波

会在触碰到临界线时折叠,随后不会再进一步压缩。

对于合适位置的确定,实验中我们通过寻找在两个失真临界点的中值附近寻找。,

对于本实验而言,输入电压应在保持图像可以同时观察到正常波形和两种失真的情况下尽可能的小。但输入电压过小将导致对失真观察有较大的困难,由于临界点的选取受实验者主观影响较大,因此我们选择了100mV作为实验设置电压。

### 仿真方法:

利用仿真滑动变阻器改变 Rp 的值,其中需要注意的是 Rp 的增量需设置为 0.1%(默认为 5%),否则将较难观测到失真临界点,利用示波器输出波形。

## 4.6 测量放大器的输入输出电阻

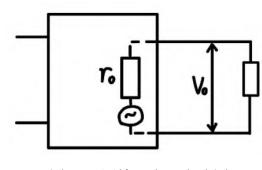


图 29 测输入电阻电路图

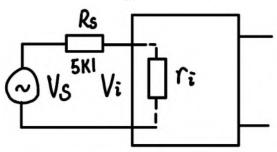


图 30 测输出电阻电路图

在输入端串接一个 5K1 电阻如图 29,测量 $V_s$ 和 $V_i$ ,即可计算 $r_i$ 。

在输出端接入一个 5K1 电阻如图 30,选择合适的 $R_L$ 值使放大器输出不失真,测量有负载和空载时的 $V_o$ 既可计算 $r_o$ 。

	、电阻 $R_s = 5K$	测输出电阻							
	实测	测算	估算	实测测算			古算 实测		估算
$V_s(mV)$	$V_i(mV)$	$r_i(\Omega)$	$r_i(\Omega)$	$V_o'(V)$	$V_o(V)$	$r_o(K\Omega)$	$r_o(K\Omega)$		
49.30	12.50	1732.33	1661.38	1.70	0.87	4865.52	5100		

表 4.9 放大器输入输出电阻的测量(实测)

	.电阻 $R_s = 5K1$	L	测输出电阻				
	实测	测算	估算	实测 测算			估算
$V_{s}(mV)$	$V_i(mV)$	$r_i(\Omega)$	$r_i(\Omega)$	$V_o'(V)$	$V_o(V)$	$r_o(K\Omega)$	$r_o(K\Omega)$
70.71	27.75	3294	2857	2.49	1.36	4198	4238

表 4.10 放大器输入输出电阻的测量(仿真)

表中  $V_o$  '对应 $R_L = \infty$ , $V_o$ 对应 $R_L = 5.100 k\Omega$  其中,测算输入电阻的公式为

$$r_{i_{measured}} = \frac{V_i}{I_i} = \frac{V_i}{V_s - V_i} R_s$$

测算:

$$r_{i_{measured}} = \frac{12.50}{49.3 - 12.50} \times 5100 = 1732.33 \,\Omega$$

估算输入电阻的公式为

$$r_{i_{theoratica}} = R_B / / r_{be} \approx r_{be}$$

因为 $r_{be}$ 往往比 $R_B$ 大很多,所以约等式成立,因此

$$\begin{split} r_{be} &= 300 + \frac{26(1+\beta)}{I_e(mA)} = 300 + \frac{26(1+54.37)}{2.2 \div 1.8} = 1661.38 \Omega \\ r_{i_{theoratica}} &= r_{be} = 1661.38 \, \Omega \end{split}$$

相对误差

$$\Delta r_i = \frac{1732.33 - 1661.38}{1732.33} = 4.1\%$$

测算输出电阻的公式为

$$r_{o\,measured} = \left(\frac{V_o'}{V_o} - 1\right) R_L$$

因此

$$r_{o_{measured}} = \left(\frac{1.70}{0.87} - 1\right) \times 5.100 = 4.865 \, k\Omega$$

估算输出电阻的公式为

$$r_{otheoratical} = R_C / / r_{ce} \approx R_C$$

因为 $r_{ce}$ 往往比 $R_c$ 大很多,所以约等式成立,因此

$$r_{o_{theoratical}} = R_C = 5.1 \, k\Omega$$

相对误差为

$$\Delta r_o = \frac{5.1 - 4.865}{5.1} = 4.6\%$$

仿真电路:

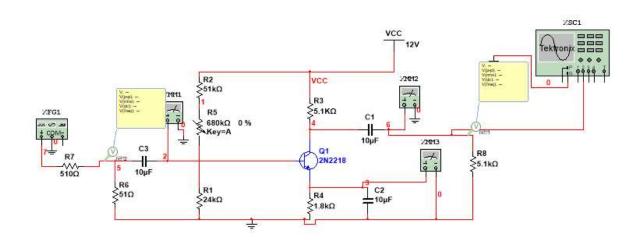


图 31 仿真电路图

### 仿真方法:

通过改变接线从而在输入或输出端接入阻值为  $5k1\Omega$  的电阻,并利用负载和空载的 Vo 计算出放大器的输入输出电阻。

# 5 差动放大电路实验与仿真

## 5.1 调零

将输入端短路并接地,接通直流电源,调节电位器 $R_{pl}$ 。使双端输出电压 $V_o=0$ 。之后每一步实验开始前都需要重新调零

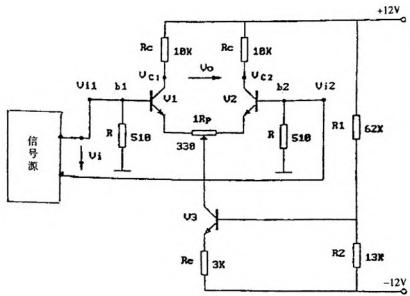


图 32 实验电路(差动放大电路)[1]

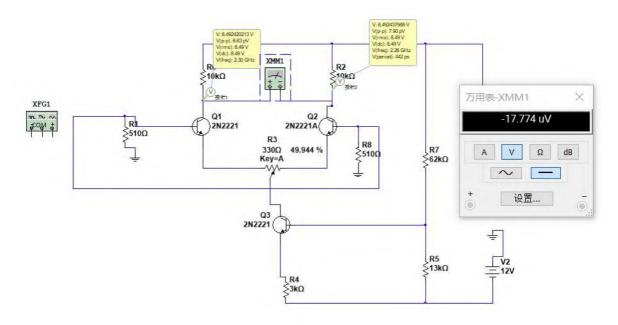


图 33 仿真电路(差动放大电路)[1]

### 仿真方法及注意事项:

仿真中精确调零的关键在于调整电位器的增量,当电位器增量为百万分之一时,我们可以发现双端输出电压发生跃变。当在临界点上增加百万分之一的电阻时,双端电压为-17.774μV,减少百万分之一的电阻时,双端电压为 31.474μV,且跃变点前后增加或减少百万分之十的电阻,双端电压都不再产生变化。可见这是由于仿真软件计算的截断误差带来的,因此调零时可调的最低的双端电压为-17.774μV。

而实验中, $330\,\Omega$ 对应百万分之一电阻为 $33\,\mu\,\Omega$ ,远超实验室中电位器能调节的最大精度,因此过小精度的仿真调节对于模拟真实实验而言意义并不显著,我们认为该精度下的仿真中的调零可以满足实验要求。

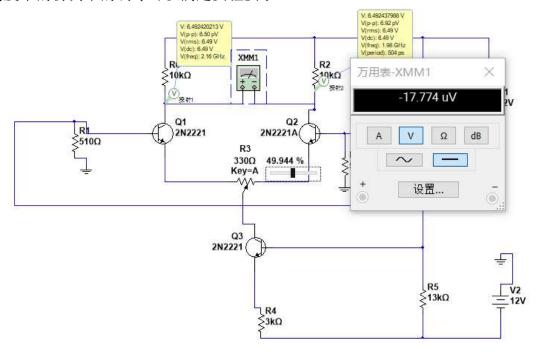


图 34 电位器减少百万分之一电阻对应的双端输出电压

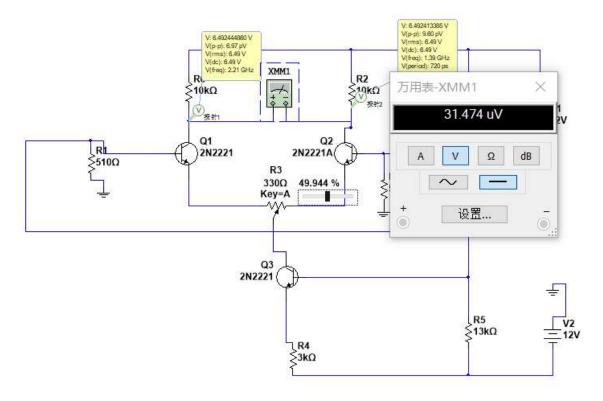


图 35 电位器增加百万分之一电阻对应的双端输出电压

	显示		故障	管脚	变体	用户字		
电阻	(R)		330			~	Ω	
键:		_	Α			~	_	
增量	Ē:		0.0000	1			%	
	及链接:							
	3.链接.							
超幼	X 10.7 1 .							
布	局设置						编辑印证	Ť.
布	局设置 7迹:						编辑印述	Ì
布	局设置						编辑印述	<u>Ì</u>
布	局设置 7迹:						编辑印述	<u>È</u>
布	局设置 7迹:						编辑印述	<u>``</u>

图 36 电位器设置界面(差动放大电路)[1]

## 5.2 静态工作点的测量

对差动放大电路调零后,测量 $V_1$ 、 $V_2$ 、 $V_3$ 各级对地电压。

对地电压	$V_{c1}$	$V_{c2}$	$V_{c3}$	$V_{b1}$	$V_{b2}$	$V_{b3}$	$V_{e1}$	$V_{e2}$	$V_{e3}$
测量值/V	6.39	6.38	-0.73	0	0	-8.01	-0.61	-0.61	-8.64

表 5.1 静态工作点的测量(实测)

表 5 2	静太工机	F点的测量	( 信 直 )
1X J.Z	- 日里 2056 - L . L	巨尽口沙火里	

对地电压	$V_{c1}$	$V_{c2}$	$V_{c3}$	$V_{b1}$	$V_{b2}$	$V_{b3}$	$V_{e1}$	$V_{e2}$	$V_{e3}$
测量值/V	6. 502	6. 502	-0.805	0	0	-7. 921	-0.715	-0. 715	-8.654

实验中,我们将差动放大电路输入端短接并接地进行调零,调零结果精确到 1mV。但我们推测电阻的调节器是使用某种类似弹簧片的机械结构进行电阻调节,电阻调节有一定的回复性,调节过程中到达调零点后,电阻会缓慢恢复到介于调零点和初始点之间的电阻值,即电阻会随着时间缓慢变化,从而引入零点误差。因此,在每一个实验开始前,我们都需要重新进行调零工作。

仿真电路:

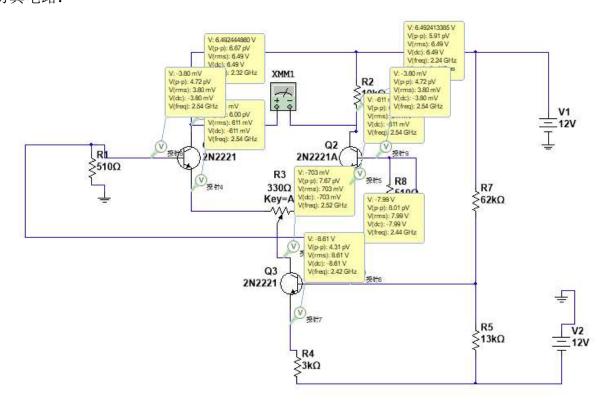


图 37 差动放大电路仿真

仿真方法:利用电压探针功能,对三个三极管的三端都放置一个电压探针,因此可以同时读出 9 个探针对应的电压值,即仿真所需测得的九个物理量。

### 5.3 测量差模和共模放大倍数

将 $b_1$ 、 $b_2$ 分别接入 $OUT_1$ 和 $OUT_2$ ,组成差模输入放大器,调节 $OUT_1$ 和 $OUT_2$ ,使差模信号 $V_i=\pm 0.1~V$ (即 $b_1$ 、 $b_2$ 分别为 $\pm 0.05~V$ 和 $\mp 0.05~V$ ),即差模输入。

将 $b_1$ 、 $b_2$ 短接,并接入信号源( $OUT_1$ ),组成共模输入放大器,调节 $OUT_1$ ,使共模输入信号 $V_i = \pm 0.1 V$ ,此时即共模输入。

测量及		差模输入								
计算值		测量值 (V)		计算值						
输入信号Vi										
	$V_{c1}/{ m V}$	$V_{c2}/{ m V}$	$V_{o^{\mathcal{R}}}/V$	$A_{d1}$	$A_{d2}$	$A_{d^{\mathcal{R}}}$				
+0.1 V	4.19	8.58	-4.39	-22.00	22.00	-43.9				
-0.1 V	8.57	4.20	4.37	-21.80	21.80	-43.7				

表 5.3 差模放大倍数 (实验)

表 5/	. 共模放大倍数与共模抑制比	(实验)
1X J.4	· 75/1美//X / 1日	く大処ノ

测量及			共模抑制比				
计算值	测量值 (V)			计算值			计算值
输入信号 $V_i$							
	$V_{c1}/V$	$V_{c2}/V$	$V_{o^{\infty}}/V$	$A_{c1}$	$A_{c2}$	$A_{c^{\infty}}$	CMRR
+0.1 V	6.38	6.38	0	-0.1	0	0	∞
-0.1 V	6.38	6.38	0	-0.1	0	0	8

表中的数据可以看出,输入信号 $V_i$ 为 +0.1 V和 –0.1 V的两种情况下不同的参数具有很好的对称性,而共模输入的值与调零时没有输入情况下的值一致。值得注意的是,在测量共模输入的双端输出值时,需要使用电表的200 mV挡位进行测量,否则将得到共模信号零0的结果,但这里的共模抑制比为 $\infty$ ,实际上是由于测量精度限制导致的,若使用更高精度的电压计进行测量,可以预料到共模抑制比并非为无穷大,这是由于实验中不存在完全对称的电路导致的。

差模输入 测量及 计算值 测量值 (V) 计算值 输入信号Vi  $V_{c1}/V$  $V_{c2}/V$  $V_{o^{\infty}}/V$  $A_{d1}$  $A_{d2}$  $A_{d^{X}}$ 4.38 -4.25-21.2121.25 -42.46+0.1 V8.63 -0.1 V8.63 4.38 4.25 -21.2521.21 -42.46

表 5.5 差模放大倍数 (仿真)

测量及			共模抑制比				
计算值	测量值 (V)			计算值			计算值
输入信号Vi							
	$V_{c1}/V$	$V_{c2}/V$	$V_{o^{\mathcal{R}}}/V$	$A_{c1}$	$A_{c2}$	$A_{c^{\mathcal{R}}}$	CMRR
+0.1 V	6.4907	6.4916	0.0009	-0.113	-0.104	0.009	4717.77
-0.1 V	6.4941	6.4932	-0.0009	-0.079	-0.088	-0.009	4717.77

表 5.6 共模放大倍数与共模抑制比(仿真)

在仿真中,在精确调零后,由于计算精度相较于实验精度而言较高,因此可以测出精确的双端输出电压,并计算出共模抑制比,可见该电路的共模抑制比很高,对共模信号的抑制良好。

因此,若实验中使用的电压计精度较高,则测得有效的共模抑制比,而非无穷大。

仿真截图:

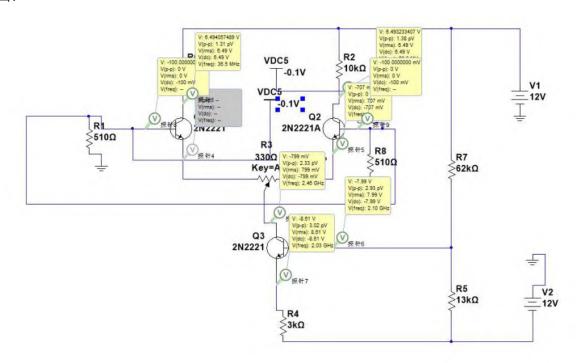


图 37 差模和共模放大倍数仿真

仿真方法:利用设置电位输入共模或差模信号,利用电压探针读取输出信号的电压值。

# 5.4 单端和双端输入对比

- (1)在图 4 中将 $b_2$ 接地,组成单端输入差动放大器,从 $b_1$ 端输入直流信号 $V_i$  =  $\pm 0.1 V$ ,测量单端及双端输出,填表记录电压值。计算单端输入时的单端及双端输出的电压放大倍数,并将双端输入时的单端及双端差模电压放大倍数进行比较。

测量及		电压值(	V)	放大倍数 $A_v$		
计算值 输入信号	$V_{c1}$	$V_{c2}$	$V_o$	$A_1$	$A_2$	$A_{\scriptscriptstyle { m M}}$
直流+0.1 V	4.18	8.59	-4.41	-23.22	20.88	44.1
直流-0.1 V	8.59	4.18	4.41	-20.88	23.22	-44.1
正弦信号(50 mV、	0.976	0.976	1.952	19.52	19.52	39.04
1 kHz)						

表 5.7 单端和双端输入对比(实测)

表 5.8	单端和双端输入对比	(仿真)
-------	-----------	------

测量及		电压值(	(V)	放大倍数 $A_v$			
计算值 输入信号	$V_{c1}$	$V_{c2}$	$V_o$	$A_1$	$A_2$	$A_{xx}$	
直流+0.1 V	4. 381	8. 626	-4. 245	-21.21	21. 24	42. 45	
直流-0.1 V	8.628	4. 381	4. 247	-21.26	-21.21	-42.47	
正 弦 信 号 (50 mV、1 kHz)	1. 506	1. 505	3. 011	30. 12	30. 1	60. 22	

我们发现,实验中差模电压双端输出放大倍数约为单端输出放大倍数的两倍,这与理论非常吻合。不过存在一点误差,可以认为是零点漂移所产生的,在实际电路中,微小的零点漂移不可避免。

在交流信号输入时,不需要再用所测得的电压去减静态工作点的电位,由于输出的电压为交流信号,因此只需要将输出的交流信号和输入的交流信号相比即可得到对应的放大倍数。

在交流信号下,差模电压双端输出放大倍数也约为单端输出放大倍数的两倍,与理论吻合,存在误差是由于不可避免的零点漂移所产生的。

仿真截图:

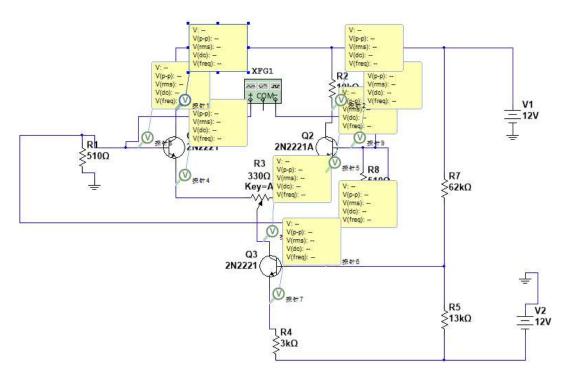
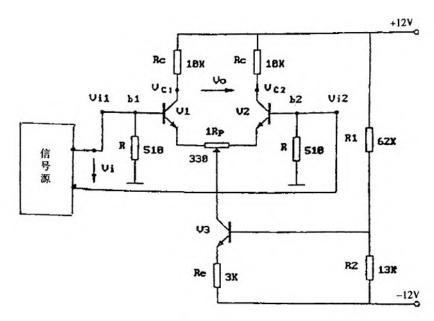


图 38 单端和双端输入仿真(输入正弦信号)

仿真方法:利用函数信号发生器输入共模或差模信号,利用电压探针读取输出信号的电压值,并可通过示波器观察波形是否发生失真情况。

# 6课后思考题

## 6.1 静态工作点的计算



在理论上,我们假设 $V_{b1} = V_{b2} = 0$ 

$$\begin{split} V_{b3} &= -E_{cc} + \frac{R_2}{R_1 + R_2} [E_{cc} - (-E_{cc})] = -12 + \frac{13}{13 + 62} \times 24 = -7.84 \, V \\ \Delta V_{b3} &= \left| \frac{-7.84 - (-8.01)}{-7.84} \right| = 2.17\% \\ V_{e3} &= V_{b3} - V_{be} = -7.84 - 0.715 = -8.56 \, V \\ \Delta V_{e3} &= \left| \frac{-8.56 - (-8.64)}{-8.56} \right| = 0.93\% \\ 2I_{e1} &= I_{c3} \approx I_{e3} = \frac{V_e - (-E_{cc})}{R_e} = \frac{-8.56 + 12}{3} = 1.15 \, mA \\ I_{e1} &= 0.577 \, mA \\ V_{c1} &= 12 - 0.577 \times 10 = 6.23 \, V \\ \Delta V_{c1} &= \left| \frac{6.39 - 6.23}{6.39} \right| = 2.5\% \\ V_{e1} &= V_{b1} - V_{be} = -0.7 \\ \Delta V_{e1} &= \left| \frac{-0.61 - (-0.7)}{-0.7} \right| = 12.8\% \\ V_{c3} &= V_{e1} - I_{e1} \times \frac{1}{2} 1R_p = -0.7 - 0.000577 \times 165 = 0.795 \, V \\ \Delta V_{c3} &= \left| \frac{-0.73 - (-0.795)}{-0.795} \right| = 8.18\% \end{split}$$

各静态工作点的理论值与实际值相对误差普遍较小,说明实际实验电路与理论相符。

## 6.2 差放电路的性能与特点

① 差动放大电路的特点

差动放大电路的特点是含有严格对称的两个晶体管作为主要放大作用,两个管的参数和温度特性相同,经过调零可以使两管在电路中的参数对称,但是调零必须细致严谨,且工作状态下保持时刻位于调零点,这是差动放大电路的特点。

②差动放大电路的性能

差动放大电路抑制共模信号而放大差模信号,其中的反馈电路是仅对差模信号产生 反馈作用,而对差模信号没有影响,因此差模信号的放大倍数可以很大,而由于对称的 两管可以抑制零点漂移,电路同时保持极高的稳定性。

# 7 实验结论

## 7.1 单极放大电路

- (1) 在单极放大电路实验中,我们通过改变电压测得两点的 β 值,取平均数得到电路的放大倍数 β 为54.47。
- (2) 在动态研究中,我们利用示波器观察输入信号和输出信号的波形,测得波形相位差为180°,与理论值相符;在不失真条件下测得了电压放大倍数,实测和估算值偏差约为20%左右,推测是由于Ie和β测量不准确带来的误差,由于电路没有出现失真现象,因此我们认为我们的测量值是可信的。我们同时发现,随着输入电压的增大,实际放大倍数降低,与理论值的相对偏差逐渐增大。
- (3) 改变负载电阻后,我们改变*Rc*与*RL*都将会对放大倍数产生影响,实验中测得的影响与理论预言相符。另外随着放大倍数的 增大,理论值与实测值之间的误差也有增加的趋势。这是由于当放大倍数增大时,所用元件的电阻阻值也在增大,同一时间内能量消耗也增加,因而实际放大输出会比预期减小的幅度更大。
- (4) 在信号失真实验中,我们通过统一失真临界点的标准,成功观察到了饱和失真和截止失真现象,同时测得了饱和失真和截止失真对应的Rp值。饱和失真对应的 临 界 点 Vb=1.00V;Vc=11.11V;Ve=0.37V , 截 止 对 应 的 临 界 点 Vb=2.91V;Vc=5.92V;Ve=2.28V;可见在较大Rp范围内,该电路都能保证放大信号不失真。
- (5) 我们通过外接电阻,利用基尔霍夫定律间接测量放大器的输入输出电阻,测得输入电阻为 $1732\,\Omega$ ,输出电阻为 $4865.52\,\Omega$ ,与估算值的相对偏差为4.2%和4.6%,实验值和估算值相符。

## 7.2 差动放大电路

- (6) 在差动放大电路实验中,我们通过电位器精确对电路进行精确调零,未接入负载时双端输出电压小于10mV,我们推测电阻的调节器是使用某种类似弹簧片的机械结构进行电阻调节,电阻调节有一定的回复性,调节过程中到达调零点后,电阻会缓慢恢复到介于调零点和初始点之间的电阻值,即电阻会随着时间缓慢变化,从而引入零点误差。因此,在每一个实验开始前,我们都需要重新进行调零工作。
- (7) 我们通过测量Vc1和Vc2得到电路的差模放大倍数和共模放大倍数以及共模抑制比,通过测量我们发现电路的对称性良好,差模输入测量和共模输入测量实验数据都呈现良好的对称性,计算得到差模放大倍数约为43.8,而共模放大倍数趋向于无穷大,这是由于电压测量精度不足导致的(在仿真中精确调零后两者仅相差0.9mV)。
- (8)我们测量电路的单端和双端输入,对比发现差模电压双端输出放大倍数约为单端输出放大倍数的两倍,实验测得并非精确的两倍可以认为是零点漂移所产生的。差模电压双端输出放大倍数也约为单端输出放大倍数的两倍,与理论吻合,存在误差是由于不可避免的零点漂移所产生的
- (9) 通过微变等效电路,我们对电路的静态工作点进行计算,计算值与实验测量值相对偏差约为2%,可以认为我们实验中精确设置了静态工作点,因此得到了较好的实验效果。

# 8 反思与感想

# 8.1 单极放大电路

- (1) 在静态工作点的测量过程中,利用两点测量值取平均得到放大倍数 β 的方法 虽然简便,但是由于后续的诸多计算都与 β 相关,因此如果实验时间允许, 应该选择测量完整曲线的方式进行测量,避免误差在电路测量中持续传递。
- (2) 实验中的一个核心测量量为 Ie, 但 Ie 数值较小,通过电压对其间接测量存在较大误差,因此可以考虑略微增加 Re 的方式以测得更准确的 Ie 的数值。
- (3) 通过本次实验,我们亲身观察到了电路饱和失真和截止失真的情况,因此希望放大电路正常工作,需要精确设计和设置电路的静态工作点,使得放大电路的核心元件三极管保持在线性放大区工作。

## 8.2 差动放大电路

- (1) 在本次实验中,我们测得的共模放大比趋向于无穷大,这是由于电压测量精度不足导致的,从实验改进的角度而言应该改进测量设备以测得更高精度的共模输出信号。
- (2) 在调零过程中,我们遇到了设置零点后零点产生一定漂移的情况。我们推测是由于电阻的调节器是使用某种弹簧片进行调节,其有一定的回复性,会使电阻改变从而使得两端输出电压立刻恢复到调节过程中的某一个值,并在此后使电压值随时间推移缓慢漂移,从而导致电路测量时产生误差。因此实验操作过程实际上可以通过调节时加入预先判断,并且在每一次测量时重新调零,以最大程度减小零点漂移所引入的误差。
- (3) 通过实验我们感受到,差动放大电路的核心在于通过电路对称的特点,抑制温度等环境因素产生的零点漂移的影响,因此该电路虽然能够较好地抑制共模噪音,但是前提是该电路参数需要时刻维持在不加入负载时的共模电压零点,其对电流和电压的控制精度要求较高。

# 参考文献

- [1] 电子技术基础实验[M]. 2022.
- [2] 姜桥,邢彦辰,曲伟,王振力,郭宏,姜波. 电子技术基础[M].人民邮电出版社:, 201309.285.
- [3] 韩跃平,李瑞红,毕满清,王黎明.差动放大电路输出波形的实验测试方法[J].现代电子技术,2015,38(12):132-134+138.
- [4]钟俊,刘辉,刘恒.基于 Multisim 的三极管共射极放大电路分析[J].普洱学院学报,2020,36(06):34-36.

## 《电子技术实验》课程实验报告

学院: 物理学院 专业: 物理学类 年级: 20级

实验人姓名 (学号): 罗俊平 (19319086)

2022年 3 月 18 日

## 实验三 负反馈放大电路

**报告摘要:** 本实验对负反馈电路的开环和闭环放大倍数和输出电阻进行测量,开环放大倍数和闭环放大倍数与估计值的相对偏差分别为 2.3%和 1.6%,开环放大倍数约为闭环放大倍数的 30 倍,开环电路的输出电阻是闭环电路的 35.8 倍,实验同时探究了负反馈对失真的改善作用,印证了负反馈电路以牺牲一定的放大倍数为代价提高了电路的稳定性,且拓宽了放大电路的通频带。

关键词: 负反馈电路; 放大倍数; 幅频特性曲线; Multisim 仿真

## 一、实验目的

- 1、研究负反馈对放大器性能的影响。
- 2、掌握反馈放大器性能的测试方法。

### 二、实验原理

### 2.1 反馈的定义

反馈是将放大电路的输出量的部分或全部,通过一定方式送回到放大器的输入端。放大电路与反馈网络组成一个封闭系统,将引入了反馈的放大电路称为闭环放大电路,而未引入反馈的基本放大电路称为开环放大电路。

### 2.2 反馈的分类和判断

### 2.2.1 按反馈的极性分类

负反馈电路的反馈信号使净输入信号减小,闭环放大倍数下降,用于改善放大器的性能;正反馈电路的反馈信号使净输入信号增大,放大倍数上升,用于震荡电路。根据正负反馈定义,判断电路是正反馈电路还是负反馈电路的方法就是看反馈量使净输入量增大还是减小。判断正负反馈一般采用瞬时极性法。

#### 2.2.2 按交直流的性质分类

若反馈到输入回路的信号是直流成分,称为直流反馈,一般用于确定静态工作点;若反馈到输入回路的信号是交流成分,则称为交流反馈,主要用于放大电路性能的改善。多数电路中,往往同时有交流反馈和直流反馈。

#### 2.2.3 按输出端取样对象分类

若反馈的信号取样对象是输出电压,称为电压反馈;若反馈的信号取样对象 是电流,称为电流反馈。判断电压反馈和电流反馈的方式是假设输出端短路,若 反馈仍存在,说明此时为电流反馈,否则为电压反馈。

#### 2.2.4 按输入端接入方式分类

串联反馈是指反馈信号以电压形式串联接在输入回路中,反馈信号与输入信号在晶体管同一极。并联反馈是反馈信号并联接在输入回路中、反馈信号与输入信号不在晶体管同一极。串联反馈要求信号源内阻越小越好,并联反馈要求信号源内阻越大越好。

负反馈放大电路按输出端取样对象和输入端接入方式可分为串联电压负反馈、串联电流负反馈、并联电压负反馈、并联电流负反馈。

### 2.3 负反馈的形成过程

根据瞬时极性法和假设输出端短路判断,本次实验所用电路为串联电压负反馈。该电路的反馈过程为,若 $V_i$ 为某一固定值时,若由于晶体管参数(由于温度等影响)或负载电阻变化导致 $V_o$ 变化,则反馈信号 $V_f$ 也减小,因此输入放大电路的电压 $V_i$  '=  $V_i$  一 $V_f$  增大, $V_o$  增加,因此电压负反馈可以使 $V_o$  保持稳定,其过程可以描述如下:

$$V_o \downarrow \longrightarrow V_f \downarrow \longrightarrow V_i^{'} \uparrow \longrightarrow V_o^{'} \uparrow$$

### 2.4 反馈电路的计算

本实验采用的是串联电压负反馈电路,基本放大电路的放大倍数(开环放大倍数)为:

$$A_v = \frac{V_o}{V_i} \tag{1}$$

反馈系数为:

$$F_{v} = \frac{V_f}{V_o} \tag{2}$$

闭环放大倍数为:

$$A_{rf} = \frac{A_v}{1 + F_v A_v} \tag{3}$$

实验中计算输出电阻的公式为:

$$r_o = \left(\frac{V_\infty}{V_{1K5}} - 1\right) R_L \tag{4}$$

### 2.5 输出电阻的计算

估算输出电阻的公式为

$$r_{otheoratical} = R_C / / r_{ce} \approx R_C$$
 (5)

因为 $r_{ce}$ 往往比 $R_c$ 大很多,所以约等式成立,因此

$$r_{o_{theoratical}} = R_C = 1.5k\Omega$$
 (6)

而多级放大电路的输出电阻为最后一级的输出电阻,因此开环情况下的输出 电阻理论值为

$$r_{o_{theoratical}} = 1.5k\Omega$$
 (7)

负反馈接入后,输出电阻将会减小,有如下公式

$$r_o' = \frac{r_o}{1 + AF} = \frac{A_{rf}r_o}{A_v} \tag{8}$$

其中, $A_n$ 是开环放大倍数, $A_{rf}$ 是闭环放大倍数。

#### 2.6 负反馈对放大电路性能的影响

- (1) 提高了放大倍数的稳定性,展宽通频带
- (2) 减少非线性失真和抑制干扰与噪声
- (3) 串联负反馈导致输入电阻提高,电压负反馈导致输出电阻减小综上所述,负反馈电路以牺牲放大倍数为代价提高了电路的稳定性。

### 2.7 深度负反馈的计算

当放大倍数A和反馈系数F满足(1+AF)>>1时,满足深度负反馈的条件,(1+AF)称为反馈深度。在深度负反馈条件下,我们可以得到近似式:

$$A_{v} \approx \frac{1}{F} \tag{9}$$

因此对于串联电压负反馈而言:

$$V_f \approx V_i \tag{10}$$

$$V_i \approx 0$$
 (11)

$$A_{rf} = \frac{A_v}{1 + F_v A_v} \approx \frac{R_{e1} + R_f}{R_{e1}} \tag{12}$$

### 2.8 实验电路图

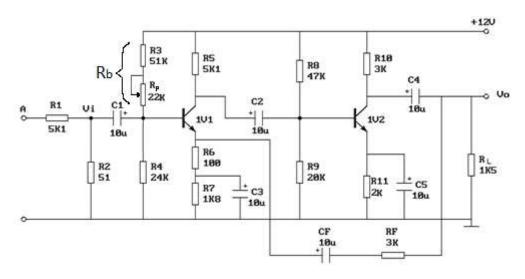


图1 反馈放大电路

### 2.9 仿真参数与实验仪器型号

Table 3.1: 仿真参数

软件/元件	参数	
Multisim	14.0.593	
数据库版本	14.0.a	
NPN 管型号	2N2218	
NPN 管 2 型号	2N2218	

Table 3.2: 实验仪器型号

	TOOLE OUT OF AM OF AM		
仪器	型号		
示波器	MSO 2022b(200MHz 1GS/s)	_	
模拟电路实验箱	TPE-A5H		
数字万用表	UT51		
函数信号发生器	DG4102		
交流毫伏表	TH1912A		

## 三、实验内容及数据处理

- 1. 负反馈放大器开环和闭环放大倍数的测试
- (1) 开环电路
- ① 按图接线,反馈信号(R<sub>F</sub>与C<sub>F</sub>)先不接入。
- ② 按表1要求进行测量并填表。
- ③ 根据实测值计算开环放大倍数和输出电阻ro。

- (2) 闭环电路
- ① 接入反馈信号(R<sub>F</sub>与C<sub>F</sub>)。
- ② 按表1要求测量并填表。
- ③ 根据实测值计算闭环放大倍数和输出电阻ro。

表1	开环和	闭环放	大倍数	(
1V.I	フレベビリト	1 K11 JL L WY	ハロ奴	くろびけ

	$R_{L}\left( \Omega \right)$	V <sub>i</sub> (mV)	$V_{0}\left( mV\right)$	$A_{v}\left(A_{vf} ight)$	r <sub>0</sub>
TT. ‡77	$\infty$	1	1035.6	1035.6	2762.00
开环	1K5	1	364.4	364.4	2762.89
ोस <b>र</b> ग	$\infty$	1	30.5	30.5	77.50
闭环	1K5	1	29.0	29.0	77.59

### 表1 开环和闭环放大倍数(仿真)

	$R_{L}\left( \Omega \right)$	V <sub>i</sub> (mV)	$V_0 (mV)$	$A_{v}\left(A_{vf}\right)$	r <sub>0</sub>
开环	8	1	1040.10	1040.10	2362.04
المراز المراز	1K5	1	403.97	403.97	2302.04
CH LT	8	1	29.10	29.10	(2.20
闭环	1K5	1	27.94	27.94	62.28

计算输出电阻的过程为

开环输出电阻

$$r_o = \left(\frac{1035.6}{364.4} - 1\right) \times 1500 = 2762.89 \,\Omega$$

闭环输出电阻

$$r_o = \left(\frac{30.5}{29.0} - 1\right) \times 1500 = 77.59 \,\Omega$$

放大倍数(理论值)

$$A_{uf} = \frac{R_e + R_f}{R_f} = \frac{3000 + 100}{3000} = 31$$

- ① 在实验中我们发现,不接负载电路的放大倍数比接入负载电路的放大倍数更大,符合理论预期;且开环的放大倍数比闭环的放大倍数多得多,印证了实验原理中提到的: 串联电压负反馈电路以牺牲一定的放大倍数为代价提高了电路的稳定性。
- ② 从输出电阻来看,开环的输出电阻比闭环的输出电阻大得多,因而**闭环情况下的电路带负载能力更强**。在一定电压下,如果电路的输出电流越大,带载能力就越强,同时这要求放大电路的输出电阻较小,而闭环放大电路可以很好地降低输出电阻。

- ③ 根据深度负反馈的近似,本实验中满足深度负反馈条件(1+AF)>>1,因此可以利用深度负反馈下的近似式 $A_v \approx \frac{1}{F}$ ,得到 $A_{uf} = \frac{R_e + R_f}{R_f}$ ,从而得到理论放大倍数为31,实验中测得不含负载的闭环放大倍数为30.5,相对偏差为1.6%,仿真结果与实验相对偏差平均为4.90%,可以认为本实验中测得的数据可靠。
- ④ 关于开环放大电路放大倍数的估计值,我们将在后面的探究部分给出。 **仿真截图:**

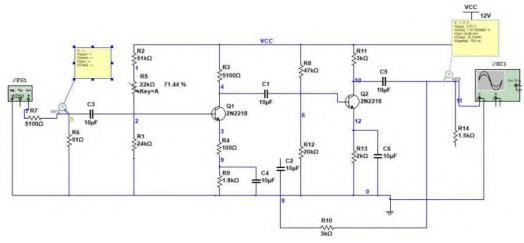


图2 放大电路图(仿真)

### 仿真思路:

在仿真电路中利用接线方式改变电路开环闭环和接入负载与否的状态,用电压探针测量Vi和Vo,进而计算出开环与闭环放大倍数和输出电阻。

### 2. 负反馈对失真的改善作用

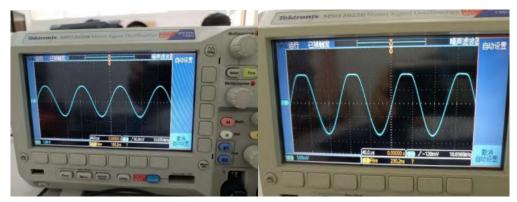
- (1) 将图1电路开环,逐步加大Vi的幅度,使输出信号出现失真(注意不要过分失真)记录输入、输出信号的幅值。
- (2) 将电路闭环,观察输出情况,并适当增加Vi幅度,使输出幅度接近开环时失真波形幅度,记录输人、输出信号的幅值。

	$V_{i}$ (mV)	$V_0$ (mV)	
开环	2.97	953.5	
闭环	40.58	953.6	

表2 负反馈对失真的改善作用(实测) (加负载)

表2 负反馈对失真的改善作用(仿真)(加负载)

	V <sub>i</sub> (mV)	$V_0$ (mV)
开环	3.46	1179
闭环	56.8	1172



a.未失真

b.失真

图3 未失真与失真波形对比(实验)

## 仿真截图:

未失真情况:

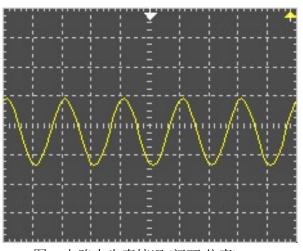


图4 电路未失真情况(闭环,仿真)

## 失真情况:

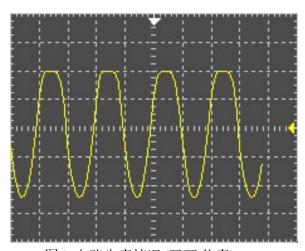


图5 电路失真情况(开环,仿真)

**仿真思路**:在开环电路下调节信号输出幅度直至从示波器波形观察到失真,记录电压后将电路改为闭环电路,调输入电压至输出电压和开环电路有着相同的幅度,此时电路未失真。

- ① 当开环电路发生失真情况时,将闭环电路的输出电压调节至和开环电路 同样的幅度,闭环电路未发生失真,但输入电压大大高于开环电路,这 再次印证了实验原理中提到的: 串联电压负反馈电路以牺牲一定的放大 倍数为代价提高了电路的稳定性。
- ② 在本实验中,我们选择了加入负载的电路进行实验,这是由于开环电路的电压的放大倍数过大,而输入电压有上限限制,因此不加负载的闭环电路在输入电压限制的前提下无法达到相同的幅度。

我们更换另一种实验思路进行实验:

- (1) 将图1电路开环,逐步加大Vi的幅度,使输出信号出现失真记录输入、输出信号的幅值。
- (2) 将电路闭环,观察输出情况,并适当增加Vi幅度,使**信号失真幅度**接近 开环时失真波形幅度,记录输入、输出信号的幅值。

表3 负反馈对失真的改善作用(实测) (加负载)

	V <sub>i</sub> (mV)	V <sub>0</sub> (mV)
开环	2.97	953.5
闭环	24.6	783.9

表3 负反馈对失真的改善作用(实测) (不加负载)

	V <sub>i</sub> (mV)	V <sub>0</sub> (mV)
开环	2.31	2244.7
闭环	49.38	1429.6

表3 负反馈对失真的改善作用(仿真)(不加负载)

	V <sub>i</sub> (mV)	V <sub>0</sub> (mV)
开环	2.83	2640
闭环	56.6	1590

使用该实验方案进行实验,我们发现不论是加负载还是不加负载的情况,闭 环电路发生失真情况时的输入电压都要远小于开环电路时发生失真情况的输入 电压,而此时闭环电路的输出电压却也低于开环电路的输出电压,因此我们成功 验证了: 串联电压负反馈电路以牺牲一定的放大倍数为代价提高了电路的稳定 性。然而由于每个人对失真观察的定义不同,因此利用该方法测量有一定的主观 性。

(3) 若 $R_F = 3K\Omega$ 不变,但反馈信号( $R_F$ 与 $C_F$ )接入1V1的基极,会出现什么情况?实验验证之。

	电压U/mV	频率f/HZ	
输入信号	20.89	33.03	
输出信号	1111.9	33.08	

表4 信号接入基极的测量(实验)(不加负载)

表4 信号接入基极的测量(仿真)(不加负载)

	电压U/mV	频率f/HZ
反馈信号	2897.2	16.1
输入信号	42.96	16.1
输出信号	2956.4	16.1

当反馈信号接入基极的时候,电路由负反馈电路变为了正反馈电路,正反馈电路是将输出信号的一部分或全部回输到输入端且使输入信号不断增大的电路。正反馈放大电路一般用于振荡电路中,用于产生自激振荡等效果。在本实验中,将电路改为正反馈接法,导致信号失真不断被放大,最终产生了和多谐振荡器相似的波形。

多谐振荡器是利用深度正反馈,通过阻容耦合使两个电子器件交替导通与截止,从而自激产生方波输出的振荡器。其输入波形如下:

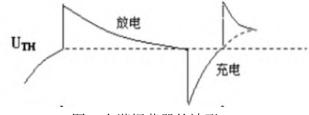
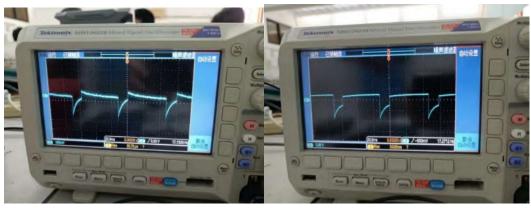


图6 多谐振荡器的波形

而实验中我们得到该输入波形的原因是由于反馈回路中有电容的存在,因此和多谐振荡器的原理类似,该电路有两个暂稳态,第一个是电容充电状态,当电容充电完毕后,电路进入电容放电的第二个暂稳态,因此输入信号出现了周期性的上升和下降,且上升段出现尖峰。



a.输入信号

b.输出信号

图7 输入信号和输出信号波形(实验)

## 仿真截图:

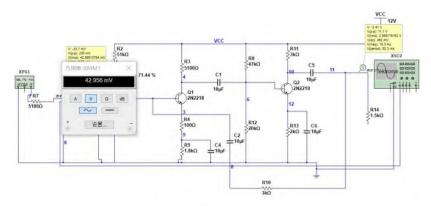


图8 仿真电路图

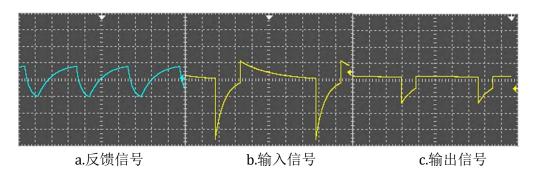


图9 反馈、输入和输出信号波形(仿真)

## 仿真思路:

在仿真电路中利用改变接线方式的方法将反馈信号接入基极,利用示波器探 究反馈信号,输入信号和输出信号的波形,并用电压探针探测三个信号的电压值 和频率。

通过仿真,我们可以测得反馈信号的波形,其和用施密特触发器构成的多谐振荡器的输入波形十分接近。

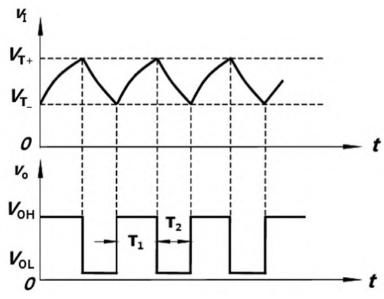


图10 施密特触发器构成的多谐振荡器的输入波形

### (4) 总结反馈对失真改善的特点。

- 1. 负反馈能够有效地抑制信号的失真,电路引入负反馈后,发生失真的最大幅值约为原来的20倍,但放大倍数约降低为原来的14倍(加入负载时),因此负反馈电路可以**以牺牲部分放大倍数为代价提高放大电路的稳定性。负反馈程度越深,放大倍数下降越多。**
- 2. 负反馈对失真的改善除了可以体现在保证不失真的前提下输入电压的最大幅值增大以外,对电路参数的微小变化和噪音的影响也有显著的抑制。
- 3. 负反馈同时提高了静态工作点和放大倍数的稳定性。对比上一节中的差 动放大电路,本次实验中我们无需频繁地调节静态工作点也可以获得十分稳定的 波形。

### 3. 测放大器频率特性

- (1) 将图1电路先开环,选择Vi适当幅度(频率为10KHz),使输出信号在示波器上有满幅正弦波显示。
- (2) 保持输入信号幅度不变逐步增加频率,直到波形减小为原来的70%,此时信号频率即为放大器f<sub>H</sub>。
  - (3) 条件同上, 但逐渐减小频率, 测得fL。
  - (4) 将电路闭环, 重复1-3步骤, 并将结果填入表3。

表5 通频带的测量(实测)(不加负载)

74- 1- 1- 1- 1- 1- 1- 1- 1- 1- 1- 1- 1- 1-						
	f <sub>H</sub> (KHz)	f <sub>L</sub> (Hz)				
开环	92	430				
闭环	2520	180				

	大い 位次中間の重く入め	(242/42)
	f <sub>H</sub> (KHz)	f <sub>L</sub> (Hz)
开环	250	445
闭环	3580	190

表5 通频带的测量(实测)(加负载)

表5 通频带的测量(	(仿真)(	加负载)
------------	-------	------

	f <sub>H</sub> (KHz)	$f_L$ (Hz)
开环	225	625
闭环	8510	165

## 仿真截图:

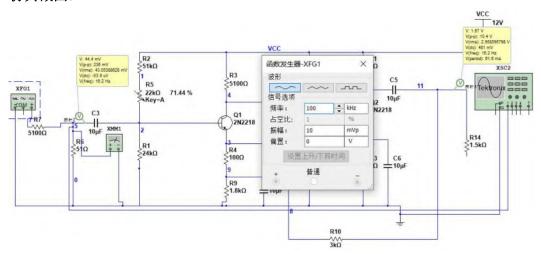


图11 仿真电路图

**仿真思路**:通过调节函数发生器的输入信号频率,利用电压探针探测输入输出信号的幅值,改变输入信号频率时保持Vi为1mV不变,测量当Vo变为原来的70%时的对应频率的上界和下界,即为通频带的宽度。

由于放大电路中电容、电感等元件的存在,导致电路阻抗和频率有关,在输入信号频率较低或较高时,放大倍数的数值会下降并产生相移。随着频率的升高或降低,放大倍数将随之而下降,当放大倍数下降到中频放大倍数 $A_{um}$ 的70.7%时,相应的频率分别为上限频率 $f_H$ 和下限频率 $f_L$ ,在上限和下限频率之间,称为通频带。在通频带内,可以认为放大电路能够正常工作。

另外,即使放大器在中频区可以正常工作,但是在高频区和低频区中,放大器会存在一个附加相移,在两级放大电路中,最大相移可以达到±180°,因此可能存在某一频率使附加相移达到180°,此时负反馈放大电路将变为正反馈放大电路,可能会导致自激振荡的情况出现。

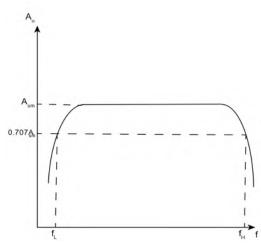


图 12 放大器的幅频特性

### 四、探究1: 开环放大倍数的估计值

在本次实验中,我们同样测量了两个三极管的静态工作点,因此我们可以利用三极管的静态工作点计算出三极管的放大倍数,进而得到估计的开环放大倍数。

	$1V1(I_c = 1.67mA)$						1V2( <i>I<sub>c</sub></i>	= 1.30m	ıA)		
$V_c/V$	$V_b/V$	$V_e/V$	$R_b$	$I_b/\mu A$	$eta_1$	$V_c/V$	$V_b/V$	$V_e/V$	$R_b$	$I_b/\mu A$	$eta_2$
			$/K\Omega$						$/K\Omega$		
3.60	3.99	3.30	219	101	49.54	8.22	3.35	2.68	47	169	58.99

对 1V1:

$$I_b = \frac{12 - 3.99}{219} - \frac{3.99}{24} = 0.130 \text{ mA}$$
$$\beta_1 = \frac{1.67}{0.130} = 12.84$$

对 1V2:

$$I_b = \frac{12 - 3.35}{47} - \frac{3.35}{20} = 0.0165 \, mA$$
$$\beta_2 = \frac{1.30}{0.0165} = 78.79$$

因此开环放大倍数为:

$$A_v = \beta_1 \cdot \beta_2 = 1011.66$$

与实验得到的开环放大倍数相对误差为2.3%.

### 五、探究2: 幅频特性曲线的测量

在本次实验中,我们利用交流毫伏表测量输出电压Vo的幅值,在不断升高或降低的输入信号的频率时,利用手机同时拍摄输入信号的频率和交流毫伏表的幅值的变化,最终我们可以在视频中读取数据以绘制放大电路的幅频特性曲线。



图 13 视频记录输出电压随输入信号频率的变化

我们将频率取对数后作图,可以得到和图 12 相似的幅频特性曲线,在输入频率为 800Hz-1MHz 时,Vo 几乎不随输入频率变化而变化,我们认为放大器在这个范围内有较好的工作性能。

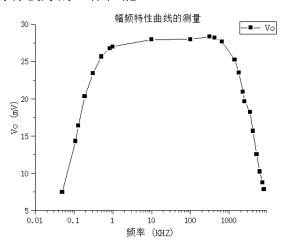


图 14 幅频特性曲线的测量实验结果

然而和图12相比,测得的放大器的幅频特性曲线出现了轻微的不对称情况,因此我们在测量Vo的同时也测量了Vi的变化。我们发现在输入信号频率超过1.2MHz时,Vi的幅值发生了急剧地衰减(如图15所示),此时即使增大信号发生器的输入电压,即使输入电压到达信号发生器的输出上限时,我们也无法维持Vi=1mV,这导致了我们的测量曲线的右半部分存在着一定的偏差。初步推测Vi幅值急剧衰减原因有三:

- 1. 输入阻抗随频率改变,然而这无法解释Vi为何突然发生急剧衰减,且当输入信号频率低至50Hz时,Vi也未发生显著衰减。
- 2. 信号发生器的性能有限,高频时输入电压不稳定,然而通过检查信号发生器的性能参数,我们发现信号发生器可以正常输出1MHz以上的信号,

同理交流毫伏表也不存在该问题。

3. 在高频时,导线存在较大的电感,因此导致输入阻抗急剧增加,导致Vi 急剧下降。

根据以上的分析,我们推测是由于导线的电感导致在高频段我们无法对 Vi进行准确的控制,因此在以后的实验中,应尽可能的使用短电线且安排合 理的连线方式以减少导线的电感。

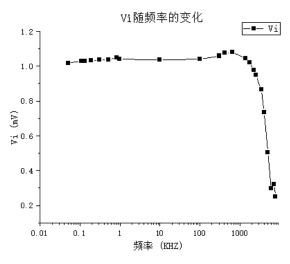


图 15 输入电压 Vi 随频率的变化

### 六、实验结论

- (1)在本次实验中,我们对负反馈电路的开环和闭环放大倍数进行了测量, 其中开环放大倍数约为闭环放大倍数的30倍,开环放大倍数与估计值的相对偏差 为2.3%,闭环放大倍数与估计值的相对偏差为1.6%,实验结果可靠。
- (2)我们对负反馈电路的输出电阻进行了测量,开环电路的输出电阻是闭环电路的35.8倍,开环的输出电阻比闭环的输出电阻大得多,因而闭环情况下的电路带负载能力更强。
- (3)我们探究了负反馈对失真的改善作用,发现输出电压相同时,负反馈可以明显的降低电路的非线性失真,因此我们得到结论:串联电压负反馈电路以牺牲一定的放大倍数为代价提高了电路的稳定性。
- (4)我们将负反馈电路改为正反馈电路接法,此时电路的非线性失真被放大,输入输出波形均出现严重失真。我们将失真波形和多谐振荡器的波形进行对比,发现两者波形形状十分相似。
- (5)我们测量了放大器的通频带,我们发现闭环电路的通频带显著宽于开环电路的通频带,因此负反馈电路还可以起到拓宽频带的作用。我们在实验中通过视频记录的方式成功测量了放大器的幅频特性曲线,推测由于导线电感的干扰,测量结果存在一定误差。

## 参考文献

- [1] 电子技术基础实验[M]. 2022.
- [2] 姜桥,邢彦辰,曲伟,王振力,郭宏,姜波. 电子技术基础[M].人民邮电出版社:, 201309.285.

## 附录: 幅频特性曲线测量原始数据

频率(KHZ)	V <sub>i</sub> (mV)	V <sub>0</sub> (mV)
0.05	7.475	1.0186
0.11	14.33	1.0279
0.13	16.396	1.0296
0.19	20.322	1.0318
0.31	23.405	1.0355
0.51	25.657	1.0377
0.84	26.782	1.0479
0.98	27.001	1.0393
10	27.944	1.0366
100	27.98	1.0395
310	28.329	1.0583
420	28.165	1.0751
640	27.689	1.0797
1370	25.235	1.045
1750	23.514	1.0212
2250	20.913	0.9776
2480	19.652	0.949
3430	18.211	0.864
4030	15.688	0.7344
5030	12.565	0.5049
6022	10.255	0.2979
7180	8.747	0.3207
7820	7.864	0.2522

## 《电子技术实验》课程实验报告

学院: 物理学院 专业: 物理学类 年级: 20级

实验人姓名 (学号): 罗俊平 (19319086)

2022年 3 月 25 日

## 实验四 比例求和、微积分电路, RC 正弦振荡器

报告摘要:本实验对电压跟随器、反相比例放大器、同相比例放大器、反相求和放大电路、双端输入求和放大电路进行测量,在合适的输入幅值范围内,输出电压与理论估计值的相对误差为1%左右,电路能够很好地实现预设功能。本实验对积分微分电路的输出波形进行测量,其信号频率、波形及相位差均符合预期,在引入了旁路电阻或输入电阻后,积分微分电路均能正常工作。本实验对 RC 正弦振荡器进行测量,其临界电阻、输出频率放大倍数的相对误差均为 2%左右,误差主要来源于电路参数实际值和标称值的差异。

关键词: 比例求和电路;微积分电路;RC 正弦振荡器;Multisim 软件

### 一、实验目的

- 1. 学会用集成运算放大器组成比例、求和、积分、微分电路的特点及性能。
- 2. 学会上述电路的测试和分析方法。
- 3. 掌握RC正弦波振荡器的电路构成及工作原理,熟悉正弦波振荡器的调整、测试方法。
  - 4. 观察RC参数对振荡频率的影响, 学习振荡频率的测定方法。

### 二、实验原理

#### 1. 比例求和、微积分电路

线性集成电路(简称线性组件)实际上就是一个具有高放大倍数的直流放大器,在它外部接上深度电压负反馈电路之后,便构成了运算放大器,运算放大器可对电信号进行比例、加法、积分、微分等数学运算。

图 1 是反相比例放大器,输出电压与输入电压为比例运算关系。即:

$$\frac{V_0}{V_1} = \frac{-R_f}{R_1}$$

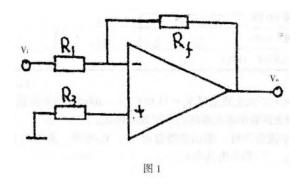
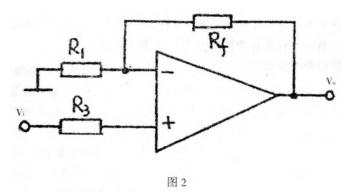


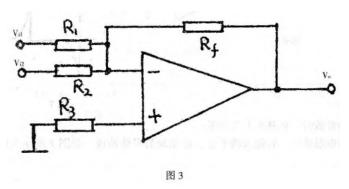
图 2 是同相输入比例放大器,输出电压与输入电压,也构成比例关系。即:



$$\frac{V_0}{V_1} = \frac{R_1 + R_f}{R_1}$$

图 3 是反相加法器电路,输出电压与输入电压的和(或差)成比例,即:

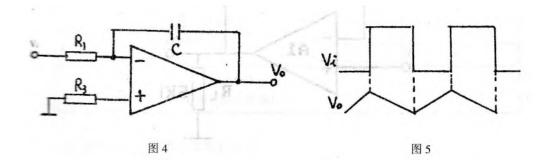
$$V_0 = -\left[\frac{R_f}{R_1}V_{i1} + \frac{R_f}{R_2}V_{i2}\right]$$



当取 
$$R_1$$
= $R_2$ = $R$  时,则有  $V_0 = -\frac{R_f}{R_1} (V_{i1} + V_{i2})$ 

图 4 是积分运算电路,输出电压是输入电压对时间的积分。即:

$$V_0 = -\frac{1}{R_1 C} \int V_i dt$$

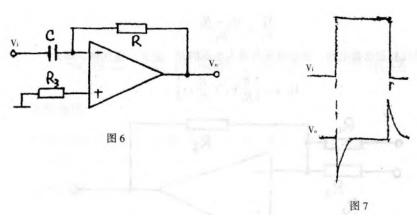


当 V≔E(直流)时,则

$$V_0 = -\frac{E}{R_1 C} \cdot t$$

如果输入  $V_i$  是方波信号,输出便是锯齿波电压,如图 5 所示。图 6 是微分运算电路,输出电压是输入电压的微分。即

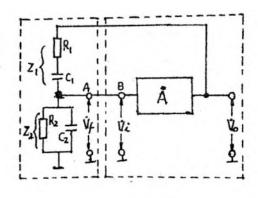
$$V_0 = -RC \frac{dV_i}{dt}$$



当 V<sub>i</sub> 为常数时, V<sub>0</sub>基本上等于零:

当  $V_i$  为矩形波时, $V_0$  便为两个正、负相间的窄脉冲波,如图 7 所示为输入、输出波型。

## 2. RC 正弦振荡器



反馈网络 两级放大器 RC 振荡器原理电路

RC 振荡器的原理电路如上图所示,它由两部分组成,第一部分是两级放大器,输入信号 $V_i$ 通过两级放大后,其输出信号经反馈网络送回到输入端 $V_i$ 由于输入信号每经过一级放大要反相180°,其结果使得输出电压 $\dot{V_0}$ 与输入电压 $\dot{V_i}$ 相同,即两级放大器的相位移为 $\varphi_A=2\pi$ ,构成正反馈。第二部分是由 RC 串并联组成的一个具有选频特性的正反馈网络,其反馈系数为:

$$\dot{F} = \frac{\dot{V}_f}{\dot{V}_0} = \frac{Z_2}{Z_1 + Z_2} = \frac{1}{\left[1 + \frac{R_1}{R_2} + \frac{C_2}{C_1}\right] + j\left[\omega C_2 R_1 - \frac{1}{\omega C_1 R_2}\right]}$$

通常取 $R_1 = R_2 = R$ ;  $C_1 = C_2 = C$ , 则上式可写成:

$$\dot{F} = \frac{1}{3 + j[\omega CR - \frac{1}{\omega CR}]} \tag{1}$$

当在某一个 $\omega_0$ 时满足:

$$\omega_0 RC = \frac{1}{\omega_0 RC}$$

$$F = \frac{1}{3}$$
(2)

则

则此时相移 $\varphi_F = 0$ 。

这个反馈网络直接把放大器的输出和输入端沟通起来,从而保证在某一特定频率上 电路满足自激振荡条件,产生单一频率的正弦波。因此,选频网络就决定了振荡器的频率。

假设放大器输入端的输入信号 $\dot{V}_i$ ,经过放大后输出 $\dot{V}_0 = \dot{A}\dot{V}_i$ ,再经反馈网络反馈回输入端电压为:

$$\dot{V}_f = \dot{F}\dot{V}_0 = \dot{F}\dot{A}\dot{V}_i \tag{3}$$

显然要使电路维持稳定振荡, $\dot{V}_f$  应当等于 $\dot{V}_i$ ,则(3)式中

$$\dot{F}\dot{A} = AFe^{j(qf + qA)} = 1 \tag{4}$$

(4) 式就说明了电路维持稳定振荡的条件有两个: 相位平衡条件:

$$\varphi + \varphi_A = 0 \otimes 2n\pi \tag{5}$$

振荡平衡条件:

$$AF = 1 \tag{6}$$

将(1)式代入振荡条件 $\overrightarrow{AF}$ =1中,则有

$$\frac{A}{3+j[\omega CR - \frac{1}{\omega CR}]} - 1 = 0$$
$$A - 3 - j(\omega CR - \frac{1}{\omega CR}) = 0$$

令其实部为零,则

$$A = 3 \tag{7}$$

令其虚部为零,此时电路谐振 $\omega = \omega_0$ ,其值为:

$$\omega_0^2 = \frac{1}{R_2 C_2}$$

即

$$\omega_0 = \frac{1}{RC}$$

由此得出结论:

- 1. 电路产生的振荡频率为  $f_0 = \frac{1}{2\pi RC}$
- 2. 为了使电路振荡,放大器的放大倍数应大于(或等于)3(即 $A \ge 3$ )。

必须指出,反馈网络接入放大器后,由于反馈网络输入端与放大器的输出阻抗串联,而它的输出端又与放大器的输入阻抗并联,所以放大器的输入、输出阻抗对振荡器频率是有影响的。因此在实用电路中都要采取措施来提高放大器的输入阻抗、降低放大器的输出阻抗,从而减小放大器对振荡频率的影响。例如在图 2 的实验电路中 BG1 的输入端引入了一个附加偏置电阻  $R_B$ ,以提高放大器的输入电阻。同时在放大器的输出端采取了具有低输出电阻的射极跟随器。

根据振荡幅值平衡条件,要使电路维持正常振荡,必须使放大器的放大倍数  $A \geq 3$ ,在振荡的条件下,反馈电路的反馈系数恰好为  $\frac{1}{3}$ 。如果放大倍数刚好 A = 3,会使工作不稳定。当由于任何原因引起放大倍数下降,将造成停振。若 A > 3,则因振荡幅值的增大,将使管子的动态范围延伸到特性曲线的饱和区和截止区,输出波形将产生严重的非线性失真。要改善这一点,在放大器中引进负反馈,也就是在放大器中加接由电阻  $R_f$ 构成的负反馈支路,通过调节  $R_f$ ,改变反馈量的大小,使放大倍数稍大于 3。采用负反馈可以进一步提高放大器的输入电阻,并提高振荡器稳定性和改善输出波形的非线性失真。

## 三、实验内容及数据处理

### 1. 仿真参数和实验仪器型号

Table 3.1: 仿真参数

软件/元件	参数	
Multisim	14.0.593	
数据库版本	14.0.a	
运算放大器	UA741CD	

Table 3.2: 实验仪器型号

	10010 0121 314 <u>m</u> 514 <u>1</u>	
仪器	型号	
示波器	MSO 2022b(200MHz 1GS/s)	
模拟电路实验箱	TPE-A5H	
数字万用表	UT51	
函数信号发生器	DG4102	
交流毫伏表	TH1912A	

## 1. 电压跟随器

实验电路如图 8 所示。

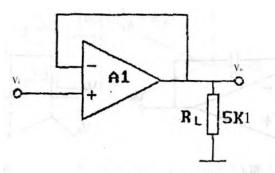


图 8 电压跟随器

按表1内容实验并测量记录。

表1 (实测)

V <sub>i</sub> (V)		-2	-0.5	0	+0.5	1
V <sub>0</sub> (V)	$R_L = \infty$	-2.00	-0.500	0	0.501	0.999
	R <sub>L</sub> =5K1	-2.00	-0.500	0	0.501	1.000

表1 (仿真)

V <sub>i</sub> (V)		-2	-0.5	0	+0.5	1
$V_0(V)$	$R_L = \infty$	-1.99994	-0.499977	11.184 µ V	0.4999995	0.99999
V0 (V)	R <sub>L</sub> =5K1	-1.99994	-0.499977	11.184 µ V	0.4999995	0.99999

### 误差分析:

理论上,电压跟随器的输出电压与输入电压相同,实验中,在测量的精度范围内,所测的输出电压值与输入电压几乎一致,相对误差为 0.1%,接入负载电阻和不接入负载电阻理论上对输出电压不产生影响,实验中我们发现两者的结果几乎完全一致。

### 仿真截图:

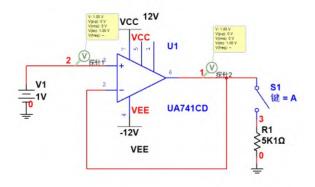


图9 电压跟随器仿真电路截图

**仿真思路:** 利用稳压电源输入信号,利用电压探针探测输出信号,此处最好不采用 万用表进行仿真,由于万用表在仿真系统中设置有一定内阻的下限值,会影响电路的对 称性导致输出电压不严格跟随。而在实际电路中,基于同样的原因,实验中测量电压跟 随器的输出时,我们无法得到理论上的电压完全相等的结果。



图10 仿真系统中的万用表设置界面

### 2. 反相比例放大器

实验电路如图 11 所示。

(1) 按表 2 内容实验并测量记录。

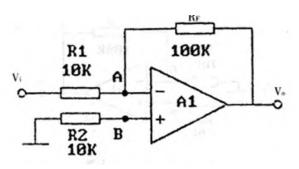


图11 反相比例放大器

### 表 2 (实测)

直流输入电压 U <sub>1</sub> (mV)		30	100	300	1000	3000
输出	理论估算(mV)	-300	-1000	-3000	-10000	-30000
电	实测值 (mV)	-300	-1004	-3020	-9860	-9920
压 U <sub>0</sub>	误差 (%)	0	0.40%	0.67%	1.4%	66.9%

### 表 2 (仿真)

直流输入电压 U1(mV)		30	100	300	1000	3000
输出	理论估算(mV)	-300	-1000	-3000	-10000	-30000
电	实测值 (mV)	-300.66	-1001	-3001	-9937	-10005
压 U <sub>0</sub>	误差(%)	0.22%	0.10%	0.03%	0.63%	66.65%

## 理论估算:

由理想运放的特性,由"虚短"和"虚断"有:

$$V_A = V_B$$
$$i_+ = i_- = 0$$

正相输入端接地, $V_B=0$ ,则

$$V_A = V_B = 0$$

由节点电压法有

$$\frac{V_i - V_A}{R_1} - i_- = \frac{V_A - V_o}{R_F}$$

联立上下两式并代入电阻值有

$$\frac{V_i}{10} = \frac{-V_o}{100}$$

$$V_0 = -10V_i$$

因此理论估算得到的放大倍数为-10.

## 误差分析:

在输入电压小于等于 1V 时,实验值与理论值符合较好,与理论值的相对误差不超过 2%,相对误差随着电压增大而略微增大。而当输入电压为3V时,相对误差为 66.9%,严重脱离理论值。比较输入电压为1V以及3V的实验,两者的输出电压大小都在10V附近,说明10V左右已经接近该放大电路的饱和区,当输入电压幅值继续增大时,输出电压也

### 不会再随之变化。

导致输出电压饱和的原因有很多,一般而言,当电路的输出接近电源电压时,输出电压不会再随之增加,且由于运算放大器基础元件的饱和电压、输出电路的电流限流等因素,输出的电压一定小于电源电压;当电路的放大倍数很小时,输入电压超过运算放大器的最高输入电压极限时,运算放大器可能被击穿,输出也不再增加。

在仿真电路中,我们**将Vcc和Vee改为正负20V,此时最大输出电压变为18.005V**,印证了我们的第一个猜想。当**Vcc和Vee为正负35V时,此时该运放可以正常放大输入电压为3V的输入信号**,输出电压为29.9991V.

## 仿真截图:

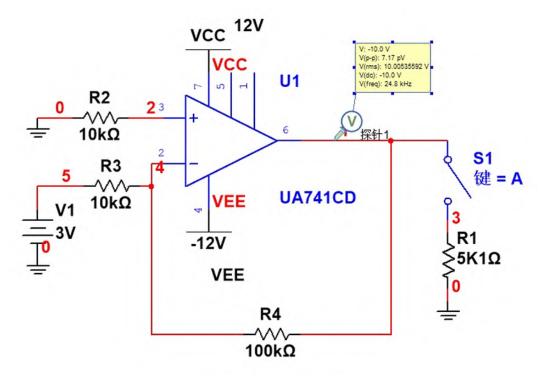


图13 反相比例放大器仿真电路截图

**仿真思路:** 利用稳压电源输入信号,利用电压探针探测输出信号,此处电压与理论值不严格相等,这是由于**仿真计算的舍入误差**,以及**仿真器件的内部参数**决定的(非理想器件)。

### (2) 按表 3 内容实验并测量记录

	2 7 7 7 7 7 7 7 7 7 7 7 7 7 7 7 7 7 7 7				
	测试条件	理论估算值		实测值	
		初态/mV	末态/mV	初态/mV	末态/V
$U_0$		0	-8000	0.003	-8.00V
$U_{AB}$	R <sub>L</sub> 开路,直流输入信号	0	0	0	0
U <sub>A</sub>	U <sub>1</sub> 由0变为800mV	0	0	0	0
$U_{\rm B}$		0	0	0	0
$U_{0L}$	U <sub>1</sub> =800mV R <sub>L</sub> 由开路变为 5K1	-8000	-8000	0	-7.99V

表3 (实测)

	测试条件	理论估算值		实测值	
	奶瓜东口	初态	末态	初态	末态
$U_0$		0	-8000mV	-671.9μV	-8V
$U_{AB}$	R <sub>L</sub> 开路,直流输入信号	0	0	-11.2μV	-48.0μV
$U_A$	U <sub>1</sub> 由0变为800mV	0	0	-797.4μV	-797.0μV
U <sub>B</sub>		0	0	-786.2μV	-749.0μV
$U_{0L}$	U <sub>1</sub> =800mV R <sub>L</sub> 由开路变为 5K1	-8000mV	-8000mV	-8V	-8V

表3 (仿真)

## 理论估算:

理论得到理想运放的输出电压和输入电压的关系为

$$V_0 = -10V_i$$

当输入电压的幅值为 0 时,理论上电路的输出电压幅值也为 0;当输入电压的幅值为 800~mV时,理论上输出电压的幅值为-8000~mV, $\Delta U_o$ 理论值为-8000~mV。

由理想运算放大器的"虚短"和"虚断"条件有

$$U_A = U_B = 0$$

理想运放恒满足该条件,理论估计  $\Delta U_{AB}$ 、  $\Delta U_{A}$ 、  $\Delta U_{B}$ 的值都为 0。 理论估计中是否接入 $R_{L}$ 对输出电压的幅值没有影响,因此  $U_{OL}$ 为-8000mV。

### 误差分析:

实验中,理论估算值与实际测量值非常接近,但仍有一定的误差。产生误差的原因可能为:

- (1) 理论值的计算是基于理想运算放大器的基础上得到的,而实际的运算放大器与理想 运放有一定差别,因此误差主要来源于理想运放与实际运放的差异。
- (2) 由于测量的精度的限制,万用表最小电压挡位为200 mV,该挡位最小分度值为 0.1 mV,无法分辨更小的电压变化,因此这也是测量误差的主要来源之一。

### 仿真截图:

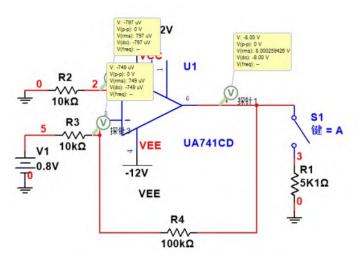


图14 反相比例放大器仿真电路截图

仿真思路: 利用稳压电源输入信号,利用电压探针探测各点的输出信号。

## 3. 同相比例放大器

电路如图 15 所示。

(1) 按表 4 和表 5 实验测量并记录。

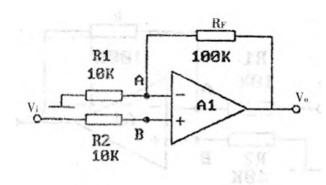


图15 同相比例放大器

表 4 (实测)

直	流输入电压 U <sub>l</sub> (mV)	30	100	300	1000
输出	理论估算(mV)	330	1100	3300	11000
电	实测值(mV)	332	1102	3290	11020
压 U <sub>0</sub>	误差 (%)	0.61%	0.18%	0.30%	0.18%

表4 (仿真)

直	流输入电压 U <sub>1</sub> (mV)	30	100	300	1000
输出	理论估算(mV)	330	1100	3300	11000
电	实测值(mV)	329.31	1099	3299	10001
压 U <sub>0</sub>	误差 (%)	0.21%	0.09%	0.03%	9.08%

### 理论估算:

由理想运放的两个特性,即"虚短"和"虚断"有:

$$V_A = V_B$$
$$i_+ = i_- = 0$$

而由于正相输入端接输入电压,故 $V_B = V_i$ ,则

$$V_A = V_B = V_i$$

又由节点电压法有

$$\frac{0-V_A}{R_1}-i_-=\frac{V_A-V_o}{R_F}$$

联立上下两式并代入电阻值有

$$\frac{-V_i}{10} = \frac{V_i - V_o}{100}$$

$$V_o = 11V_i$$

因此理论估算得到的放大倍数为11.

## 误差分析:

此处由于没有要求测量输入电压为 3000mV 的情况,因此运算放大器均能对输入电压进行正常放大,相对误差不超过 1%。而在仿真中,当输入电压为 1000mV 时,电压放大出现了饱和情况,这是由于仿真运算放大器参数与实验中所选择的运算放大器不同而产生的。

### 仿真截图:

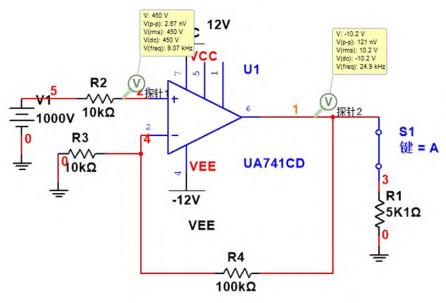


图16 同相比例放大器仿真电路截图

仿真思路: 利用稳压电源输入信号,利用电压探针探测各点的输出信号。

	测试条件	理论估算值		实测值	
	W1 10/2011	初态/mV	末态/mV	初态/mV	末态/V
$U_0$		0	8800	0	8.80
$U_{AB}$	RL开路,直流输入信号	0	0	0	0
$U_A$	U <sub>1</sub> 由 0 变为 800mV	0	800	0.003	0.80
$U_{B}$		0	800	0.003	0.80
$\mathrm{U}_{0\mathrm{L}}$	U <sub>1</sub> =800mV R <sub>L</sub> 由开路变为 5K1	8800	8800	0	8.80

表5 (实测)

表5 (仿真)

	   测试条件	理论估算值		实测值	
	0.4 % (2411)	初态/mV	末态/mV	初态	末态
$U_0$		0	8800	-672.06μV	8.799V
$U_{AB}$	R <sub>L</sub> 开路,直流输入信号	0	0	-11.20μV	44.122μV
U <sub>A</sub>	U <sub>1</sub> 由 0 变为 800mV	0	800	-797.37μV	799.19mV
$U_{B}$		0	800	-786.16μV	799.15mV
$U_{0L}$	U <sub>1</sub> =800mV R <sub>L</sub> 由开路变为 5K1	8800	8800	8.799V	8.799V

### 理论估算:

理论上理想运放的输出电压和输入电压的关系为

$$V_o = 11V_i$$

当输入电压的幅值为 0 时,理论上电路的输出电压幅值也为 0;当输入电压的幅值为 800~mV时,理论上输出电压的幅值为8800~mV,故两者之差 $\Delta U_o$ 理论上应为8800~mV。

由理想运算放大器的"虚短"和"虚断"条件有

$$U_A = U_B = 0$$

不管是在输入电幅值为 0 的情况下还是在输入电压幅值为800~mV的情况下,理想运放的都满足这两个条件,因此理论上  $\Delta U_{AB}$ 、  $\Delta U_{A}$ 、  $\Delta U_{B}$ 的值都为 0。

理论上是否接入 $R_L$ 对输出电压的幅值没有影响,因此  $U_{OL}$ 为 8800mV。

### 误差分析:

实验中,理论估算值与实际测量值非常接近,但仍有一定的误差。产生误差的原因可能为:

- 1.理论值的计算是基于理想运算放大器的基础上得到的,而实际的运算放大器与理想运放有一定差别,因此误差主要来源于理想运放与实际运放的差异。
- 2.由于测量的精度的限制,万用表最小电压挡位为200 mV,该挡位最小分度值为0.1 mV, 无法分辨更小的电压变化,因此这也是测量误差的主要来源之一。

## 仿真截图:

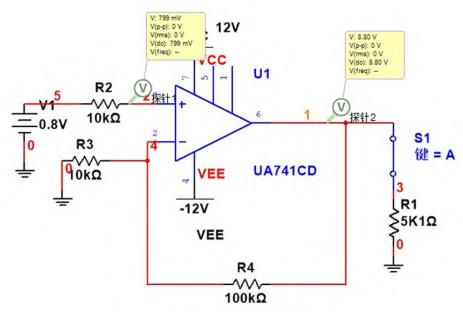


图17 同相比例放大器仿真电路截图

**仿真思路:** 利用稳压电源输入信号,利用电压探针探测各点的输出信号。

### 4. 反相求和放大电路

实验电路如图 18 所示。

按表6内容进行实验测量,并与预习计算比较。

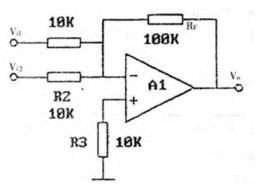


图18 反相比例放大器

表 6 (实测)

V <sub>i1</sub> (V)	0.3	-0.3
$V_{i2}(V)$	0.2	0.2
V <sub>0</sub> (V)	-5.00	0.975

### 表 6 (仿真)

V <sub>i1</sub> (V)	0.3	-0.3
$V_{i2}(V)$	0.2	0.2
V <sub>0</sub> (V)	-5.008	0.991

## 理论估计:

由理想运放的两个特性,即"虚短"和"虚断"有:

$$V_A = V_B$$
$$i_+ = i_- = 0$$

而由于反相输入端接地,故 $V_B = 0$ ,则

$$V_A = V_B = 0$$

又由节点电压法有

$$\frac{V_{i1} - V_A}{R_1} + \frac{V_{i2} - V_A}{R_2} - i_- = \frac{V_A - V_o}{R_F}$$

联立上下两式并代入电阻值有

$$V_o = -10(V_{i1} + V_{i2})$$

当 $V_{i1} = 0.3 V$ , $V_{i2} = 0.2 V$ 时,

$$V_o = -10(0.3 + 0.2) = -5 V$$

与实测值的相对误差为

$$\Delta V_o = \left| \frac{-5.00 - (-5)}{-5} \right| = 0\%$$

当 $V_{i1} = -0.3 V$ , $V_{i2} = 0.2 V$ 时,

$$V_o = -10(-0.3 + 0.2) = 1 V$$

与实测值的相对误差为

$$\Delta V_o = \left| \frac{0.975 - 1}{1} \right| = 2.5\%$$

## 误差分析:

此处误差来源和前文一致,主要来源于电路参数的非理想性带来的系统误差和 万用表测量精度带来的测量误差。在仿真中我们可以看到第一组实验的输出电压并非严 格的等于-5.00V,此处由于电压表的测量精度限制导致了我们看不到实际的测量误差。

## 仿真截图:

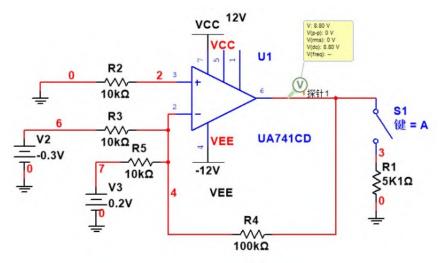


图19 反相求和放大器仿真电路截图

仿真思路: 利用稳压电源输入信号,利用电压探针探测各点的输出信号。

## 5. 双端输入求和放大电路

实验电路为图 20 所示。

按表7要求实验并测量记录。

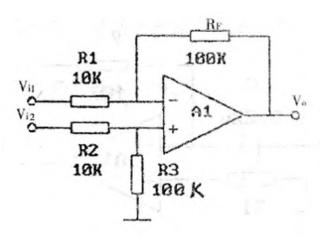


图20 双端输入求和放大电路

表7 (实测)

V <sub>il</sub> (V)	1	2	0.2
$V_{i2}(V)$	0.5	1.8	-0.2
V <sub>0</sub> (V)	-5.05	-1.98	-4.09

<del>-</del>	/ M. — \
表 7	(仿真)
AX 1	

V <sub>il</sub> (V)	1	2	0.2
$V_{i2}(V)$	0.5	1.8	-0.2
V <sub>0</sub> (V)	-5.00	-2.00	-4.00

### 理论估计:

由理想运放的两个特性,即"虚短"和"虚断"有:

$$V_A = V_B$$
$$i_+ = i_- = 0$$

对于反相输入端,有

$$V_B = \frac{R_3}{R_2 + R_2} V_{i2}$$

故

$$V_A = V_B = \frac{R_3}{R_2 + R_3} V_{i2}$$

又由节点电压法有

$$\frac{V_{i1} - V_A}{R_1} = \frac{V_A - V_O}{R_F}$$

联立上下两式并代入电阻值有

$$\frac{V_{i1} - \frac{10V_{i2}}{11}}{10} = \frac{\frac{10V_{i2}}{11} - V_o}{100}$$

$$V_o = -10(V_{i1} - V_{i2})$$

当 $V_{i1} = 1 V$ , $V_{i2} = 0.5 V$ 时,

$$V_o = -10(1 - 0.5) = -5 V$$

与实测值相对误差为

$$\Delta V_o = \left| \frac{-5.05 - (-5)}{-5} \right| = 1.0\%$$

当 $V_{i1} = 2V$ , $V_{i2} = 1.8V$ 时,

$$V_o = -10(2 - 1.8) = -2 V$$

与实测值相对误差为

$$\Delta V_o = \left| \frac{-1.98 - (-2)}{-2} \right| = 1.0\%$$

当 $V_{i1} = 0.2 V$ , $V_{i2} = -0.2 V$ 时,

$$V_o = -10[0.2 - (-0.2)] = -4 V$$

与实测值相对误差为

$$\Delta V_o = \left| \frac{-4.09 - (-4)}{-4} \right| = 2.25\%$$

### 误差分析:

此处误差来源和前文一致,主要来源于电路参数的非理想性带来的系统误差和 万用表测量精度带来的测量误差。

## 仿真截图:

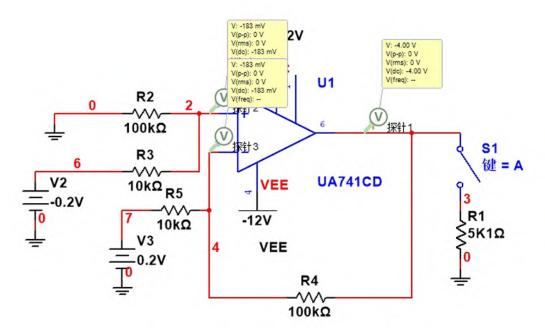


图21 双端输入求和放大器仿真电路截图

仿真思路: 利用稳压电源输入信号,利用电压探针探测各点的输出信号。

## 6. 积分电路

实验电路如图 22 所示。

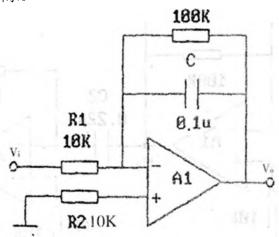


图22 积分电路

(1) 图 13 中积分电容为  $0.1\mu F$ , $V_i$  分别输入 200Hz 幅值为 2V 的方波信号,观察  $V_i$  和  $V_0$  大小及相位关系,并记录波形。

	ない (人) 心川 (内) 心川 (内) 心川 (内) 心川 (内) 心川 (内) 心川 (内)											
电路连接	信号	频率	电压不	相位差								
	输入信号/Hz	输出信号/Hz	输入电压/V	输出电压/V	0							
有 Rf	200.0	200.0	1.9957	1.1910	-90°							
无 Rf	200.0	200.0	1.9963	1.1748	-90°							

表 8 积分电路的测量(实验)

**结果分析:**输出电压的波形为三角波,波形其刚好为输入电压的波形方波的积分,该波形验证了积分电路的积分运算作用。其中输入信号和输出信号的相位差为-90°,从方波上升沿开始,方波为高电平,积分电路的电容开始充电,输出电压持续减小;到达方波的下降沿时,积分电路的电容开始放电,输出电压持续增大。假定方波的上升沿为相位参考点,下降沿处相位为 180°,而在高电平的中点处,输出的三角波信号到达零点,因此输出信号三角波的相位滞后输入信号方波 90°。

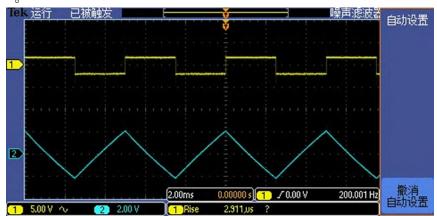


图23 积分电路输入和输出波形(实验,接入Rf)

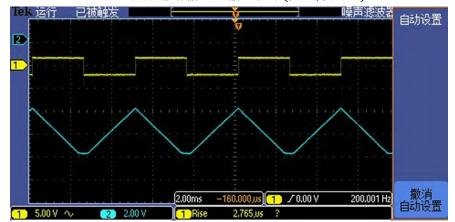


图24 积分电路输入和输出波形(实验,未接入Rf)

### 思考题: 反馈电阻 R 的作用是什么?如何影响电路的"积分"功能?

我们对比接入反馈电阻 R 和不接入反馈电阻 R 时的波形发现,接入 Rf 时输出的三角波波形不出现非线性失真的现象,而未接入 Rf 时输出的三角波波形发生了非线性失真(输出电压的底部出现削波失真)。

输出电压的底部出现削波失真为饱和失真现象,造成饱和失真的原因是实际的积分电路由于运算放大器的非理想性会存在偏置电压,尽管偏置电压很低,也会对电容充电过程产生影响,通电时间过长时电容将达到饱和状态,此时会产生饱和失真现象。

并联电阻的目的就是为了使给电容提供放电回路,避免电路发生饱和失真现象。虽然并联电阻后的积分电路已经不是理想的积分电路,但是只要回路的RC时间常数远小于输入信号的周期,此时可以将电路近似视为理想积分电路。

# 仿真截图:

表 8 积分电路的测量(仿真)

电路连接	信号	频率	电压存	<b></b>	相位差
	输入信号/Hz	输出信号/Hz	输入电压/V	输出电压/V	0
有 Rf	200.0	200.0	2.00	1.48	-90°
无 Rf	200.0	200.0	2.00	7.18	-90°

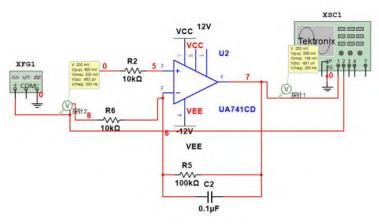


图25 积分电路仿真电路图

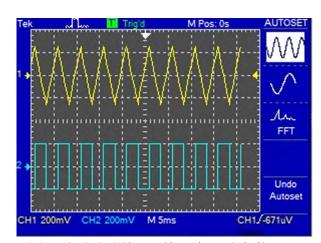


图26 积分电路输入和输出波形(仿真,接入Rf)

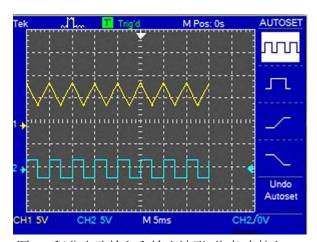


图27 积分电路输入和输出波形(仿真,未接入Rf)

**仿真思路:** 利用信号发生器输入方波信号,利用电压探针探测各点的输出信号,利用示波器观察输出信号的波形。

仿真结果分析:我们发现,由于仿真电路较为理想,因此是否接入Rf我们都未观察到信号失真现象。值得注意的是,仿真中我们发现未接入Rf时的放大倍数为接入Rf时的放大倍数的三倍,这符合我们在上一个实验中观察到的负反馈以牺牲放大倍数为代价提高电路稳定性的规律。而实验中我们未观察到这一现象是由于此时输出信号已经发生饱和失真,电路不在线性放大区工作,自然也无法观察到这一规律。

### 7. 微分电路

实验电路如图 28 所示。

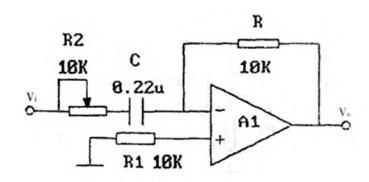


图28 微分电路

(1) 输入方波,f=200Hz, $V=\pm 2V$ ,用示波器观察  $V_i$ 和  $V_0$ 波形并记录。

R/k Ω	信号	频率	电压有效值			
10 K	输入信号/Hz	输出信号/Hz	输入电压/V	输出电压/V		
1.60	200.0	200.0 200.0		0.4384		
4.66	200.0	200.0	2.1659	3.1820		
9.05	200.0	200.3	2.1600	1.9860		

表 9 微分电路的测量(实验)

#### 结果分析:

在微分电路中,输出信号为一个迅速衰减的脉冲信号,由于阶跃函数的微分为冲激函数(德塔函数),因此通过该波形我们发现微分电路当输入信号为方波(阶跃函数)对应的输出信号为脉冲信号(冲激函数),此过程验证了微分电路的微分作用。

但值得注意的是,由于实际电路的非理想性,因此输出电压的脉冲信号有一定展宽, 并非理想的德塔函数。

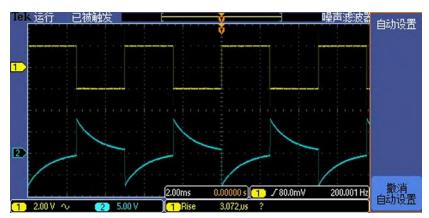


图 29 微分电路输入和输出波形(R2=4.66k $\Omega$ )

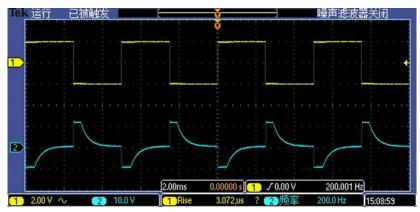


图 30 微分电路输入和输出波形(R2=1.60k $\Omega$ )

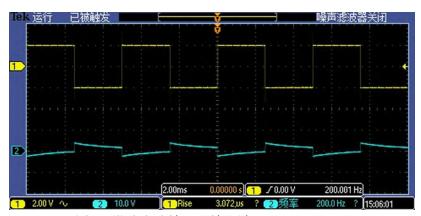


图 31 微分电路输入和输出波形(R2=9.05kΩ)

### 思考题: 电路的"微分"功能是如何实现的? 与串联电阻 R2 变化有何关系?

微分电路的特点是功能是能够反映输入信号的跳变成分,把输入信号中突变部分筛选出来。这一功能是利用 RC 电路放大变化量,降低恒定量的特点实现的,具体过程如下:

当  $t=t_1$ 时,方波信号进入上升沿,由于电容 C 两端的电压不能突变,在 $t_1$ 时,电容 C 两端的电压为零,电阻分得全部电压。

随后电容开始充电过程,电容 C 两端的电压以指数形式上升,而电阻 R 两端的电压以指数形式下降。因此输出电压将很快下降到零,下降时间取决于 RC 电路的时间常数  $\tau$  ,因此输入信号将形成一个正向脉冲,如 32(c)所示。

当  $t=t_1$ 时,方波信号进入下降沿,由于电容 C 两端的电压不能突变,在 $t_1$ 时,电容 C 两端的分得全部电压,电阻分压为零,此时电容将进入放电状态。由于放电电流方向与充电电流方向相反,所以输出电压为-U.

随后电容开始放电过程,电容 C 两端的电压以指数形式下降,而电阻 R 两端的电压以指数形式上升。因此输出电压将很快上升到零,上升时间取决于 RC 电路的时间常数  $\tau$  ,因此输入信号将形成一个负向脉冲,如 32 (c) 所示。

当第二个上升沿信号达到时,电路将重复上述过程,因此每输入一个矩形信号,微分电路会输出一对正向脉冲和负向脉冲。

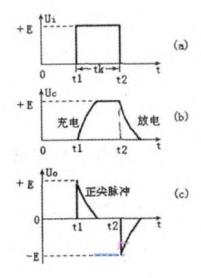


图 32 微分电路的工作原理

基于运算放大器的基本微分电路有两个缺点,一个是由于输入端仅有一个电容,因此其在高频段的增益过大,导致其在高频下输出信号不稳定,另一个是电容输入端非常容易受到随机噪声信号的影响,因此我们在输入端添加了一个输入电阻 R2,以牺牲增益为代价以实现了提高微分电路的稳定性的功能。

为了降低电路的在高频段的增益我们引入了输入电阻 R2,当输入电阻过大时,电路增益过小,出现如图 31 的脉冲信号不明显的现象,当输入电阻过小时,电路增益过大,电路出现了如图 30 的脉冲信号存在较大的非线性失真的现象。然而 R2 的引入改变了电路的 Rc 常数,因此 R2 越大,脉冲信号的展宽越大,输出信号与理想的冲激函数差别越大。

### 仿真截图:

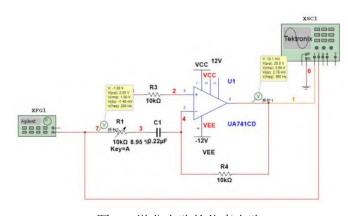


图 33 微分电路的仿真电路

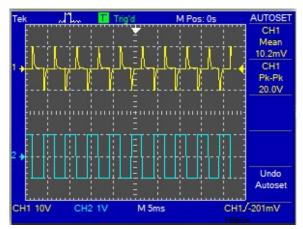


图 34 微分电路输入和输出波形(仿真,R2=0.895kΩ)

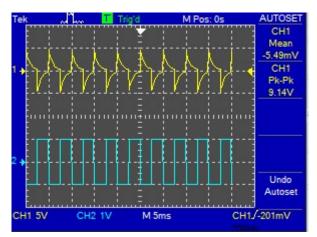


图 35 微分电路输入和输出波形(仿真,R2=3.75kΩ)

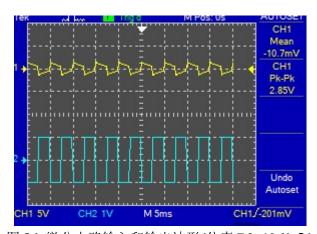


图 36 微分电路输入和输出波形(仿真,R2=10.0kΩ)

**仿真思路:** 利用信号发生器输入方波信号,利用电压探针探测各点的输出信号,利用示波器观察输出信号的波形。

**仿真结果分析:** 我们发现,由于仿真电路较为理想,因此在R2较小时,我们能够看到展宽很小的脉冲信号,和理论符合较好,且电路不出现明显的失真情况;而R2较大时,

虽然电路放大增益变得很小,但也能从波形图中分辨出电容的充放电过程,在实验中则 无法观察到这一点。

R2/kΩ	信号	频率	电压存	<b></b>
1(2/ K	输入信号/Hz	输出信号/Hz	输入电压/V	输出电压/V
1.60	200.0	200.0	1.00	3.93
4.66	200.0	200.0 200.0		3.33
10.0	200.0	200.0	1.00	0.95

表 9 微分电路的测量(仿真)

有意思的地方在于,理论而言,R2 越大,电压放大倍数越小,而实验中我们 R2=1.60k Ω的实验组却出现了电压放大倍数严重偏小的现象,这是由于此时电路已经发生了非线性失真,此时理论估计值不再适用于该失真的放大电路。

### 8. 积分一微分电路

实验电路如图 37 所示

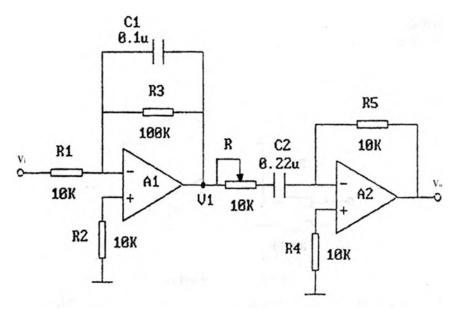


图 37 积分-微分电路

(1) 在  $V_i$  输入 f=200Hz,  $V=\pm 2V$  的方波信号,用示波器观察  $V_i$  和  $V_0$  的波形并记录。

表 10 积分-微分电路的测量(实验)

R/kΩ	信号	频率	电压有效值				
	输入信号/Hz	输出信号/Hz	输入电压/V	输出电压/V			
0.0156	200.0	382.1	1.00	2.24			
0.450	200.0	200.0	1.00	2.04			
1.231	200.0	200.0	1.00	1.86			
2.46	200.0	200.2	1.00	1.58			
4.76	200.0	200.5	1.00	1.15			
9.0	200.0	200.3	1.00	0.705			
1.045	500.0	500.3	1.00	1.92			

24

# 实验结果与分析:

我们将改变滑动变阻器 R 阻值得到的输入输出波形展示如下:

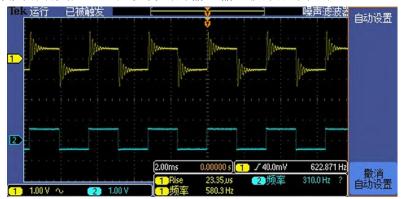


图 38 积分-微分电路输入和输出波形( $\mathbf{R}$ =0.0156 $\mathbf{k}$  $\Omega$ )

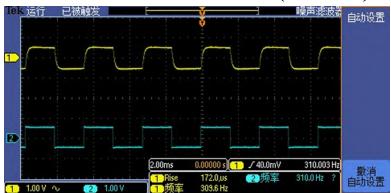


图 39 积分-微分电路输入和输出波形( $\mathbf{R}=0.450\mathbf{k}\Omega$ )

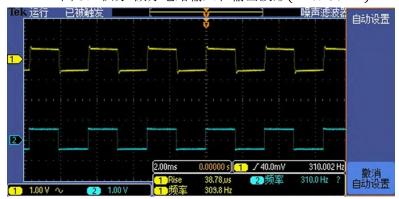


图40 积分-微分电路输入和输出波形(R=1.231kΩ)

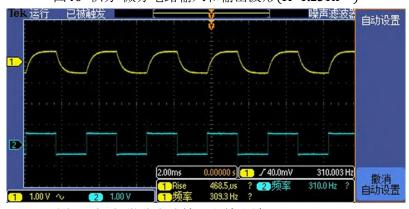


图41 积分-微分电路输入和输出波形(R=2.46kΩ)

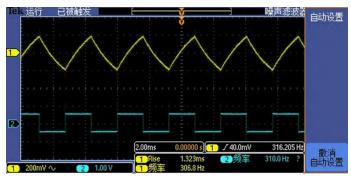


图 42 积分-微分电路输入和输出波形(R=4.76kΩ)

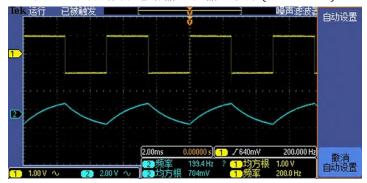


图 43 积分-微分电路输入和输出波形(R=9.05kΩ)

当滑动变阻器的阻值 R 为合适的值时,输出电压的波形十分接近方波。从理论上来说,同一个输入信号经过积分操作再进行微分操作后应还原为原来的输入信号,因此准方波的输出波形验证了积分-微分级联电路的作用。另外我们发现,输入信号的频率对输出电压波形也有影响,这和电容对不同频率信号的响应作用不同有关,在  $R=1k\Omega$  左右时,在 200~Hz 的输入信号下的输出信号更接近方波。

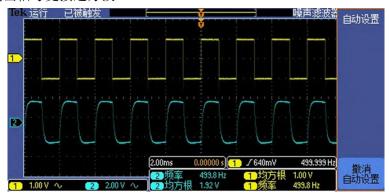


图 44 积分-微分电路输入和输出波形(输入信号 f=500Hz)

思考题: 从电路的"积分"和"微分"功能出发, 串联电阻 R2 的值不会影响输出电路。通过实验观察 R 的阻值对波形有何影响,并尝试定性分析其中的原因。

串联电阻 R2 对输出波形的影响如图 38-图 42 所示,为了降低电路的在高频段的增益我们引入了输入电阻 R2,我们从实验数据中可以发现,当 R2 值越大,电压放大倍数越小,因此以**牺牲增益为代价以实现了提高微分电路的稳定性的功能**。

当输入电阻过小时,电路对输入信号的高频增益的抑制性不好,电路出现了如图 38 所示的在快速剧烈振荡后最终衰减到低频信号的输出波形,当输入电阻过大时,由于 R2 的引入改变了电路的 Rc 常数,因此 R2 越大,微分电路与理想微分电路差别越大。

# 仿真截图:

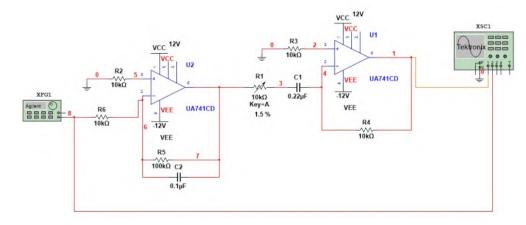


图 45 积分-微分电路仿真电路图

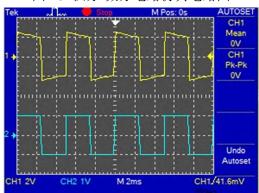


图 46 积分-微分电路仿真结果(R=0.15kΩ)

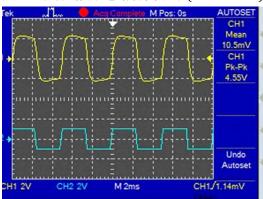


图 47 积分-微分电路仿真结果(R=0.975k $\Omega$ )

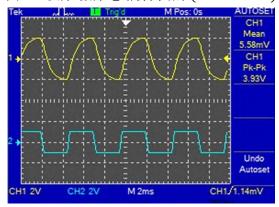


图 48 积分-微分电路仿真结果(R=3.035kΩ)

**仿真思路:** 利用信号发生器输入方波信号,利用电压探针探测各点的输出信号,利用示波器观察输出信号的波形。

**仿真结果分析:**由于仿真模型中外界噪声干扰较少,运算放大器性能更为理想,因此我们可以发现输入电阻R2不需要调节到较大阻值时,也可以输出较好的准方波信号。在积分-微分电路中,对输出信号影响较大的主要为微分电路部分,需要利用输入电阻抑制微分电路的高频振荡才能输出较为理想的输出信号。若不引入输入电阻R2,输出信号将快速振荡,我们无法从中获得较多的有效波形信息。

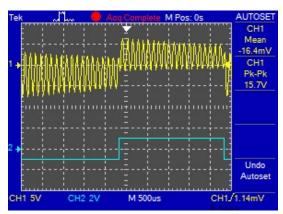


图 49 积分-微分电路仿真结果(不接入 R2)

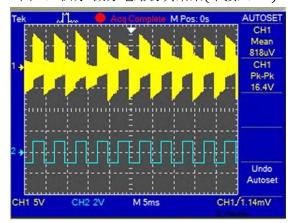


图 50 积分-微分电路仿真结果(不接入 R2)

### 9. 按图 51 接线,用示波器观察输出波形。

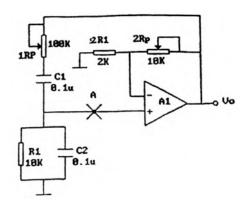


图 51 RC 正弦振荡电路

### 实验结果:

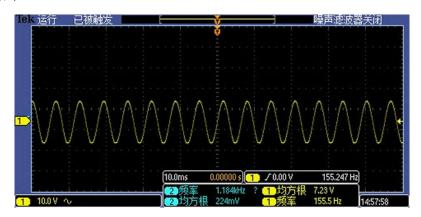


图 52 RC 振荡电路输入和输出波形(1RP=29.8kΩ, 2RP=7.94kΩ)

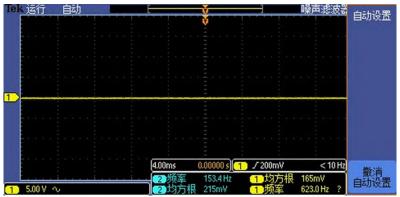


图 53 RC 振荡电路输入和输出波形(1RP=31.2kΩ, 2RP=7.90kΩ)

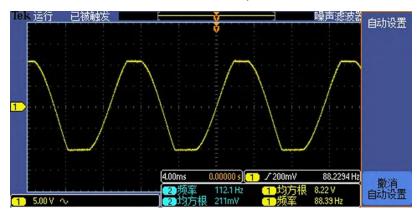


图 54 RC 振荡电路输入和输出波形(略微增大 2RP)

调节 $2R_p$ 为合适的阻值,输出波形为完整的正弦波,频率为155.5Hz,幅值均方根为 $6.84\,V$ 。我们发现波形对 $2R_p$ 的阻值变化十分敏感,当 2RP 由  $7.90k\,\Omega$  变化到  $7.94k\,\Omega$  时,输出电压迅速衰减至 0,此时电路不再起振。

## 理论分析:

本次实验对应起振的临界电阻 $2R_p$ 为:

$$2R_p = (\frac{1R_p}{R1} + \frac{C2}{C1})2R1 = (\frac{29.8}{10} + \frac{0.1}{0.1}) \times 2k\Omega = 7.96k\Omega$$

实际测得的临界电阻为 7.94  $k\Omega$ ,相对误差为 0.25%.

### 思考题:

# (1) 若元件完好,接线正确,电源电压正常,而 $V_0 = 0$ ,原因何在?应怎么办?

由于此时 $2R_p$ 不在振荡稳定点, $2R_p$ 小于临界阻值时输出电压波形不稳定,会迅速衰减至 $V_o=0$ 。此时应该调大 $2R_p$ ,使其大于临界阻值,此时输出电压波形将稳定下来,但实验中我们发现使得波形稳定又保证波形不失真的电阻范围是非常小的,在实际操作中我们使输出波形有一点轻微失真,但此时输出电压波形是十分稳定的。

## (2) 有输出但出现明显失真,应如何解决?

输出信号明显失真的原因是因为 $2R_p$ 过大,将 $2R_p$ 调小可以使失真程度减小,但不应调节 $2R_p$ 低于临界阻值,否则波形将会迅速衰减至零。

### 仿真截图:

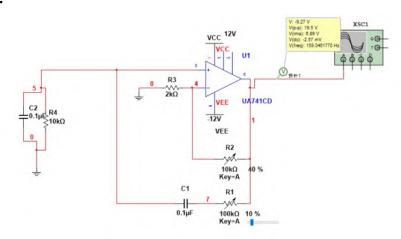


图 55 RC 振荡器仿真电路

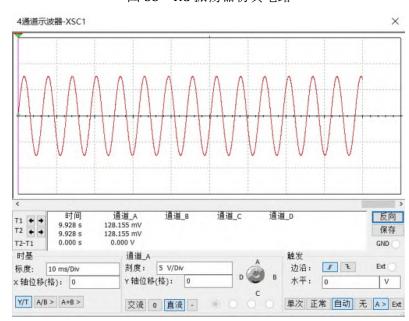


图 56 RC 振荡器仿真输出波形

仿真思路: 利用电压探针探测各点的输出信号,利用示波器观察输出信号的波形。

**仿真结果分析:**由于仿真模型中外界噪声干扰较少,运算放大器性能更为理想,因此我们在仿真中发现在临界点处,对2RP不同方向的调节会得到不一样的实验结果。

若将2RP从小至大调节至临界点,此时输出波形不会起振。

若将2RP从大至小调节至临界点,此时输出波形会维持上一个2RP电阻值对应的波形。

在实验中我们无法观察到这一现象,这是由于临界点实际为一不稳定平衡点,实验中电路存在噪声干扰、温度导致的零点漂移、滑动变阻器机械结构的回弹等诸多因素影响,导致实际电路无法稳定处于临界状态,稍微偏离2RP电路就将迅速起振或迅速衰减,因此实验中不会出现该现象。

### 10. 测上述电路输出频率。

按图 57 接线,用李沙育图形法测出 $V_0$ 的频率 $f_{01}$ 并与计算值比较。

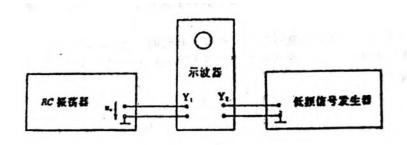


图 57 李沙育图形法测 V<sub>0</sub>的频率

**预实验:** 示波器测得输出正弦波形频率为 155.5Hz,幅值为 7.23V. **实验结果:** 

计算: f<sub>01</sub> = 159.1549Hz

实测: f<sub>01</sub>= 155.3322Hz

仿真: f<sub>01</sub>= 159.0462Hz

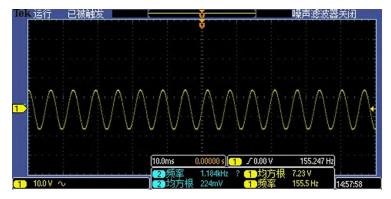


图 58 预实验: 示波器测量输出信号波形与频率



图 58 正式实验: 李沙育图形法测 $V_0$ 的频率

### 实验结果分析:

在预实验中,我们采用示波器自带的频率测量功能测量频率,所测频率为f=155.5~Hz理论估计值为

$$f_0 = \frac{1}{2\pi RC} = \frac{1}{2\pi \times 10 \times 10^3 \times 0.1 \times 10^{-6}} = 159.15 \, Hz$$

相对误差为

$$\Delta f_0 = \left| \frac{155.5 - 159.15}{159.15} \right| = 2.29\%$$

由于示波器测量频率有一定的精度限制,因此我们采用李沙育图形法测 $V_0$ 的频率,在本次实验中,我们调节信号发生器的输出频率为 0.0001Hz,更小精度的调节肉眼已经无法明显分辨出李沙育图形是否发生相移,本实验中使用李沙育图形法测量频率的精度理论上为示波器测量的 1000 倍.

$$\Delta f_0 = \left| \frac{155.3322 - 159.1549}{159.1549} \right| = 2.40\%$$

调节 $1R_p=10K\Omega$ ,然后调节 $2R_p$ 使输出波形稳定并且没有明显的失真,此时使用示波器测量频率,实测值与理论值非常接近,测量值和理论估计值约有 2%的相对误差,存在微小的差异。主要原因如下:

- (1) 实际电路上中元件真实值与标称值有差异,各元件最大允许误差为 5%,因此实验结果与理论值相比会产生一定的偏移。
- (2) 实验中电路存在噪声干扰、温度导致的零点漂移、滑动变阻器机械结构的回弹等诸 多因素影响,实际输出频率并不十分稳定。
- (3) 测量仪器也存在一定的测量误差,且信号发生器输出频率不一定十分稳定。

## 仿真截图:

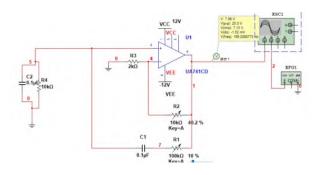


图 59 李沙育图形法测 $V_0$ 的频率仿真电路图

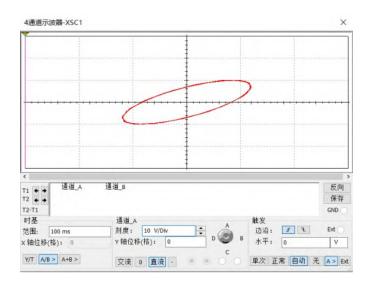


图 60 李沙育图形法测  $V_0$  的频率仿真结果

**仿真思路:** 利用电压探针探测各点的输出信号,利用信号发生器输入示波器,并切换A/B模式,观察输出信号和示波器的输入信号产生的李沙育图形,调整示波器输入信号频率使李沙育图形不发生移动。

**仿真结果分析:** 在仿真中,实际上我们可以用电压探针得到极为精确的输出信号 频率值,但我们也可以使用李沙育图形测量频率,仿真中由于电路元件与标称值高度一致,因此仿真结果和理论估计值极为接近。

$$\Delta f_0 = \left| \frac{159.0462 - 159.1549}{159.1549} \right| = 0.068\%$$

## 11. 改变振荡频率

在实验箱上设法使文氏桥电阻 R=10K+20K。 先将 $1R_p$  调到 30K,然后在 $R_1$  与地端串入一个 20K 电阻即可。

注意: 改变参数前,必须先关断实验箱电源开关,检查无误后再接通电源。测  $f_0$  之前,应适当调节  $2R_p$  使  $V_0$  无明显失真后,再测频率。

**预实验:** 示波器测得输出正弦波形频率为 51.65Hz, 幅值为 6.81V. **正式实验:** 

计算:  $f_0 = 53.0517$ Hz

实测:  $f_0 = 51.6002$ Hz

仿真:  $f_0 = 53.0399$ Hz

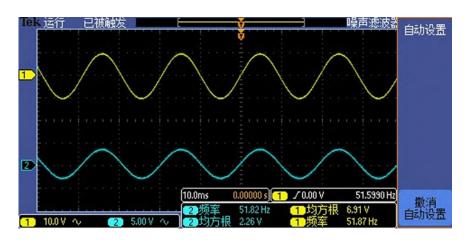


图 61 预实验:示波器测量输出信号波形与频率



图 62 正式实验: 李沙育图形法测 $V_0$ 的频率

### 实验结果分析:

在预实验中,我们采用示波器自带的频率测量功能测量频率,所测频率为f=155.5~Hz理论估计值为,

$$f_0 = \frac{1}{2\pi RC} = \frac{1}{2\pi \times 30 \times 10^3 \times 0.1 \times 10^{-6}} = 51.65Hz$$

相对误差为

$$\Delta f_0 = \left| \frac{51.65 - 53.05}{53.05} \right| = 2.64\%$$

本实验中使用李沙育图形法测量频率为 51.6002Hz, 相对误差为

$$\Delta f_0 = \left| \frac{51.6002 - 53.0517}{53.0517} \right| = 2.74\%$$

使用示波器测量频率,实测值与理论值非常接近,测量值和理论估计值约有 2%的相对误差,存在微小的差异。主要原因同上一实验所述。

### 仿真截图:

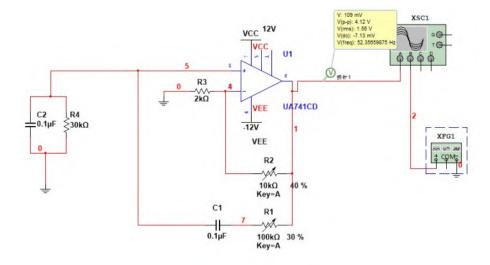


图 63 李沙育图形法测 $V_0$ 的频率仿真电路图(改变频率)

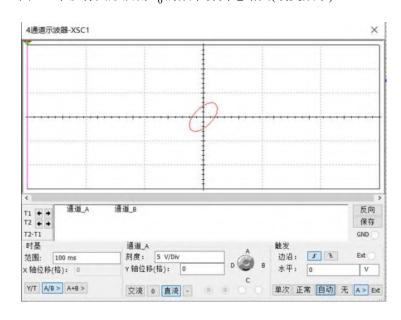


图 64 李沙育图形法测 $V_0$ 的频率仿真结果(改变频率)

**仿真思路:** 利用电压探针探测各点的输出信号,利用信号发生器输入示波器,并切换A/B模式,观察输出信号和示波器的输入信号产生的李沙育图形,调整示波器输入信号频率使李沙育图形不发生移动。我们也可以用电压探针得到极为精确的输出信号频率值。

**仿真结果分析:** 仿真中由于电路元件与标称值高度一致,因此仿真结果和理论估计值极为接近。

$$\Delta f_0 = \left| \frac{53.0399 - 53.0517}{53.0517} \right| = 0.022\%$$

# 12. 测定运算放大器放大电路的闭环电压放大倍数 $A_{uf}$

实验内容 11 的基础上,测出文氏桥电阻为 $1R_p=R_1=30K\Omega$ 时,振荡器的输出电压  $V_0$  值后,关断电源,保持 $2R_p$ 不变,用信号发生器输出一个正弦信号代替选频网络输出信号(注意:频率应保持不变)接至一个 $1K\Omega$ 的电位器上,再从这个 $1K\Omega$ 电位器的滑动接点取 $V_i$ 至运放同相输入端,如图 65 所示。调节 $V_i$  使 $V_0$ 等于原值,测出此时的 $V_i$  值。

实测:  $V_0 = 6.815$ V ,  $V_i = 2.2484$ V

仿真:  $V_0 = 7.230$ V ,  $V_i = 2.4090$ V

则实测:  $A_{uf} = V_0/V_i = 3.0310$  倍

则仿真:  $A_{uf} = V_0/V_i = 3.0012$  倍

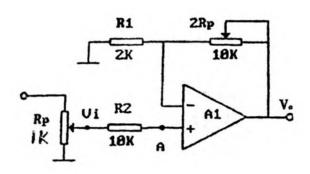


图65 测定运算放大器放大电路的闭环电压放大倍数

在实验中,我们使用交流毫伏表对输入输出电压进行测量,以获得更精确的电压放大倍数。我们也使用将电路断路后用欧姆表对RP2进行测量,实验测得RP2为 $3.98k\Omega$ .



图66 利用交流毫伏表测量输入输出电压

实验中测得放大倍数

$$A_{uf} = \frac{V_o}{V_i} = 3.0310$$

相对误差:

$$\Delta A_{uf} = \left| \frac{3.0310 - 3}{3} \right| = 1.03\%$$

产生误差的主要原因有下:

- (1)实验中为了保持输出信号稳定,我们将电路从临界状态调节至微微失真状态,这样操作实际上加深了电路的负反馈深度,为实验误差的主要来源。
- (2)实际电路上中元件真实值与标称值有差异,各元件最大允许误差为 5%,因此实验结果与理论值相比会产生一定的偏移。
- (3)实验中电路存在噪声干扰、温度导致的零点漂移、滑动变阻器机械结构的回弹等诸 多因素影响,实际输出频率并不十分稳定。
  - (4)测量仪器也存在一定的测量误差,交流毫伏表最后一位示数实际上并不稳定。

### 仿真截图:

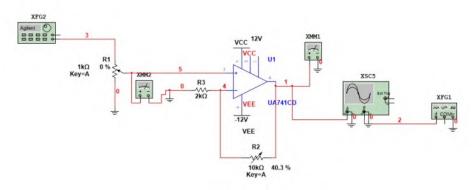


图67 测定运算放大器放大电路的闭环电压放大倍数(仿真电路图)

仿真思路: 利用稳压电源输入信号,利用电压探针探测各点的输入输出信号。

**仿真结果分析:** 仿真中由于电路元件与标称值高度一致,因此仿真结果和理论估计值极为接近。

$$\Delta A_{uf} = \left| \frac{3.0012 - 3}{3} \right| = 0.04\%$$

## 四、实验结论

- ①电压跟随器的反相输入端连接电压输出端,其输出电压与输入电压相同,在实验 仪器测量精度的范围内,几乎没有观察到相对误差。
- ②比例放大器包括同相比例放大器和反相比例放大器,两者的不同点在于输入电压的端口及接地的端口不同。比例放大器即把输入信号按照电路参数(电阻)的配置比例放大输出,其中同相比例放大器将输出与输入电压同相的输出电压,反相比例放大器则输出与输入电压反相的输出电压。在合适的输入电压幅值下,两者输出电压和理论估计值偏差约为1%左右,我们可以通过改变接入运算放大器的电压从而改变比例放大器的饱和电压。
- ③反相求和放大电路和两端输入求和放大电路,前者在反相输入端连接多个输入电压,对其进行求和,反相再放大输出。后者在反向输入端与同相输入端分别连接输入电压,对其进行作差运算,反相再放大输出。实验测量与理论估计值的相对误差为1%左右。

④积分电路的结构在反馈支路中引入了电容,微分电路的结构在输入支路引入了电容,通过理想运放的特性和电容的输入输出特性,实现了电路的积分微分运算。在积分电路中引入并联电阻可以给电容提供放电回路,避免电路发生饱和失真现象;在微分电路中,引入输入电阻 R2 以牺牲增益为代价以实现了提高微分电路的稳定性的功能,但也导致电路和理想微分电路略有偏移。最终我们在合适的输入电阻条件下观察到了积分一微分电路输出的原波形。

⑤RC 振荡器存在起振的临界条件,以电阻为临界状态的判定条件,在临界电阻以下,电路无法正常起振,在临界电阻以上,波形输出发生轻微失真。临界电阻的相对误差为0.25%.

⑥RC 正弦振荡器的振荡频率为:

$$f_0 = \frac{1}{2\pi RC}$$

实验中测得的频率相对误差约为 2.7%,误差主要来源于测量精度的限制、电路元件实际参数与标称值不符(可能存在最大为 5%的相对误差)、电路元件参数随温度等发生变化、滑动变阻器电阻的机械结构存在回弹现象等。

⑦由振幅平衡条件有

$$AF = 1$$

当F大于等于 $^{1}/_{A}$ 时,达到振幅起振的条件。当F很小时,A需要很大才可以达到振幅起振条件,此时很容易失真,当F较大时,A不用取很大的值也很容易可以到达振幅起振条件,此时波形稳定不容易出现明显的失真。实验中测量放大倍数的相对误差为1.03%,除了以上的误差来源,放大倍数的相对误差还来源于实验操作中为了使波形稳定而略微增加反馈深度导致。

课本思考题和课程 PPT 思考题已在各实验部分及实验结论中一一回应,在此不再赘述。

# 五、反思与感想

在本次实验中,除了仪器的测量误差以外,实验的最大误差来源于电路元件实际参数与标称值不完全相符以及电路元件参数随着温度以及机械结构变化等略微改变。在实验中状态不稳定的电路以及处于临界状态的电路中,这些误差将被急剧放大,将会产生波形快速振荡或衰减、产生较大非线性失真等严重影响电路功能的情况。

而在仿真电路中,由于仿真计算较为精确,在不会出现上述现象的同时,还可能会 发生在临界点电路波形出现多值等较为"奇异"的情况。因此设计电路时,尤其对于例 如混沌电路等亚稳态电路时,除了参考仿真结果,还应考虑电路参数变化对电路输出带 来的微小扰动,采用引入一定负反馈等方式以抑制噪音等对电路输出的影响。

#### 六、参考文献

- [1] 电子技术基础实验[M]. 2022.
- [2] 姜桥,邢彦辰,曲伟,王振力,郭宏,姜波. 电子技术基础[M].人民邮电出版社:, 201309.285.
- [3] 王红霞,朱善林.单时间常数 RC 电路仿真分析[J].电子设计工程,2019,27(12).
- [4] 孟令晗.RC 电路工作原理及其典型应用[J].电子技术与软件工程,2017(01):105-106.

# 《电子技术实验》课程实验报告

学院: 物理学院 专业: 物理学类 年级: 20级

实验人姓名 (学号): 罗俊平 (19319086)

2022年 4 月1日

# 实验五 有源滤波器

报告摘要:本实验对低通滤波器、高通滤波器截止频率和带阻滤波器的中心频率和幅频特性曲线进行测量,频率测量结果和理论值的相对偏差分别为:4.47%、2.32%和0.91%;通过仿真模型计算发现仿真结果和实验结果高度一致,与理论预测结果有一定偏差,通过改变放大倍数后的低通滤波器实验发现,实验测量结果和理论值的相对偏差主要来源于实验电路不完全满足深度负反馈条件.实验中使用仿真模型得到滤波器的相频特性曲线,验证了实验中观察到的相位偏移现象。

关键词: 低通滤波器:高通滤波器:带阻滤波器:Multisim 软件

### 一、实验目的

- 1. 熟悉有源滤波器构成及其特性。
- 2. 学会测量有源滤波器幅频特性。

### 二、实验原理

### 2.1 滤波的定义及分类

滤波电路的作用实质是"选频",即允许一部分频率的信号顺利通过,而使另一部分 频率的信号被急剧衰减(即被滤掉)。

根据其工作信号的频率范围,滤波可以分为四个类。低通、高通、带通、带阻滤波器。

#### 2.2 低通滤波器

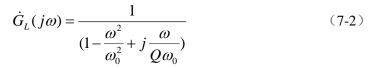
低通滤波器允许在其截止频率以下的频率成分以小的衰减通过,抑制高于截止频率的成分。

最简单的一阶低通滤波器如图 1 所示,其时间常数  $\tau = RC$ ,截止角频率  $\omega_0 = 1/RC$ 。

较常用的有源低通滤波器有单端正反馈型二阶滤波器,如图 2 所示,二阶低通滤波器的传输函数为:

$$\dot{G}_{L}(S) = \frac{\dot{V}_{0}}{\dot{V}_{i}} = \frac{G_{0}\omega_{0}^{2}}{S^{2} + \frac{\omega_{0}}{O}S + \omega_{0}^{2}}$$
(7-1)

其中 $G_0$ 是通常带内的增益,常取 $G_0$ =1,S 为一复数:  $S=j\omega$ , $\omega_0$ 是截止频率,Q 是选择因子,因此式(7-1)可变成



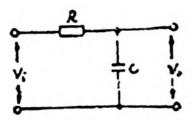


图 1

上式可得幅频特性为

$$\dot{G}_{L} = \left| \dot{G}_{L} \right| = \left| \frac{\dot{V}_{0}}{\dot{V}_{i}} \right| = \frac{1}{\sqrt{\left[1 + \frac{\omega^{2}}{\omega_{0}^{2}}\right]^{2} + \left[\frac{\omega}{Q\omega_{0}}\right]^{2}}}$$
(7-3)

相频特性为

$$\phi(\omega) = -tg^{-1} \left[ \frac{\frac{\omega}{Q\omega_0}}{1 - \left(\frac{\omega}{\omega_0}\right)^2} \right]$$
 (7-4)

 $\stackrel{\omega}{=} \omega = \omega_0$ 

$$G_L(\omega_0) = Q$$
$$\phi(\omega_0) = -\frac{\pi}{2}$$

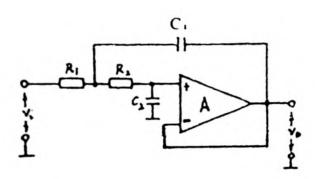


图 2

图 2 电路的  $\omega_0$  和 Q 由下式决定:

$$\begin{cases}
\omega_0 = \frac{1}{\sqrt{R_1 R_2 C_1 C_2}} \\
\frac{1}{Q} = \sqrt{\frac{C_2 R_2}{C_1 R_1}} + \sqrt{\frac{C_2 R_1}{C_1 R_2}}
\end{cases} (7-5)$$

一般其元件的取法是 $R_1 = R_2 = R$ ,  $C_1 \neq C_2$ 。这时

$$\begin{cases} \omega_0 = \frac{1}{R\sqrt{C_1C_2}} \\ \frac{1}{Q} = 2\sqrt{\frac{C_2}{C_1}} \end{cases}$$
 (7-6)

### 2.3 高通滤波器

高通滤波器允许在其截止频率以上的频率成分以小的衰减通过,抑制低于截止频率的成分。有源高通滤波器由无源元件和有源器件组成。它主要是利用级联的简单方法很容易构成高阶滤波器,并且滤波器的体积小、重量轻、不需要磁屏蔽,但在高压、高频、大功率的场合不适用。

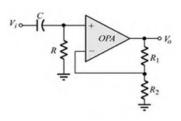


图3:一阶高通滤波器电路

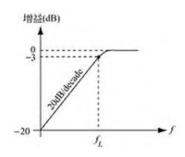


图4:高通滤波器的幅频特性曲线

#### 2.4 带阻滤波器

带阻滤波器能通过大多数频率分量、但将某些范围的频率分量衰减到极低水平的滤波器,与带通滤波器的概念相对。带阻滤波器可以通过高通滤波器和低通滤波器的组合 实现。

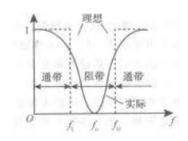


图5:带阻滤波器的幅频特性曲线

### 2.5 带通滤波器

带通滤波器是一种仅允许特定频率通过,同时对其余频率的信号进行有效抑制的电路。在使用过程中,滤波器并不能够将期望频率范围外的所有频率完全衰减掉,因此使用时需同时考虑其中心频率和通带宽度。

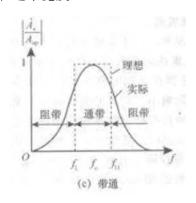


图6:带通滤波器的幅频特性曲线

## 三、实验内容

Table 3.1: 仿真参数

软件/元件	参数	
Multisim	14.0.593	
数据库版本	14.0.a	
运算放大器	UA741CD	

Table 3.2: 实验仪器型号

	100010 0121	
仪器	型号	
示波器	MSO 2022b(200MHz 1GS/s)	
模拟电路实验箱	TPE-A5H	
数字万用表	UT51	
函数信号发生器	DG4102	
交流毫伏表	TH1912A	

# 1. 低通滤波器

实验电路如图 3 所示

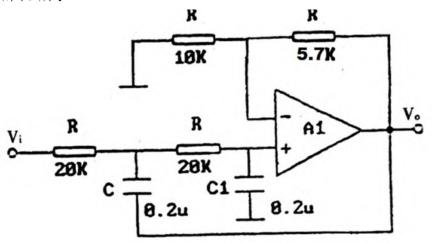


图7:低通滤波器实验电路

按表 1 内容测量并记录。描绘 $V_0$  – f 曲线,求出截止频率  $f_0$ 。

					3	表1 (	实测)	
$V_i(V)$	1	1	1	1	1	1	1	1
C ( T T )								

$V_i(V)$	1	1	1	1	1	1	1	1	1	1	1	1	1
f(Hz)	10	15	20	25	30	34.6	36.3	38.01	41.8	45.2	50	55	60
$V_0(V)$	1.57 06	1.55 4	1.51 16	1.43 64	1.32 63	1.20 07	1.15 39	1.103 7	0.996 0	0.903 1	0.7 845	0.6 758	0. 58
$V_i(V)$	1	1	1	1	1	1	1	1	1	1	1	1	1
f(Hz)	65	70	80	90	100	110	130	150	200	250	300	350	40 0
$V_0(V)$	0.50 83	0.44 41	0.34 827	0.27 828	0.22 711	0.18 827	0.13 533	0.108 0	0.00 5742	0.00 3708	0.0 025	0.0 018	0. 00

为了使曲线平滑,在截止频率附近我们增加测量点:

表1 (实测,增测)

$V_i(V)$	1	1	1	1	1	1	1	1	1	1	1	1	1
f(Hz)	31	32	33	35	37	43	44	47	48	49	39	40	41
$V_0(V)$	1.30 46	1.304 6	1.30 46	1.30 46	1.3 046	1.3 046	1. 30						

# 实测 $V_0 - f$ 曲线:

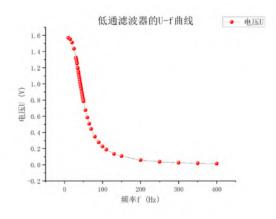


图8:低通滤波器的幅频特性曲线(实验)

实测截止频率  $f_0$ : 38.01Hz

### 理论计算:

由理想运放的两个特性,即"虚短"和"虚断"有:

$$V_{+} = V_{-}$$

$$i_{+} = i_{-} = 0$$

$$V_{-} = \frac{R_{1}}{R_{1} + R_{F}} V_{o}$$

代入电阻的具体值有

$$V_o = \frac{10 + 5.7}{10} V_- = 1.57 V_-$$

而在信号通过时,有

$$V_i \approx V_+ = V_-$$

故输出信号的幅值应为输入信号的幅值的1.57倍左右。

实测放大倍数 Ao=1.5706,对应电阻 Rf 为为  $5.67K\Omega$ .

### 截止频率:

由理论得

$$f_0 = \frac{1}{2\pi R \sqrt{C_1 C_2}}$$

$$= \frac{1}{2\pi \times 20 \times 10^3 \times 0.2 \times 10^{-6}}$$

$$= 39.79 \text{ Hz}$$

相对误差为

$$\Delta f_0 = \left| \frac{39.79 - 38.01}{39.79} \right| = 4.47\%$$

### 误差分析:

实验测得截止频率和存在微小的差异。主要原因如下:

- (1) 实际电路上中元件真实值与标称值有差异,各元件最大允许误差为 5%,因此实验结果与理论值相比会产生一定的偏移。
- (2) 实验中无法严格控制输出幅度为 1V,实际上可以控制电压偏差在 0.001V 内。
- (3) 实验中电路存在噪声干扰、温度导致的零点漂移、滑动变阻器机械结构的回弹等诸 多因素影响,实际电路参数如电阻等并不十分稳定。(实验结束后测得 Rf 电阻变化 了 0.01K Ω)
- (4) 测量仪器也存在一定的测量误差,且信号发生器输出频率和幅值并非完全稳定的。

实验中所测得的数据及作出的曲线很好地体现了低通滤波器**"低频通过,高频截止"**的特性,而实验中我们观察到测量的频率上限再扩大时,在当前实验仪器的测量精度下,其通过的信号幅值为 0。

在实验中,我们也通过示波器观察到输入和输出信号存在一定的相位差,输出信号相位 超前。我们通过仿真电路探究该现象。仿真结果发现,低通滤波器输出信号始终相位超前于 输入信号,且随着输入信号频率增大,相位差逐渐减小。

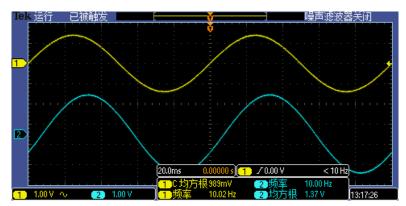


图9:低通滤波器的输入输出波形的相位差(实验)

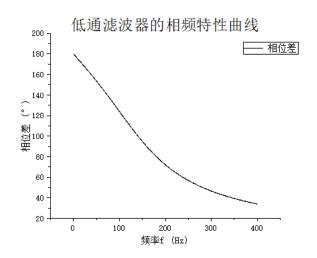


图10:低通滤波器的相频特性曲线(仿真)

$V_i(V)$	1	1	1	1	1	1	1	1	1	1	1	1	1
f(Hz)	10	15	20	25	30	35	38	38.4 5	40	45	50	55	60
$V_0(V)$	1. 565	1. 550	1. 515	1. 450	1. 352	1. 229	1. 148	1. 122	1. 093	0. 957	0. 832	0. 722	0. 627
$V_i(V)$	1	1	1	1	1	1	1	1	1	1	1	1	1
f(Hz)	65	70	80	90	100	110	130	150	200	250	300	350	400
$V_0(V)$	0. 547	0. 480	0. 375	0. 300	0. 245	0. 203	0. 146	0. 110	0. 062	0. 040	0. 028	0. 020	0. 016

表1 (仿真)

# 仿真 $V_0 - f$ 曲线:

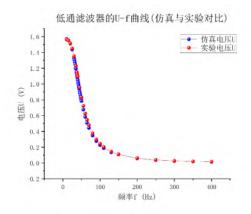


图11:低通滤波器的幅频特性曲线(仿真和实验对比)

**仿真截止频率**  $f_0$ : 38.45Hz

# 仿真截图(截 10Hz、400Hz 以及截止频率 $f_0$ 这 3 种状态):

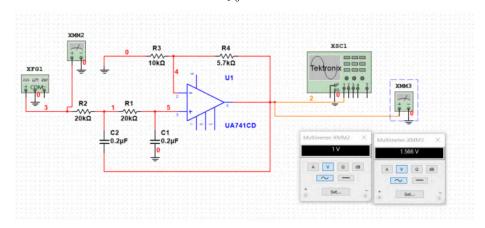


图 12 低通滤波器输入输出电压(10Hz)

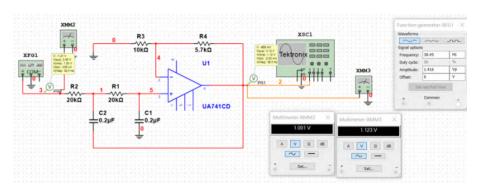


图 13 低通滤波器输入输出电压(截止频率 f<sub>0</sub>=38.45Hz)

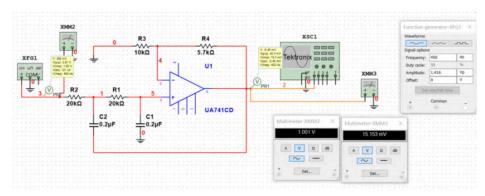


图 14 低通滤波器输入输出电压(400Hz)

**仿真思路:** 利用电压探针测量输入输出电压,利用信号发生器改变输入电压频率,可以使用交流分析功能获得连续的幅频和相频特性曲线。

# 仿真分析:

仿真结果和理论值的相对误差为

$$\Delta f_0 = \left| \frac{39.79 - 38.45}{39.79} \right| = 3.24\%$$

仿真结果和实验值的相对误差为

$$\Delta f_0 = \left| \frac{38.01 - 38.45}{38.45} \right| = 1.14\%$$

可以发现,由于仿真中可以设置元件容差为0,因此仿真中各元件参数严格等于标称值,因此测量的相对误差更小。

## 2. 高通滤波器

实验电路如图 4 所示

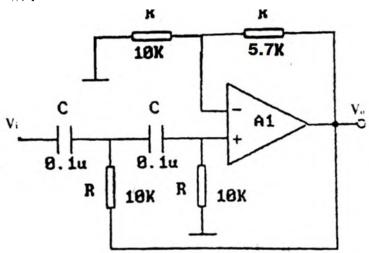


图 15 高通滤波器实验电路

按表 2 内容测量并记录。描绘 $V_0 - f$  曲线,求出截止频率  $f_0$ 。

$V_i(V)$	1	1	1	1	1	1	1	1	1	1	1	1	1
f(Hz)	10	20	30	40	50	60	70	80	90	100	110	120	130
$V_0(V)$	0.0 062	0.0 250	0.0 563	0.0 995	0.1 552	0.2 230	0.3 016	0.3 896	0.4 864	0.5 804	0.6 853	0.7 861	0.8 831
$V_i(V)$	1	1	1	1	1	1	1	1	1	1	1	1	1
f(Hz)	140	145	150	155. 45	160	170	190	200	220	250	300	350	400
$V_0(V)$	0.9 754	1.0 176	1.0 566	1.1	1.1 326	1.1 985	1.3 048	1.3 487	1.4 118	1.4 763	1.5 301	1.5 58	1.5 58

表 2 (实测)

为了使曲线平滑,在截止频率附近我们增加测量点:

 $V_i(V)$ 1 1 1 1 1 1 f(Hz)800 1000 175 180 165 185  $V_0(V)$ 1.5862 1.5878 1.1668 1.2279 1.2557 1.2811

表 2 (实测,增测)

# 实测 $V_0 - f$ 曲线:

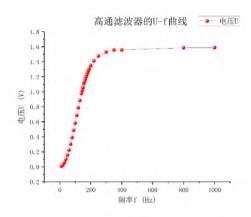


图 16 高通滤波器幅频特性曲线(实验)

**实测截止频率**  $f_0$ : 155.450Hz

## 理论计算:

由理论得

$$f_0 = \frac{1}{2\pi R \sqrt{C_1 C_2}}$$

$$= \frac{1}{2\pi \times 10 \times 10^3 \times 0.1 \times 10^{-6}}$$

$$= 159.15 \, Hz$$

相对误差

$$\Delta f_0 = \left| \frac{155.45 - 159.15}{159.15} \right| = 2.32 \%$$

### 误差分析:

实验测得截止频率和存在微小的差异。主要原因如下:

- (1) 实际电路上中元件真实值与标称值有差异,各元件最大允许误差为 5%,因此实验结果与理论值相比会产生一定的偏移。
- (2) 实验中无法严格控制输出幅度为 1V,实际上可以控制电压偏差在 0.001V 内。
- (3) 实验中电路存在噪声干扰、温度导致的零点漂移、滑动变阻器机械结构的回弹等诸 多因素影响,实际电路参数如电阻等并不十分稳定。
- (4) 测量仪器也存在一定的测量误差,且信号发生器输出频率和幅值并非完全稳定的。 实验所测得的数据及作出的曲线很好地体现了高通滤波器"**高频通过,低频截止**"的特
- 性,而同样将测量的频率下限扩大,其通过的信号幅值可以接近零(实验中所用信号发生器的最小频率为 1Hz)。

$V_i(V)$	1	1	1	1	1	1	1	1	1	1	1	1	1
f(Hz)	10	20	30	40	50	60	70	80	90	100	110	120	130
$V_0(V)$	6. 2	24. 8	55. 7	98. 9	153. 9	220. 3	297. 0	382. 7	475. 3	572. 4	671. 2	768. 9	862. 9
$V_i(V)$	1	1	1	1	1	1	1	1	1	1	1	1	1
f(Hz)	140	150	155.	160	170	180	190	200	220	250	300	350	400
$V_0(V)$	0. 951	1. 032	1. 094	1. 104	1. 168	1. 224	1. 272	1. 314	1. 379	1. 444	1. 503	1. 531	1. 545

表 2 (仿真)

# 仿真 $V_0 - f$ 曲线:

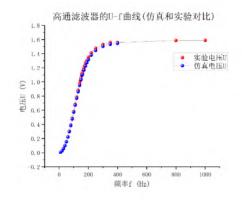


图 17 高通滤波器幅频特性曲线(仿真和实验对比)

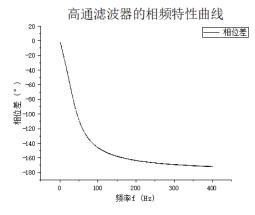


图 18 高通滤波器相频特性曲线(仿真)

# 仿真截止频率 f<sub>0</sub>: 155.45Hz

**仿真思路:** 利用电压探针测量输入输出电压,利用信号发生器改变输入电压频率,可以使用交流分析功能获得连续的幅频和相频特性曲线。

## 仿真分析:

与理论值的相对误差为

$$\Delta f_0 = \left| \frac{155.45 - 159.15}{159.15} \right| = 2.32 \%$$

而仿真和实验得到的截止频率在实验仪器的测量精度范围内没有相对误差。

在实验中,我们也通过示波器观察到输入和输出信号存在一定的相位差,我们通过仿真电路探究该现象。仿真结果发现,高通滤波器输出信号始终相位落后于输入信号,且随着输入信号频率增大,相位差逐渐增大。

# 仿真截图(截 10Hz、400Hz 以及截止频率 $f_0$ 这 3 种状态):

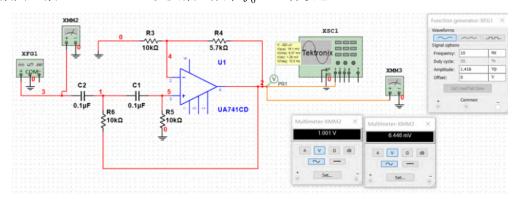


图 19 高通滤波器输入输出电压(10Hz)

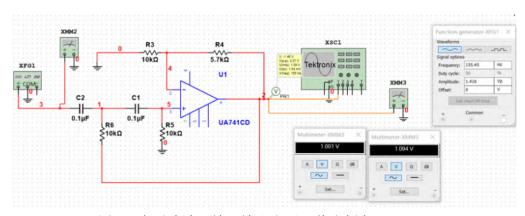


图 20 高通滤波器输入输出电压(截止频率 f<sub>0</sub>=155.45Hz)

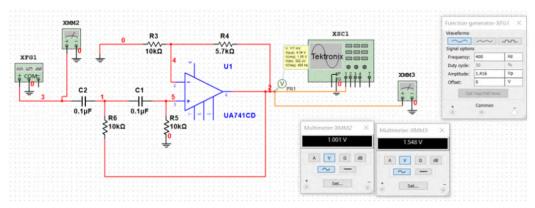


图 21 高通滤波器输入输出电压(400Hz)

## 3. 带阻滤波器

实验电路如图 5 所示

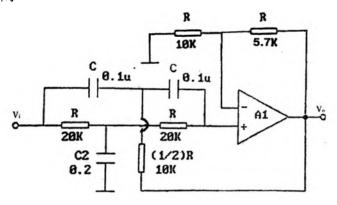


图 22 带阻滤波器的实验电路

(1) 实测电路中心频率。

实测中心频率 f<sub>0</sub>: 78.856Hz

仿真中心频率 f<sub>0</sub>: 79.586Hz

(2) 以实测中心频率为中心,测出电路幅频特性。

表3 (实测)

$V_i(V)$	1	1	1	1	1	1	1	1	1	1	1	1	1
f(Hz)	10	20	30	40	45	50	55	60	65	70	75	77	78.8 56
$V_0(V)$	1. 570	1. 540	1. 458	1. 336	1. 249	1. 138	1. 002	0. 837	0. 641	0. 421	0. 191	0. 100	0. 039
$V_i(V)$	1	1	1	1	1	1	1	1	1	1	1	1	1
f(Hz)	80	82	90	95	100	110	125	150	175	200	250	300	400
$V_0(V)$	0. 060	0. 143	0. 469	0. 640	0. 782	1. 003	1. 206	1. 373	1. 452	1. 495	1. 536	1. 556	1. 572

为了使曲线平滑,在中心频率附近我们增加测量点:

表 3	(实测,	增测)
$\sim$	\ \ \ \ 1837	~H 17/3 /

$V_i(V)$	1	1	1	1	1	1	1	1
f(Hz)	71	73	74	78	84	86	88	87
$V_0(V)$	0.3770	0.2844	0.2377	0.0594	0.2288	0.3128	0.3932	0.5339

### 实测 $V_0 - f$ 曲线:

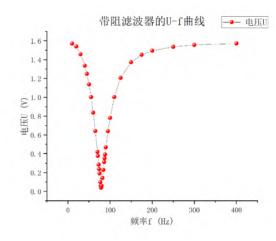


图 23 带阻滤波器幅频特性曲线(实验)

### 理论计算:

中心频率:

$$f_{central} = \frac{1}{2\pi} \sqrt{\frac{1}{RC_2}^2 (\frac{1}{R} + \frac{1}{R})} = \frac{1}{2\pi RC_2} = \frac{1}{2\pi \times 20 \times 10^3 \times 0.2 \times 10^{-6}} = 79.58 \, Hz$$
相对误差为:

$$\Delta f_{central} = \left| \frac{78.856 - 79.58}{79.58} \right| = 0.91 \%$$

## 实验分析:

可以看到,带阻滤波器只有**介于高频与低频中间的一个频率区间信号才被截止**。其可以实现过滤特定频率的噪音信号的功能。而由于采样间隔不同,所以造成了两边幅频特性曲线不对称的情况,而理论上其带阻幅频特性曲线为对称曲线,因此我们将实验和仿真中得到的幅频特性曲线进行对数作图,得到了对称的幅频特性曲线。



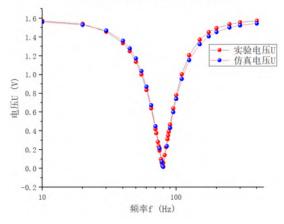


图 24 带阻滤波器幅频特性曲线(对数作图)

	表 3 (仿真)												
$V_i(V)$	1	1	1	1	1	1	1	1	1	1	1	1	1
f(Hz)	10	20	30	40	45	50	55	60	65	70	75	78	79
$V_0(V)$	1. 561	1. 530	1. 469	1. 360	1. 278	1. 172	1. 037	0. 871	0. 673	0. 450	0. 215	0. 073	0. 027
$V_i(V)$	1	1	1	1	1	1	1	1	1	1	1	1	1
f(Hz)	80	85	90	95	100	110	125	150	175	200	250	300	400
$V_0(V)$	0. 019	0. 238	0. 433	0. 601	0. 742	0. 955	1. 155	1. 325	1. 408	1. 454	1. 502	1. 525	1. 545

仿真 $V_0$  – f 曲线:

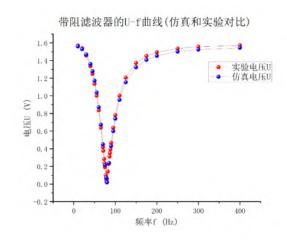


图 25 带阻滤波器幅频特性曲线(仿真和实验对比)

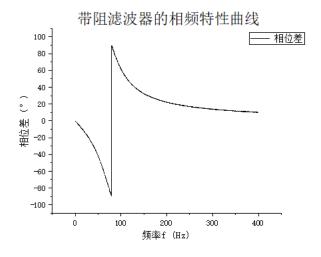


图 25 带阻滤波器相频特性曲线(仿真)

**仿真思路:** 利用电压探针测量输入输出电压,利用信号发生器改变输入电压频率,可以使用交流分析功能获得连续的幅频和相频特性曲线。

## 仿真分析:

与理论值的相对误差为 
$$\Delta f_{central} = \left| \frac{79.586 - 79.58}{79.58} \right| = 0.00753 \%$$
与实验值的相对误差为 
$$[79.586 - 78.856]$$

$$\Delta f_{central} = \left| \frac{79.586 - 78.856}{78.856} \right| = 0.917 \; \%$$

仿真得到的中心频率和理论值相比几乎没有误差,误差主要来源于计算的截断误差。 而实验中测得的电压后半段较仿真电压而言偏高,这是由于无法精确控制输入电压为 1V 带来的偏移。

在实验中,我们也通过示波器观察到输入和输出信号存在一定的相位差,我们通过仿真 电路探究该现象。仿真结果发现,带阻滤波器输出信号始终相位先落后于输入信号,后超前 于输入信号,在中心频率处,相位差发生阶跃,因此实验中实际上也可以通过相频特性曲线 确定带阻滤波器的中心频率。

### 误差分析:

除低通滤波器和高通滤波器所述的误差来源以外,我们发现带阻滤波器中心频率实 验和仿真结果测量均较理论值极为接近,并未出现前文中仿真结果和实验结果极为接近, 但和理论估算值相差较远的现象,我们在后面以单独的篇幅分析这一现象。

# 仿真截图(截 10Hz、400Hz 以及截止频率 $f_0$ 这 3 种状态):

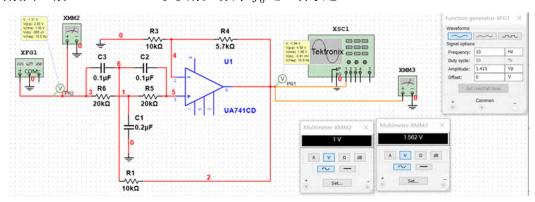


图 26 带阻滤波器输入输出电压(10Hz)

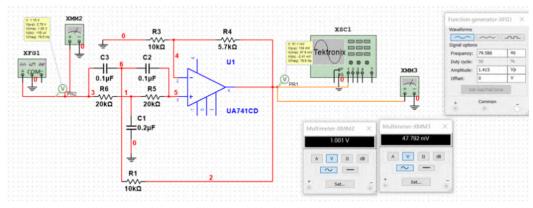


图 27 带阻滤波器输入输出电压(中心频率)

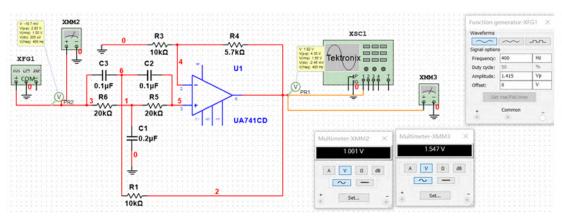


图 28 带阻滤波器输入输出电压(400Hz)

### 四、核心误差来源

实验中我们测得的截止频率和中心频率,和理论值相比均有 2%~4%的误差,我们试图将其归结为元件参数容差带来的相对偏差,但我们发现仿真得到的幅频特性曲线和和实验测得的幅频特性曲线极为接近,显然这个解释并不能使我们满意。

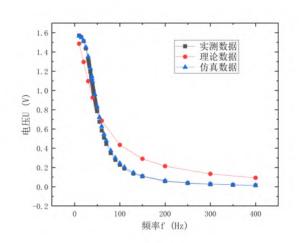


图 29 低通滤波器的理论和实验仿真结果的偏差

我们发现,在低通滤波器和高通滤波器的实验中,实验和仿真电压较理论值均偏小, 这是由于实验电路未满足深度负反馈调节带来的误差。

以低通滤波器为例,深度负反馈调节下得到的放大倍数为:

$$A_{v} = \frac{R_1 + R_f}{R_1} = 1.57 > 1.565$$

带入实验中测得的实际电阻值,我们发现实验中的放大倍数相对深度负反馈理论值 而言偏小,相对误差为 0.32%,这说明实验中并**不能完全满足深度负反馈条件**,因此对 于实验而言,实验和仿真电压较深度负反馈条件下的理论值均偏小,在高通滤波器的低 频段,该偏差尤为明显。

实验中测得的幅频特性曲线,实际上为深度反馈条件下的曲线纵向压缩后得到的曲线,因此截止频率偏小,频率的相对误差为2%~4%。

为了验证我们的猜想,我们将低通滤波器的放大倍数降低为 **1.3729** 后(对应 Rf **实测** 为 **3.94k**  $\Omega$ )进行实验。

$$A_v = \frac{R_1 + R_f}{R_1} = 1.394 > 1.3729$$

实验中的放大倍数相对深度负反馈理论值而言偏小,相对误差为1.5%

	- 12/42												
$V_i(V)$	1	1	1	1	1	1	1	1	1	1	1	1	1
f(Hz)	10	15	20	25	30	31.5	33.8	37.5	40	45	50	55	60
$V_0(V)$	1.37	1.32	1.25	1.16	1.05	1.02	0.97	0.944	0.91	0.88	0.8	0.7	0.
$V_i(V)$	1	1	1	1	1	1	1	1	1	1	1	1	1
f(Hz)	65	70	80	90	100	110	130	150	200	250	300	350	40
$V_0(V)$	0.41	0.37	0.29	0.23	0.19	0.16	0.11	0.089	0.05	0.03	0.0	0.0	0.

表4 (实测)

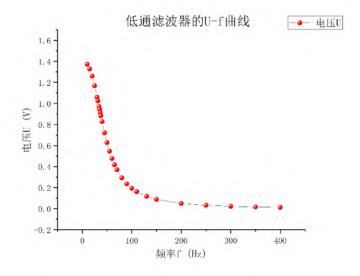


图 30 改变放大倍数后的幅频特性曲线

实验测得中心频率为 33.80Hz. 在降低放大倍数后,截止频率的相对误差变为:

$$\Delta f_0 = \left| \frac{39.79 - 33.80}{39.79} \right| = 15.05\%$$

我们发现,当放大倍数与深度负反馈下计算得到的放大倍数的相对误差扩大为原来的 4.69 倍时,截止频率的相对误差扩大为原来的 4.65 倍左右,因此可以侧面证明我们的猜想有一定合理性。

### 五、实验结论

(1)在本次实验中,我们测量了低通滤波器、高通滤波器截止频率和带阻滤波器的中心频率,测量结果和理论值的相对偏差分别为:4.47%、2.32%和0.91%.其中带阻滤波器的中心频率测量结果较为准确。可能的误差来源有实际电路上中元件真实值和标称值的差异、输出电压和频率的波动、噪声干扰、温度导致的零点漂移、滑动变阻器机械结构的回弹(实验前后测得Rf数值略有差异)、交流毫伏表的测量误差等。

- (2)我们通过仿真模型,将仿真模型得到的仿真结果和实验测量结果进行对比,我们发现两者高度一致,仿真结果除带阻滤波器的结果外,和理论值的相对偏差与实验值与理论值的相对偏差没有明显差异。因此上述的系统误差和偶然误差来源不足以解释这理论值和实验结果的测量误差,应为理论估算中采用近似条件带来的相对偏差。
- (3)我们通过改变放大倍数的低通滤波器实验,证明了实验中测量低通滤波器和高通滤波器的主要误差来源为实验电路不完全满足深度负反馈条件,实验电路和深度负反馈条件差别越大,实验测得的截止频率和理想滤波器差别也越大。
- (4)实验中我们通过示波器也观察到了输入信号和输出信号的相位差异,我们通过仿 真电路得到了滤波器的相频特性曲线,验证了我们在实验中观察到的相位提前和落后的 现象。

### 六、思考题

问题:如何组成带通滤波器?试设计一个中心频率为300Hz带宽为200Hz的带通滤波器。

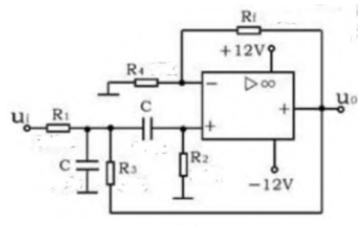


图 31 带通滤波器电路图

### 理论计算:

带通滤波器的中心频率为

$$f_{central} = \frac{1}{2\pi\sqrt{C^2R_2}} \sqrt{\frac{1}{R_1} + \frac{1}{R_3}} = 300 Hz$$

带宽为

$$B = \frac{1}{C} \left( \frac{1}{R_1} + \frac{2}{R_2} - \frac{R_f}{R_3 R_4} \right) = 200 Hz$$

取

$$\begin{split} R_2 &= 22 K \Omega \\ R_1 &= 160 k \, \Omega \\ R_3 &= 12 k \, \Omega \\ R_4 &= 47 k \, \Omega \end{split}$$

解得

 $\begin{array}{l} C = 34nF \\ R_f = 51k\Omega \end{array}$ 

实际中由于没有34nF规格的电容器,因此可以选择33nF和1nF的电容器并联作为替代。

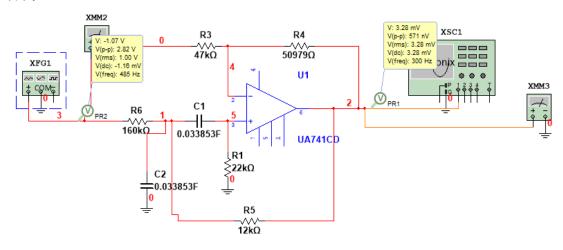


图 32 带通滤波器仿真电路图

在仿真中可以实现设定的带通滤波器的功能。

## 七、参考文献

- [1] 电子技术基础实验[M]. 2022.
- [2] 姜桥,邢彦辰,曲伟,王振力,郭宏,姜波. 电子技术基础[M].人民邮电出版社:, 201309.285.

# 《电子技术实验》课程实验报告

学院: 物理学院 专业: 物理学类 年级: 20级

实验人姓名 (学号): 罗俊平 (19319086)

2022年 4 月 15 日 下午

# 实验七. 门电路和组合逻辑电路

**报告摘要:** 本实验通过仿真电路验证了基本门电路的逻辑输出,探究利用门电路控制输出的方式;实验对组合逻辑电路进行了分析和测量,仿真得到的输出结果和理论真值表相符;实验同时利用门电路组合对半加器和全加器进行仿真,实现了半加器和全加器的设计功能,验证了基础门电路通过组合可以实现复杂门电路的功能,通过集成门电路的全加器成功搭建了奇偶校验器的仿真模型。

关键词: 门电路;组合逻辑电路;Multisim 软件

#### 一、实验目的

- 1. 熟悉门电路的逻辑功能。
- 2. 掌握组合逻辑电路的功能测试及分析方法。
- 3. 验证半加器和全加器电路的逻辑功能。
- 4. 了解和熟悉 MSI 加法器的功能测试及其应用电路。

## 二、实验原理

#### I门电路原理

在现代数字系统中,如计算机、数字通讯、控制系统、数字化仪表中,门电路是应用十分广泛的电路。所谓"门"就是一种开关,它能按照一定条件(逻辑关系)去控制信号导通与截止。最基本的门电路逻辑器件有"与"门,"或"门和"非"门。

# 1. "与"门

实现"与"运算功能的逻辑器件称为"与"门。每个"与"门有两个以上输入端和一个输出端。两输入"与"门的逻辑符号见图 1。输出下和输入 A、B 之间的逻辑关系表达式为  $F=A \cdot B$ 

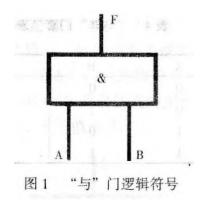


表 1 "与"门真值表

A	В	F
0	0	0
0	1	0
1	0	0
1	1	1

## 2. "或"门

实现"或"运算功能的逻辑器件称为"或"门。每个"或"门有两个以上输入端和一个输出端。两输入"或"门的逻辑符号见图 2。输出 F 和输入 A、B 之间的逻辑关系表达式为 F=A+B。

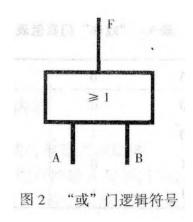


表 2 "或"门真值表

A	В	F
0	0	0
0	1	1
1	0	1
1	1	1

## 3. "非"门

实现"非"运算功能的逻辑器件称为"非"门,又称反相器。"非"门有一个输入端和一个输出端。其逻辑符号见图 3。输出下和输入 A 之间的逻辑关系表达式为  $F=\bar{A}$  。

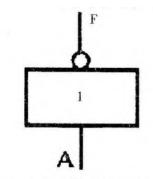


图 3 "非"门逻辑符号

表3"非"门真值表

A	F
0	1
1	0

## 4. "与非"门

实现"与非"运算功能的逻辑器件称为"与非"门。"与非"门有两个以上输入端和一个输出端。"与非"门是一种通用逻辑门,使用"与非"门可以实现"与"、"或"、"非"三种基本运算,并可构成任何逻辑电路。两输入"与非"门的逻辑符号见图 4。输出 F 和输入 A、B 之间的逻辑关系表达式为  $F = \overline{A \cdot B}$ 。

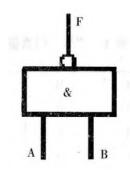


图 4 "与非"门逻辑符号 表 4 "与非"门真值表

A	В	F
0	0	1
0	1	1
1	0	1
1	1	0

### 5. "或非"门

实现"或非"运算功能的逻辑器件称为"或非"门。"或非"门有两个以上输入端和一个输出端。"或非"门也属于通用逻辑门。两输入"或非"门的逻辑符号见图 5。输出 F 和输入 A、B 之间的逻辑关系表达式为  $F = \overline{A + B}$ 

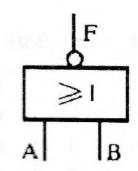


图 5 "或非"门逻辑符号

表 5 "或非"门真值表

A	В	F
0	0	1
0	1	0
1	0	0
1	1	0

# 6. "与或非"门

实现"与或非"运算功能的逻辑器件称为"与或非"门。它也是一种通用逻辑门。 "与或非"门的逻辑符号见图 6。输出 F 和输入 A、B、C、D 之间的逻辑关系表达式为。  $F = \overline{AB} + \overline{CD}$ 。

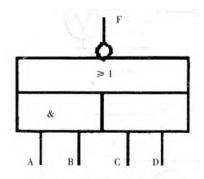


图 6 "与或非"门逻辑符号

表 6 "与或非"门逻辑符号

A	В	C	D	F	A	В	C	D	F
0	0	0	0	1	1	0	0	0	1
0	0	0	1	1	1	0	0	1	1
0	0	1	0	1	1	0	1	0	1
0	0	1	1	0	1	0	1	1	0
0	1	0	0	1	1	1	0	0	0
0	1	0	1	1	1	1	0	1	0
0	1	1	0	1	1	1	1	0	0
0	1	1	1	0	1	1	1	1	0

### 7. "异或"门

实现"异或"运算功能的逻辑器件称为"异或"门。"异或"门有两个输入端和一个输出端。"异或"门的逻辑符号见图 7。输出 F 和输入 A、B 之间的逻辑关系表达为  $F = A \oplus B = \overline{A}B + \overline{A}B$  该表达式的逻辑含义是: 当 A、B 取值不同时,F 的值为 1; 当 A、B 取值相同时,F 的值为 0。

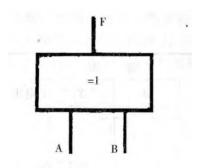


图 7 "异或"门逻辑符号

A	В	F
0	0	0
0	1	1
1	0	1
1	1	0

表 7 "异或"门真值表

#### II 组合逻辑电路原理

组合逻辑电路一般是由若干基本逻辑门组合而成的。其中既无从输出到输入的任何 反馈电路,也不包含可以存储信号的记忆器件。它在任何时刻产生的稳定输出值仅仅取 决于该时刻各输入值的组合,而与过去的输入值无关。

根据给定的组合逻辑电路,求得电路逻辑功能的过程即为组合逻辑电路的分析。组合逻辑电路的分析,一般可按以下步骤进行。

- 1. 根据给定的逻辑电路,写出逻辑函数表达式。
- 2. 化简逻辑电路的输出函数表达式。
- 3. 根据化简后的逻辑表达式列出真值表。
- 4. 确定给定电路的逻辑功能。

下面我们分析图 8 给定的组合逻辑电路。

先根据电路中每种逻辑门电路的功能,从输入到输出,逐级写出个逻辑门的函数表 达式。

$$\begin{split} P_1 &= \overline{ABC} \\ P_2 &= A \cdot P_1 = A \cdot \overline{ABC} \\ P_3 &= B \cdot P_1 = B \cdot \overline{ABC} \\ P_4 &= C \cdot P_1 = C \cdot \overline{ABC} \\ F &= \overline{P_2 + P_3 + P_4} = \overline{A \cdot \overline{ABC} + B \cdot \overline{ABC} + C \cdot \overline{ABC}} \end{split}$$

再利用代数化简法对输出函数表达式进行化简

 $F = \overline{A \cdot \overline{ABC} + B \cdot \overline{ABC} + C \cdot \overline{ABC}} = \overline{\overline{ABC}(A + B + C)} = \overline{\overline{ABC}} + \overline{A + B + C} = ABC + \overline{ABC}$ 

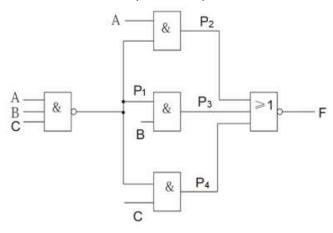


图 8 逻辑电路图

然后依据化简后的函数表达式列出真值表。见表 8。

最后进行功能评述。由真值表可知,该电路仅当输入  $A \times B \times C$  取值都为 0 或都为 1 时,输出 F 的值为 1,其他情况下输出 F 均为 0,可见,该电路具有检查输入信号是否一致的逻辑功能。

A	В	С	F
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

表 8 真值表

组合逻辑电路的设计过程与分析过程相反。它主要是根据实际的逻辑问题,设计出满足要求的逻辑电路,找出用最少的逻辑门来实现给定的逻辑功能的方案。

组合逻辑电路的设计一般步骤如下:

- 1. 分析设计要求,根据实际逻辑问题确定输入、输出变量,并定义变量状态的含义。 列真值表。
  - 2. 由真值表写出逻辑表达式,并根据需要应用公式法或卡诺图法进行化简。

3. 根据使用逻辑门的数量等因素找到适当形式的逻辑函数表达式。画出逻辑电路图。下面我们用与非门设计一个三变量"多数表决电路"。

首先根据给定逻辑表要求建立真值表如表 9。用 A、B、C 分别代表参加表决的三个逻辑变量,函数 F 代表表决结果。取值 0 表示"反对"或"否决",取值 1 表示"赞成"或"通过"。

		, <u>, , , , , , , , , , , , , , , , , , </u>	
A	В	С	F
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

表9 真值表

然后依据真值表写出逻辑表达式,并用卡诺图化简转换成适当形式(用与非门实现)。 并画出实现给定功能的逻辑电路图。

$$F(A,B,C) = AB + AC + BC = \overline{AB + AC + BC} = \overline{\overline{AB} \cdot \overline{AC} \cdot \overline{BC}}$$

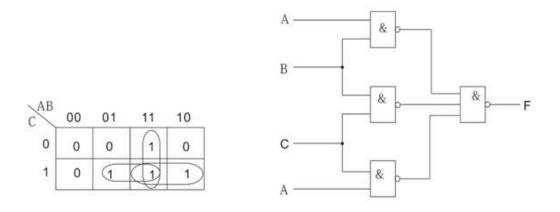


图 9 卡诺图及逻辑电路图

# 三、实验内容

Table 3.1: 仿真参数

软件/元件	参数	
Multisim	14.0.593	
数据库版本	14.0.a	
与非门(双四输入)	74LS20D	
与非门(四二输入)	74LS00D	
或非门(四二输入)	74LS86D	
与或非门	74LS51D	
全加器	74LS183D	

# 1. 测试门电路逻辑功能

- (1)选用双四输入与非门 74LS20 一只,按图 10 接线,输入端接  $S_1 \sim S_4$  (电平开关输出插口),输出端接电平显示发光二极管( $D_1 \sim D_8$  任意一个)。
  - (2) 将电平开关按表 10 置位,分别测量输出电压及逻辑状态。

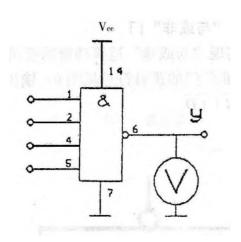


图 10 与非门测试电路

与非门逻辑表达式:  $Y = \overline{ABCD}$ 

表 10 与非门测试(仿真结果)

	输	入		输出		
1	2	4	5	Y	电压 (V)	
1	1	1	1	0	0	
0	1	1	1	1	5	
0	0	1	1	1	5	
0	0	0	1	1	5	
0	0	0	0	1	5	

### 仿真截图:

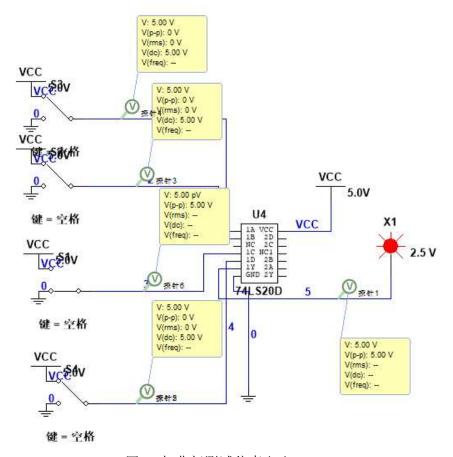


图11 与非门测试仿真电路

**仿真思路:** 利用电压探针测量输入输出电压,利用仿真二极管的亮暗情况可以直观 地展示输出的数字信号。

**仿真结果:** 仿真得到的真值表和逻辑表达式得到的理论真值表相同,验证了与非门 电路可以实现与非逻辑功能。

## 2. 异或门逻辑功能测试

- (1)选二输入四异或门电路 74LS86,按图 11 接线,输入端 1、2、4、5 接电平开关,输出端 A、B、Y 接电平显示发光二极管。
  - (2) 将电平按表 11 置位,将结果填入表中。

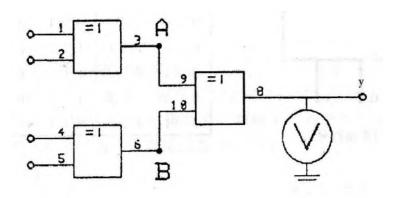


图 12 异或门测试电路

# 异或门逻辑表达式: $Y = (A \oplus B) \oplus (C \oplus D)$

卡诺图:

CD AB	00	01	11	10
00	0	1	0	1
01	1	0	1	0
11	0	1	0	1
10	1	0	1	0

理论真值表:

表 11 异或门真值表

	输	λ	输入 输出									
A	В	C	D	Y								
0	0	0	0	0								
0	1	0	0	1								
1	1	0	0	0								
1	0	0	0	1								
0	0	0	1	1								
0	1	0	1	0								
1	1	0	1	1								
1	0	0	1	0								
0	0	1	1	0								
0	1	1	1	1								
1	1	1	1	0								
1	0	1	1	1								
0	0	1	0	1								
0	1	1	0	0								
1	1	1	0	1								
1	0	1	0	0								

表 12 异或门测试 (仿真结果)

	输	入					输出		
1	2	4	5	A	A 电压 (V)	В	B 电压 (V)	Y	Y 电压 (V)
0	0	0	0	0	0	0	0	0	0
1	0	0	0	1	5	0	0	1	5
1	1	0	0	0	0	0	0	0	0
1	1	1	0	0	0	1	5	1	5
1	1	1	1	0	0	0	0	0	0
0	1	0	1	1	5	1	5	0	0

## 仿真截图:

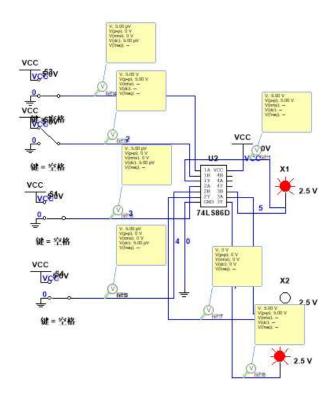


图13 异或门测试仿真电路

**仿真思路:** 利用电压探针测量输入输出电压,利用仿真二极管的亮暗情况可以直观 地展示输出的数字信号。

**仿真结果:** 仿真得到的真值表和逻辑表达式得到的理论真值表相同,验证了或非门 电路可以实现或非逻辑功能。

## 3. 利用与非门控制输出

与非门逻辑表达式:  $Y = \overline{AB}$ 

用一片 74LS00 按图 14 接线,S 接任一电平开关,用示波器观察 S 对输出脉冲的控制作用。

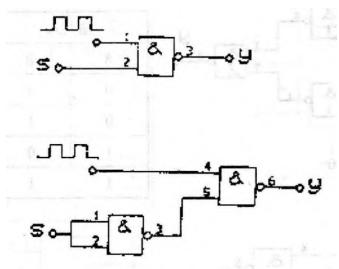
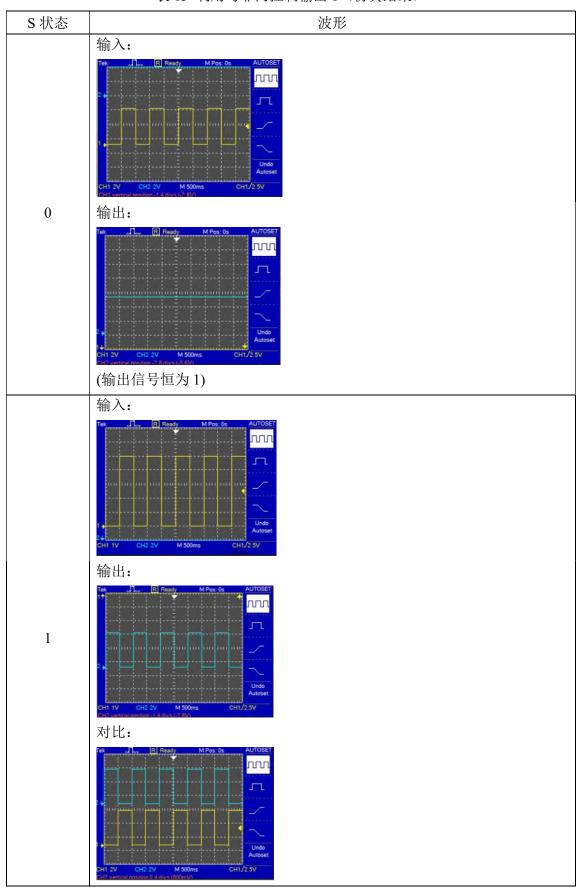


图 14 利用与非门控制输出

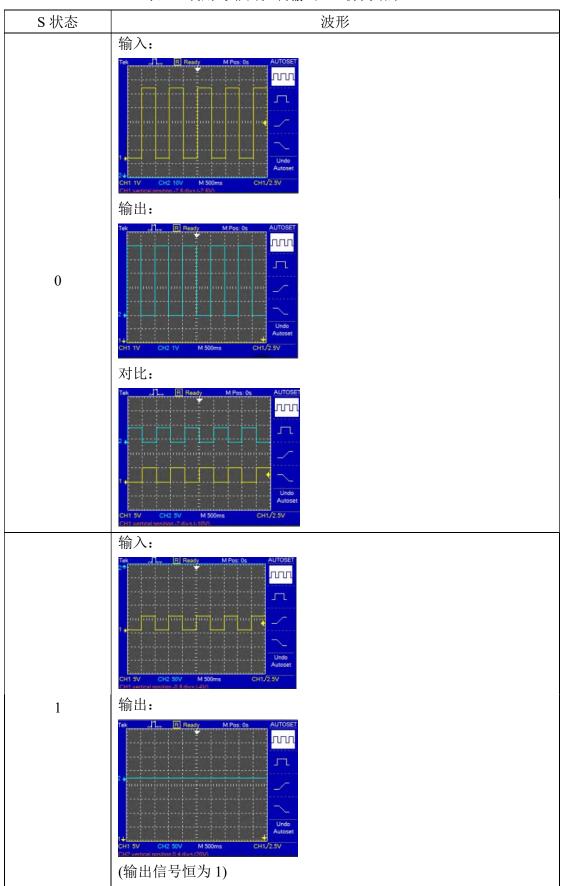
# 按图 14 上图接线对应输入输出波形 (仿真):

表 13 利用与非门控制输出 1 (仿真结果)



# 按图 14 下图接线对应输入输出波形 (仿真):

表 14 利用与非门控制输出 2 (仿真结果)



### 仿真截图:

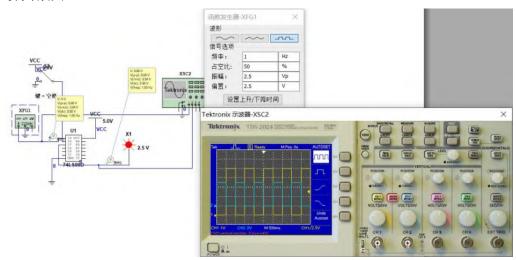


图15 利用与非门控制输出仿真电路(上)

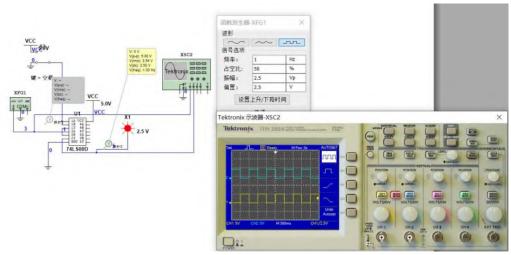


图16 利用与非门控制输出仿真电路(下)

**仿真思路:** 利用函数信号发生器产生输入方波波形,注意添加幅度为Vpp值一半的直流偏置。利用示波器观察输入输出波形。

**仿真结果:** 仿真得到的波形和逻辑表达式预期相同,当与非门有一端输入为0时,输出恒为1,当与非门一端输入为1时,输出为另一端的输入信号的非值,即输出波形与输入波形反相。

### 4. 组合逻辑电路功能测试

- (1) 用 2 片 74LS00 组成图 13 所示逻辑电路。为便于接线和检查,在图中还注明芯片编号及各引脚对应的编号。
  - (2) 图中 A、B、C 接电平开关, Y<sub>1</sub>、Y<sub>2</sub>接发光管电平显示。
  - (3) 按表 14 要求,改变 A、B、C 的状态填表并写出 Y<sub>1</sub>、Y<sub>2</sub>的逻辑表达式。
  - (4) 将运算结果与实验比较。

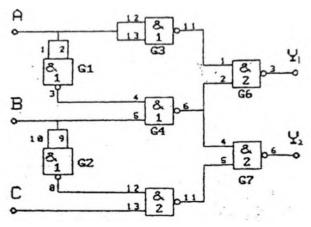


图 17 组合逻辑电路

表 15 组合逻辑电路 (仿真)

	输入		输出(逻	辑电平)	输出(实	输出(实测电压)	
A	В	С	$Y_1$	$Y_2$	$Y_1(V)$	$Y_2(V)$	
0	0	0	0	0	0	0	
0	0	1	0	1	0	5	
0	1	1	1	1	5	5	
1	1	1	1	1	5	5	
1	1	0	1	1	5	5	
1	0	0	1	0	5	0	
1	0	1	1	1	5	5	
0	1	0	1	1	5	5	

## 逻辑运算过程:

定程:
$$F_{1} = \bar{A}$$

$$F_{2} = \bar{A}$$

$$F_{3} = \overline{F_{2} \cdot B} = \overline{A \cdot B} = A + \bar{B}$$

$$F_{4} = \bar{B}$$

$$F_{5} = \overline{F_{4} \cdot C} = \overline{B \cdot C} = B + \bar{C}$$

$$Y_{1} = \overline{F_{1} \cdot F_{3}} = \overline{A \cdot (A + \bar{B})} = A + B$$

$$Y_{2} = \overline{F_{3} \cdot F_{5}} = \overline{(A + \bar{B})(B + \bar{C})} = \overline{AB + A\bar{C} + \bar{B}\bar{C}}$$

$$= \overline{AB} \cdot \overline{A\bar{C}} \cdot \overline{B\bar{C}}$$

$$= (\bar{A} + \bar{B})(\bar{A} + C)(B + C)$$

$$= (\bar{A} + \bar{B}C)(B + C)$$

$$= \bar{AB} + \bar{A}C + \bar{B}C$$

逻辑表达式: 
$$Y_1 = A + B$$
  
 $Y_2 = \overline{A}B + \overline{A}C + \overline{B}C$ 

## 仿真截图:

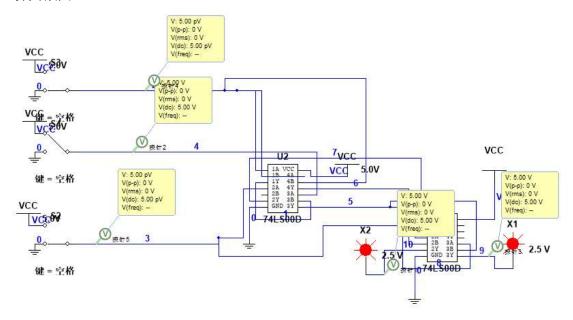


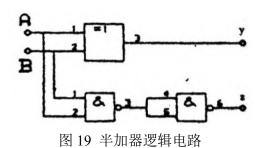
图 18 组合逻辑电路仿真电路

**仿真思路:** 利用电压探针测量输入输出电压,利用仿真二极管的亮暗情况可以直观 地展示输出的数字信号。

**仿真结果:** 仿真得到的真值表和逻辑表达式得到的理论真值表相同,验证了利用与非门电路连接可以实现复杂的逻辑电路功能。

## 5. 测试用异或门(74LS86)和与非门组成的半加器的逻辑功能

根据半加器的逻辑表达式可知,半加器 Y 是 A、B 的异或,而进位 Z 是 A、B 相与。故半加器可用一个集成异或门和二个与非门组成如图 14。



- (1) 用异或门和与非门接成以上电路。A、B 接电平开关 S、Y、Z 接电平显示。
- (2) 按要求改变 A、B 状态填表写出 Y、Z 的逻辑表达式。

输入端	A	0	1	0	1
7047 (2010)	В	0	0	1	1
输出端	Y	0	1	1	0
(逻辑电平)	Z	0	0	0	1
输出端	Y (V)	0	5	5	0
(实测电压)	Z (V)	0	0	0	5

表 16 半加器电路(仿真结果)

逻辑表达式:  $Y = \overline{AB} + A\overline{B}$ Z = AB

## 仿真截图:

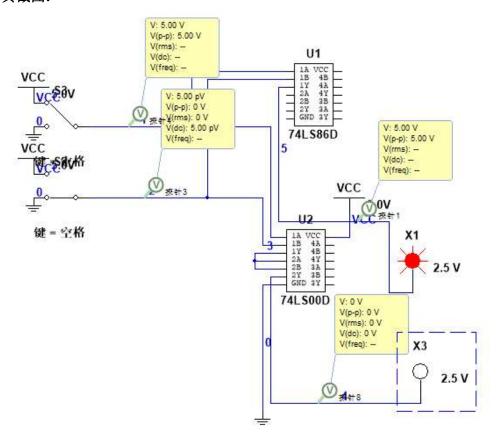


图 20 半加器电路仿真电路

**仿真思路:** 利用电压探针测量输入输出电压,利用仿真二极管的亮暗情况可以直观 地展示输出的数字信号。

**仿真结果:** 仿真得到的真值表和逻辑表达式得到的理论真值表相同,利用异或门和与非门组合可以实现半加器功能,由实验结果我们发现,半加器的功能是把A和B求和并输出结果,结果包括求和部分与进位部分,但半加器不考虑来自低位的进位输入。

## 6. 测试用异或、与或非和非门组成的全加器的逻辑功能

全加器可以用两个半加器、两个与门和一个或门组成。在实验中,常用一块双异或门、一个与或非门和一个与非门实现。

(1) 写出用异或门、与或非门和非门实现全加器的逻辑表达式, 画出逻辑电路图。

逻辑表达式: 
$$S_i = A_i \oplus B_i \oplus C_{i-1}$$
  
 $C_i = A_i B_i + C_{i-1} (A_i + B_i)$ 

### 逻辑电路图:

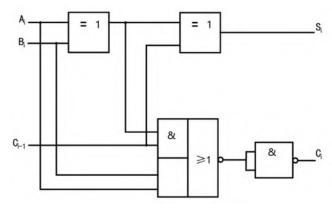


图 21 全加器逻辑电路图

- (2)找出异或门、与或非门和非门器件按逻辑电路图接线。接线时注意与或非门中不用的与门输入端接地。
- (3)当输入端  $A_i$ 、 $B_i$  及  $C_{i-1}$ 为下列情况时,用万用表测量  $S_i$ 和  $C_i$  的电位并将其转为逻辑状态填入表 15。

	Ai	0	0	0	0	1	1	1	1
输入端	$\mathbf{B}_{\mathrm{i}}$	0	0	1	1	0	0	1	1
	C <sub>i-1</sub>	0	1	0	1	0	1	0	1
输出端	$S_{i}$	0	1	1	0	1	0	0	1
(逻辑电平)	Ci	0	0	0	1	0	1	1	1
输出端	$S_i(V)$	0	5	5	0	5	0	0	5
(实测电压)	C <sub>i</sub> (V)	0	0	0	5	0	5	5	5

表 17 全加器 (仿真结果)

### 仿真截图:

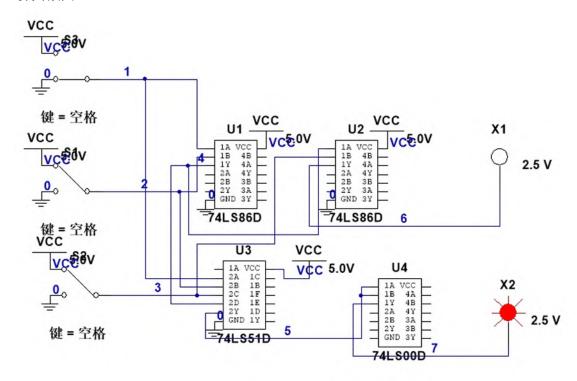


图 22 全加器仿真电路图

**仿真思路:** 利用电压探针测量输入输出电压,利用仿真二极管的亮暗情况可以直观 地展示输出的数字信号,我们利用一个额外的输入来表示进位部分输入。

**仿真结果:** 仿真得到的真值表和逻辑表达式得到的理论真值表相同,利用两个异或门、一个与或非门和一个与非门组合可以实现全加器功能,由实验结果我们发现,全加器的功能是把A和B求和并输出结果,结果包括求和部分与进位部分,全加器考虑了来自低位的进位Ci-1.

#### 7. 测试全加器的逻辑功能(选做)

(1) 写出图 23 电路的逻辑表达式。

逻辑表达式: 
$$\mathbf{Y} = \overline{AB} \cdot \overline{A} \cdot \overline{AB} \cdot \overline{B} = A\overline{B} + \overline{A}B$$

$$\mathbf{Z} = \mathbf{C}$$

$$\mathbf{X}_1 = \overline{Y} \cdot \overline{Z} = AB + \overline{A}\overline{B} + \overline{C}$$

$$\mathbf{X}_2 = \overline{X_1} \cdot \overline{Y} = (A\overline{B} + \overline{A}B)C + (AB + \overline{A}\overline{B})$$

$$\mathbf{X}_3 = \overline{Z} \cdot \overline{X_1} = \overline{C} + (A\overline{B} + \overline{A}B)C$$

$$\mathbf{S}_i = \overline{X_2} \cdot \overline{X_3} = \overline{C}(A\overline{B} + \overline{A}B) + C(AB + \overline{A}\overline{B})$$

$$\mathbf{C}_i = \overline{X_1} \cdot \overline{AB} = AB + C(A\overline{B} + \overline{A}B)$$

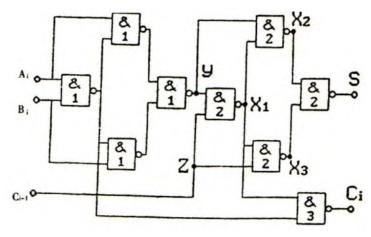


图 23 用异或门组成全加器

(2) 根据逻辑表达式列真值表 (表 18)。

表 18 异或门全加器真值表 (理论)

Ai	Bi	C <sub>i-1</sub>	Y	Z	$X_1$	$X_2$	X <sub>3</sub>	$S_{i}$	Ci
0	0	0	0	0	1	1	1	0	0
0	1	0	1	0	1	0	1	1	0
1	0	0	1	0	1	0	1	1	0
1	1	0	0	0	1	1	1	0	1
0	0	1	0	1	1	1	0	1	0
0	1	1	1	1	0	1	1	0	1
1	0	1	1	1	0	1	1	0	1
1	1	1	0	1	1	1	0	1	1

# (3) 根据真值表画逻辑函数 S<sub>i</sub>C<sub>i</sub>的卡诺图。

S<sub>i</sub>:

BC A	00	01	11	10
0	0	1	0	1
1	1	0	1	0

C<sub>i</sub>:

BC A	00	01	11	10
0	0	1		1
1	0	0	1	0

(4) 按原理图选择与非门并连线进行测试,将测试结果记入表 17, 并与表 16 进行比较,看逻辑功能是否一致。

$A_{i}$	$B_{i}$	C <sub>i-1</sub>	C <sub>i</sub> (逻辑电平)	S <sub>i</sub> (逻辑电平)	C <sub>i</sub> (V) (实测电压)	S <sub>i</sub> (V) (实测电压)
0	0	0	0	0	0	0
0	1	0	0	1	0	5
1	0	0	0	1	0	5
1	1	0	1	0	5	0
0	0	1	0	1	0	5
0	1	1	1	0	5	0
1	0	1	1	0	5	0
1	1	1	1	1	5	5

表 19 异或门全加器仿真结果

# 仿真截图:

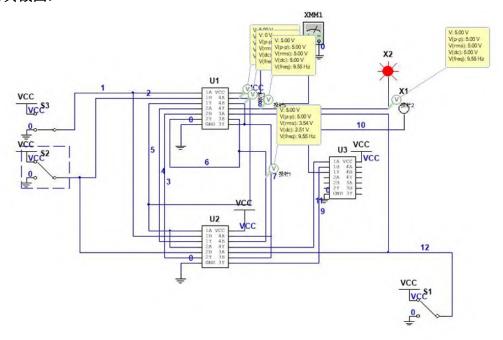


图 24 异或门全加器仿真电路图

**仿真思路:** 利用电压探针测量输入输出电压,利用仿真二极管的亮暗情况可以直观 地展示输出的数字信号,我们利用一个额外的输入来表示进位部分输入。

**仿真结果:** 仿真得到的真值表和逻辑表达式得到的理论真值表相同,由实验结果我们发现,只使用异或门也可以实现全加器的功能,说明我们可以通过基本的异或门组成其他门电路使用.

## 8. 逻辑门传输延迟时间的测量

我们用六反相器连线,输入 80KHz 的连续脉冲,用双踪示波器测试输入输出相位差,从而计算每个门平均传输延迟时间 tpd 值。

# 仿真截图:

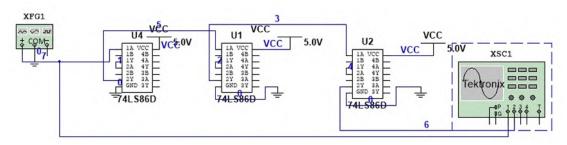


图 25 逻辑门传输延迟时间仿真电路图

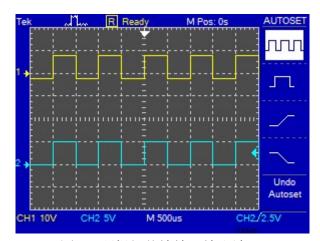


图 26 逻辑门传输输入输出波形(1Hz)

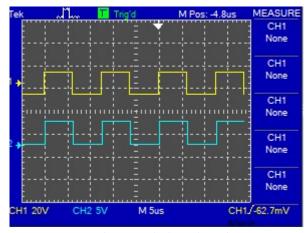


图 27 逻辑门传输输入输出波形(80kHz)

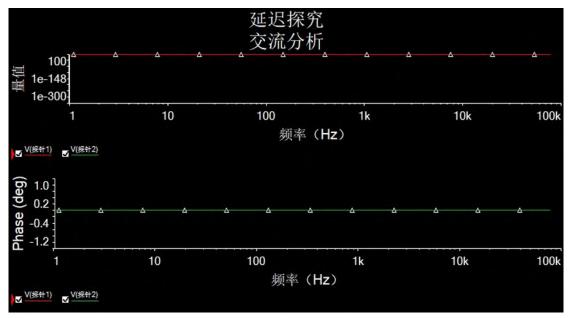


图 28 逻辑门传输输入输出相位差扫频结果

**仿真思路:** 利用仿真示波器我们可以直观地看到输入输出波形的相位差,为了不同频率下输入输出相位差的关系,我们使用交流分析功能在1-80KHz频段连续扫频探究不同频率下输入输出波形相位差变化关系。

**仿真结果:** 理论上,输入信号经过每一个门,输出信号附加上一个延迟时间,反映在输入输出波形有相位差上。然而由于仿真模型的理想性,在1-80KHz频段我们均未观察到输入输出波形存在相位差,该现象有待实验中进行进一步探究。

### 9. 一位全加器 74LS183 功能测试及应用

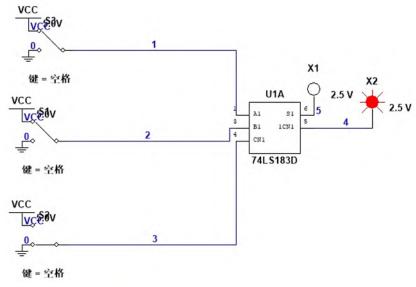


图 29 一位全加器仿真电路图

**仿真思路:** 我们利用**74LS183全加器**实现集成的全加器电路,其余信号输入输出方式同上。

**仿真结果:** 使用集成的全加器电路可以实现全加器的所有逻辑功能,相比起前两个全加器电路,使用集成电路实现对应功能更为简洁方便。

### 四、课后思考题

1. 怎样判断门电路逻辑功能是否正常?

向门电路输入不同的测试信号,并记录其输出信号,和门电路对应理论真值表进行 对比验证。

2. 与非门一个输入接连续脉冲,其余端什么状态时允许脉冲通过? 什么状态时禁止脉冲通过?

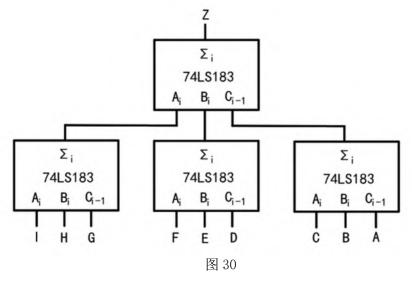
其余端都为 1 时允许脉冲通过;其余端中有一个输入为 0 时禁止脉冲通过。

3. 异或门又称可控反相门,为什么?

异或门输入输出相同时为 0,相反时为 1。故当其中一个输入为 0 时,另一输入 若为 0,则输出为 0,若为 1,则输出为 1,此时输出与输入同相;当其中一个输入为 1 时,另一输入若为 0,则输出为 1,若为 1,则输出为 0,此时输出与输入反相。因此,选定一端作为控制端,当其为 0 时,异或门为 同相输出,当其为 1 时,异或门为反相输出,此即为"可控反相门"

- 4. 总结组合逻辑电路的分析方法
  - ①由逻辑电路图写出逻辑表达式。
  - ②通过卡诺图法或代数化简法化简逻辑表达式。
  - ③列出真值表。
  - ④分析电路的逻辑功能。
- 5. 全加器的含义是什么?图 30 所示电路的功能改用异或门 74LS86 来实现,则电路应 怎样接?画出电路图。

全加器是将输入进行加和的功能性器件,求和结果还包括来自低位的进位输入,其输出的是加和后的结果以及向高位的进位。



对该逻辑电路图进行仿真得:

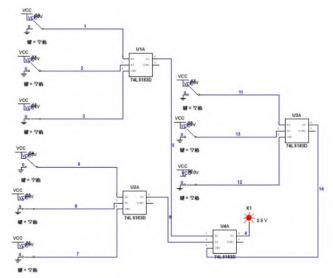


图 31 思考题仿真电路

由逻辑电路图写出逻辑表达式

 $Z = (A \oplus B \oplus C) \oplus (D \oplus E \oplus F) \oplus (G \oplus H \oplus I)$ 

我们得到的是一个九位的奇偶校验电路。

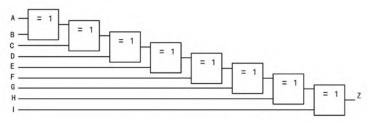


图 32 异或门同逻辑功能实现

由表达式及异或运算的法则可以得到用异或门构成的逻辑电路图,并对逻辑电路图进行仿真得:

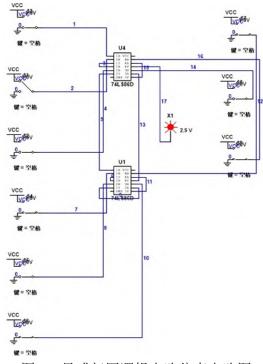


图 33 异或门同逻辑电路仿真电路图

输入相同的数字信号时,我们可以得到和前面电路相同的输出,说明我们的逻辑电路图正确,该电路可以实现九位奇偶校验器功能。

### 五、实验结论

- (1)在本次实验中,我们通过仿真电路验证了与非门和异或门的逻辑输出,仿真逻辑输出和理论真值表相同,仿真电路可以实现门电路功能;我们利用与非门实现了控制输出,与非门有一端输入为0时,输出恒为1,当与非门一端输入为1时,输出波形与输入波形反相,利用异或门也可以实现可控反相门的功能。
- (2) 我们通过代数化简法或卡诺图的方式,化简后得到逻辑电路图的真值表,并对逻辑电路图进行仿真模拟,仿真得到的输出结果和理论真值表相同。

我们利用异或门和与非门实现了半加器仿真,半加器可以实现把A和B求和并输出结果的功能;我们利用异或门、或非门、与非门组合实现了全加器仿真,全加器可以实现把A和B以及进位信号C求和并输出结果的功能,输出结果即包含AB之和,也考虑了进位信号C。

我们利用异或门组合同样也可以实现全加器仿真,这验证了我们可以使用基本异或门组成其他的门电路在数字电路中使用;我们也利用集成的全加器74LS183更为简洁地实现全加器功能,并将三个全加器组合实现了奇偶校验器的功能

(3)本次实验中,我们也对输出电位以及输入输出波形相位差进行测量,然而由于仿真模型的理想性,数字信号为1时输出电位恒为5V,输出波形和输入波形在1-80KHz频域内没有相位差。然而在实际实验中我们本应会测量小于5V的输出电压以及接入门电路带来的信号延迟效应,有待我们在日后的线下实验中观察并小心考虑。

## 六、参考文献

- [1] 电子技术基础实验[M]. 2022.
- [2] 姜桥,邢彦辰,曲伟,王振力,郭宏,姜波. 电子技术基础[M].人民邮电出版社:, 201309.285.

# 《电子技术实验》课程实验报告

学院: 物理学院 专业: 物理学类 年级: 20级

实验人姓名 (学号): 罗俊平 (19319086)

2022 年 4 月 29 日 下午

# 实验八 触发器, 译码器和数据选择器

**报告摘要:** 本实验对RS触发器,D触发器,JK触发器,以及利用JK触发器组成了T'触发器进行测量,实验结果符合触发器的特性方程,实验中也对RS触发器的不定态进行探究,发现RS触发器不定态时输出和电路对称性有关。本实验对译码器和数据选择器进行测量,验证了其预设功能,并利用使能端特性将2-4线译码器组成成3-8线译码器。

关键词: 触发器;译码器;数据选择器;Multisim 软件

#### 一、实验目的

- 1. 熟悉并掌握 R-S、D、J-K 触发器的构成,工作原理和功能测试方法。
- 2. 了解不同逻辑功能触发器相互转换的方法。
- 3. 熟悉集成译码器。
- 4. 了解集成译码器应用。

#### 二、实验原理

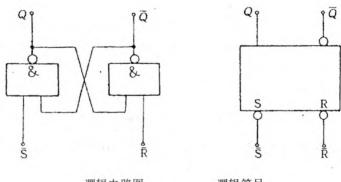
### I 触发器原理

触发器是组成时序逻辑电路中存储部分的基本单元。它具有两个稳定状态,分别称为 0 状态和 1 状态。在任一时刻,触发器只处于一种稳定状态。当接收到触发脉冲时,才由一种稳定状态翻转到另一稳定状态。因此,触发器能存储一位二进制代码 0 或 1。

触发器按照逻辑功能的不同,可分为 R-S 触发器, J-K 触发器, D 触发器, T 触发器等。

### 1. 基本 R-S 触发器

基本 R-S 触发器有两个输出 Q 和  $\overline{Q}$ ,这两个输出端的状态总是互补的。当 Q 端为 高电平时,称触发器处于 1 状态,当 Q 端为低电平时,称触发器处于 0 状态。该触发器 有两个输入端  $\overline{R}$  和  $\overline{S}$  ,其中  $\overline{R}$  称为复位端或置 0 端,  $\overline{S}$  称为置位端或置 1 端。



逻辑电路图 逻辑符号 图 1 基本 R-S 触发器

说明: R、S 上面加反号表示低电平有效。方框下面输入端处的小圆圈表示低电平有效。

基本 R-S 触发器的逻辑功能是:

- ①若 $\overline{R}=1$ ,  $\overline{S}=1$ , 则 $Q^{n+1}=Q^n$ , 即触发器保持原来状态不变。
- ②若 $\overline{R}=0$ , $\overline{S}=1$ ,则 $Q^{n+1}=0$ ,即触发器置为0状态。
- ⑨若 $\overline{R}=1$ ,  $\overline{S}=0$ , 则 $Q^{n+1}=1$ , 即触发器置为 1 状态。
- ④不允许 $\overline{R} = 0$ , $\overline{S} = 0$ ,即触发器处于不定状态。

基本 R-S 触发器的功能也可用功能表描述,如表 1 所示。

 $Q^{n+1}$  $\overline{S}$ 功能说明  $\overline{R}$ 0 0 不定 d 0 1 0 置 0 1 0 1 置 1  $\mathbf{O}^{\mathrm{n}}$ 1 1 保持

表 2 基本 R-S 触发器功能表

基本 R-S 触发器的特性方程:

$$Q^{n+1} = S + \overline{R}Q^n$$

*R*·*S*=0 约束条件

### 2. D 触发器

D 触发器的逻辑符号如图 2 所示。在时钟脉冲作用下, D 触发器状态的变化仅取决于输入信号 D, 而与触发器现态无关。

- D 触发器的逻辑功能是:
- ①若 CP 由 0 变 1 时, D=O, 则 Q<sup>n+1</sup>=0
- ②若 CP 由 0 变 1 时, D=1, 则 Q<sup>n+1</sup>=1

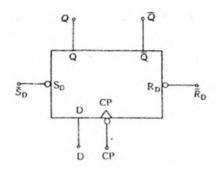


图 2 D触发器逻辑符号

D 触发器的逻辑功能用功能表描述如表 3 所示,D 触发器的特性方程:  $Q^{n+1}=D$ ,CP 上升沿时刻有效。

人 5 D 瓜次丽为阳秋				
D	$Q^{n+1}$			
0	0			
1	1			

表 3 D 触发器功能表

## 3. J-K 触发器

J-K 触发器的逻辑符号如图 3 所示。

J-K 触发器的逻辑功能是:

- ①若 J=0, K=0, 触发器保持原状态不变, 即 Q<sup>n+1</sup>=Q<sup>n</sup>
- ②若 J=l, K=0, CP 下降沿到来, 触发器置 1, 即 Q<sup>n+l</sup>=1
- ③若 J=0, K=1, CP 下降沿到来, 触发器置 0, 即 Q<sup>n+1</sup>=0
- ④若 J=1,K=1,CP 下降沿到来,触发器翻转,即  $Q^{n+1}=\overline{Q^n}$

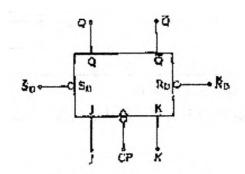


图 3 J-K触发器逻辑符号

J-K 触发器的逻辑功能用功能表描述如表 4 所示, J-K 触发器的特性方程:

$$Q^{n+1} {=} J \overline{Q^n} {+} \overline{K} Q^n$$

J	K	Q	功能说明
0	0	Q <sup>n</sup>	不变
0	1	0	置 0
1	0	1	置 1
1	1	$\overline{\mathbb{Q}^n}$	翻转

表 4 J-K 触发器功能表

## 4. T 触发器

如果将 J-K 触发器的两个输入端 J 和 K 连接起来作为一个输入端 T 就构成了 T 触发器。T 触发器的逻辑符号如图 4 所示。

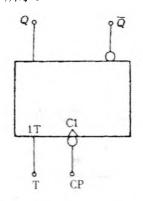


图 4 T触发器逻辑符号

T 触发器的逻辑功能是:

- ①若 T=0, 触发器保持原状态不变, 即 Q<sup>n+1</sup>=Q<sup>n</sup>。
- ②若 T=1, CP 时钟脉冲到来,触发器翻转,即  $Q^{n+1} = \overline{Q^n}$ 。

T 触发器的逻辑功能用功能表描述如表 5 所示。

表 5 T 触发器功能表

Т	$Q^{n+1}$	功能说明
0	$Q^n$	不变
1	$\overline{Q^n}$	翻转

T 触发器的特性方程:  $Q^{n+1}=T\overline{Q^n}+\overline{T}Q^n$ 

当 T=1 时,只要时钟脉冲到来,触发器状态就要翻转,构成 T 触发器,亦称计数 触发器。

### II 译码器和数据选择器原理

译码是编码的逆过程,在编码时,每一种二进制代码状态,都赋予了特定的含义,即都表示了一个确定的信号或者对象。把代码状态的特定含义"翻译"出来的过程叫做译码,实现译码操作的电路称为译码器。或者说,译码器是可以将输入二进制代码的状态翻译成输出信号,以表示其原来含义的电路。根据需要,输出信号可以是脉冲,也可以是高电平或者低电平。译码器的种类很多,但它们的工作原理和分析设计方法大同小异,下面将分别介绍二进制译码器、二~十进制译码器和显示译码器,它们是三种最典型、使用十分广泛的译码电路。

#### (一) 二进制译码器

把二进制代码的各种状态,按其原意翻译成对应输出信号的电路,叫做二进制译码器。也称为变量译码器,因为它把输入变量的取值全翻译出来了。如图 5 所示是其示意框图, $A_0$ 、 $A_1$ …、 $A_{n-1}$  是 n 位二进制代码、 $Y_0$ 、 $Y_1$ 、…、 $Y_{m-1}$  是 m 个输出信号,在二进制译码器中, $m=2^n$ 。



图 5 二进制译码器示意框图

### (A) 3 位二进制译码器

严格地讲,不知道编码是无法译码的,不过在二进制译码器中,一般情况下都把输入的二进制代码状态当成二进制数,输出就是相应十进制数的数值,并用输出信号的下标表示。

### 1. 真值表

表 6 是 3 位二进制译码器的真值表,输入是 3 位二进制代码  $A_2A_1A_0$ ,输出是其状态译码  $Y_0 \sim Y_7$ 。

	输入					输	出			
$A_2$	$A_1$	$A_0$	Y <sub>7</sub>	$Y_6$	$Y_5$	$Y_4$	$Y_3$	$Y_2$	$Y_1$	$Y_0$
0	0	0	0	0	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	1	0
0	1	0	0	0	0	0	0	1	0	0
0	1	1	0	0	0	0	1	0	0	0
1	0	0	0	0	0	1	0	0	0	0
1	0	1	0	0	1	0	0	0	0	0
1	1	0	0	1	0	0	0	0	0	0
1	1	1	1	0	0	0	0	0	0	0

表 6 3 位二进制译码器的真值表

### 2. 逻辑表达式

由表 1 所示真值表可直接得到

$$Y_0 = \overline{A}_2 \overline{A}_1 \overline{A}_0 \qquad Y_1 = \overline{A}_2 \overline{A}_1 A_0$$

$$Y_2 = \overline{A}_2 A_1 \overline{A}_0 \qquad Y_3 = \overline{A}_2 A_1 A_0$$

$$Y_4 = A_2 \overline{A}_1 \overline{A}_0 \qquad Y_5 = A_2 \overline{A}_1 A_0$$

$$Y_6 = A_2 A_1 \overline{A}_0$$
  $Y_7 = A_2 A_1 A_0$ 

### 3. 逻辑图

根据上述逻辑表达式画出的逻辑图见图 6。

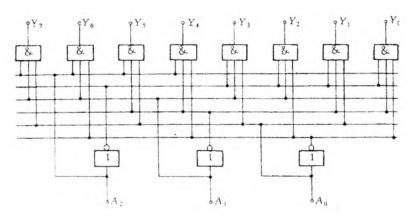


图 6 3 位二进制译码器

由于译码器各个输出信号逻辑表达式的基本形式是有关输入信号的与运算,所以它的逻辑图是由与门组成的阵列,这也是译码器基本电路结构的一个显著特点。

如果把图 6 所示电路的与门换成与非门,同时把输出信号写成反变量,那么所得到的就是由与非门构成的输出为反变量(低电平有效)的 3 位二进制译码器,如图 7 所示。

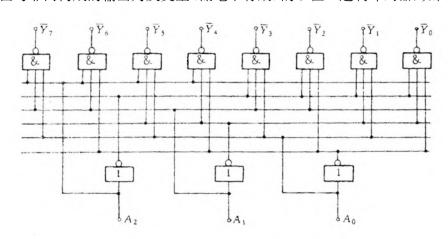


图 7 与非门组成输出低电平有效的 3 位二进制译码器

3位二进制译码器又叫做3线一8线译码器,因为它是3根输入线、8根输出信号线。

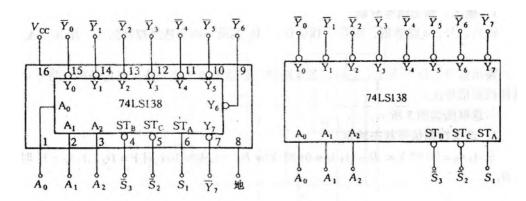


图 8 集成 3 线-8 线译码器

(a) 外引线排列图

(b) 逻辑功能示意图

#### (B) 集成 3 线-8 线译码器

若把图 7 所示电路加上控制门制作在一个芯片上,便可构成集成 3 线-8 线译器。如图 8 所示是它的型号和外引线功能端排列图及逻辑功能示意示图,表 7 所示是它的真值表。 $S_1$ 、 $S_2$ 和  $S_3$ 是三个输入选通控制端,当  $S_1$ =0 或者  $\overline{S}_2$ + $\overline{S}_3$ =1 时,译码被禁止,译码器的输出端  $\overline{Y}_0 \sim \overline{Y}_7$ 全为 1;只当  $S_1$ =1、 $\overline{S}_2$ + $\overline{S}_3$ =0 时,译码器才正常运行,完成译码操作。

	:	输入						输	出			
$S_1$	$\overline{S}_2 + \overline{S}_3$	$A_2$	$\mathbf{A}_1$	$A_0$	$\overline{Y}_7$	$\overline{Y}_6$	$\overline{Y}_5$	$\overline{Y}_4$	$\overline{Y}_3$	$\overline{Y}_2$	$\overline{Y_1}$	$\overline{Y}_0$
1	0	0	0	0	1	1	1	1	1	1	1	0
1	0	0	0	1	1	1	1	1	1	1	0	1
1	0	0	1	0	1	1	1	1	1	0	1	1
1	0	0	1	1	1	1	1	1	0	1	1	1
1	0	1	0	0	1	1	1	0	1	1	1	1
1	0	1	0	1	1	1	0	1	1	1	1	1
1	0	1	1	0	1	0	1	1	1	1	1	1
1	0	1	1	1	0	1	1	1	1	1	1	1
0	×	×	×	×	1	1	1	1	1	1	1	1
×	1	×	×	×	1	1	1	1	1	1	1	1

表 7 集成 3 线-8 线译码器的真值表

#### (二) 数据选择器

在多路数据传送过程中,能够根据需要将其中任意一路挑选出来的电路,叫做数据 选择器,也称为多路选择器或多路开关。

#### (A) 逻辑抽象

## 1. 输入、输出信号分析

输入信号: 4 路数据,用  $D_0$ 、 $D_1$ 、 $D_2$ 、 $D_3$ 表示; 两个选择控制信号,用  $A_1$ 、 $A_0$ 表示。

输出信号:用 Y 表示,它可以是 4 路输入数据中的任意一路,究竟是哪一路完全由

选择控制信号决定。

示意框图如图 9 所示。

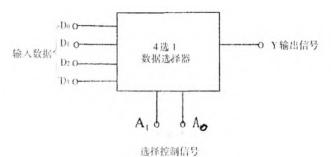


图 9 4 选 1 数据选择器示意框图

## 3. 真值表

根据数据选择的概念和 A1A0 状态的约定,可列出如表 8 所示的真值表。

	输入		输出
D	$A_1$	$A_0$	Y
$D_0$	0	0	$D_0$
$\mathbf{D}_1$	0	1	$D_1$
$D_2$	1	0	$D_2$
$D_3$	1	1	$D_3$

表 8 4 选 1 数据选择器的真值表

## (B) 逻辑表达式

由表 3 所示真值表可以得到

$$Y = D_0 \overline{A}_1 \overline{A}_0 + D_1 \overline{A}_1 A_0 + D_2 A_1 \overline{A}_0 + D_3 A_1 A_0$$

## (C)逻辑图

由 Y 的逻辑表达式可画出如图 10 所示的逻辑图。

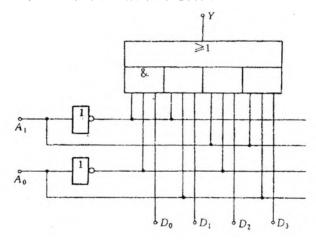


图 10 4选 1 数据选择器

## 三、实验内容

Table 3.1: 仿真参数

软件/元件	参数	
Multisim	14.0.593	
数据库版本	14.0.a	
与非门	74LS00D	
D触发器	74LS74D	
J-K 触发器	74LS112D	
2-4 线译码器	74LS139D	
数据选择器	74LS153D	
异或门	74LS86D	

## 1. 基本 R-SFF 功能测试:

两个 TTL 与非门首尾相接构成的基本 R-SFF 的电路如图 11 所示。

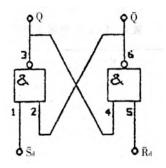


图 11 基本 R-SFF 电路

(1) 试按下面的顺序在 $\overline{S}_d$ ,  $\overline{R}_d$ 端加信号:

$$\overline{S}_d = 0$$
 ,  $\overline{R}_d = 1$ 

$$\overline{S}_d = 1$$
,  $\overline{R}_d = 1$ 

$$\overline{S}_d = 1$$
,  $\overline{R}_d = 0$ 

$$\overline{S}_d = 1$$
,  $\overline{R}_d = 1$ 

观察并记录 FF 的 Q、 $\bar{Q}$ 端的状态,将结果填入下表 9 中,并说明在上述各种输入状态下 FF 执行的是什么功能?

表 9 RS 触发器的逻辑信号(实测)

$\overline{S}_d$	$\overline{R}_d$	Q	Q	逻辑功能
0	1	1	0	置 1
1	1	1	0	保持
1	0	0	1	置 0
1	1	0	1	保持

$\overline{S}_d$	$\overline{R}_d$	Q	Q	逻辑功能
0	1	4.09	0.17	置 1
1	1	4.10	0.17	保持
1	0	0.17	4.09	置 0
1	1	0.16	4.10	保持

表9RS触发器的实际电平(实测)

表9(仿真)

$\overline{S}_d$	$\overline{R}_{d}$	Q	Q	逻辑功能
0	1	1	0	置 1
1	1	1	0	保持
1	0	0	1	置 0
1	1	0	1	保持

基本 R-S 触发器的逻辑功能为:

当  $\bar{R}$ =0,  $\bar{S}$ =1 时, 触发器置 0。

当  $\bar{R}$ =1,  $\bar{S}$ =0 时, 触发器置 1。

当  $\bar{R}$ =1, $\bar{S}$ =1 时,触发器保持原来状态不变。

当  $\bar{R}$ =0,  $\bar{S}$ =0 时, 触发器处于不定状态。

实验结果表明,利用 74LS00 与非门组成的逻辑电路可以实现 RS 触发器的基本功能,输入输出和理论一致。

由于上一周由于疫情原因未对门电路实际输出电平进行测量,本周经过我们测试发现,实际输出高低电平存在一个电压范围,高电平约为 4.1V 左右,低电平约为 0.1V 至 0.2V,而仿真中输出则为严格的 5.0V 和 0V,仿真和实验存在一定差异。

### 仿真截图:

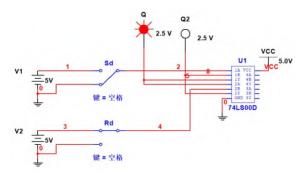


图 12 RS 触发器仿真电路图

**仿真思路:** 利用74LS00D与非门组成基本RS触发器,利用仿真二极管的亮暗情况可以直观地展示输出的数字信号。

**仿真结果:**相同输入信号下,仿真得到的输出信号和理论与实验的输出信号均相同, 仿真结果和实验结果都与RS触发器的基本功能符合地较好。

(2)当 $\bar{S}_d$ 、 $\bar{R}_d$ 都接低电平时,观察 Q、 $\bar{Q}$ 端的状态。当 $\bar{S}_d$ 、 $\bar{R}_d$ 由低电平跳为高电平时(按表 7 中跳变先后要求),注意观察 Q、 $\bar{Q}$ 端的状态,重复 6 次看 Q、 $\bar{Q}$ 端的状态是否相同,以正确理解"不定"状态的含义。将结果填入表 10 中。

 $\overline{S}_{d}$  $\bar{R}_d$ Q Q 初始状态  $\overline{S}_{a}$  先跳变 Ī, 先跳变  $\overline{S}_{a}$  先跳变 R̄ 先跳变 R̄ 先跳变  $\bar{R}_d$  先跳变 

表 10 (实测, 先后跳变)

主 10	) ( \(\frac{1}{2}\right) \(\frac{1}{2}\right) \)	<b>国叶脉变</b> /
尹Ⅱ	. ((32.30))	

	$\overline{S}_d$	$\overline{R}_d$	Q	Q
初始状态	0	0	1	1
第1次测试	1	1	0	1
第2次测试	1	1	0	1
第3次测试	1	1	0	1
第4次测试	1	1	1	0
第 5 次测试	1	1	1	0
第6次测试	1	1	1	0

	$\overline{S}_d$	$\overline{R}_{d}$	Q	Q
初始状态	0	0	1	1
$\overline{S}_d$ 先跳变	1	1	0	1
$\overline{S}_d$ 先跳变	1	1	0	1
Ī <sub>d</sub> 先跳变	1	1	0	1
$\bar{R}_{d}$ 先跳变	1	1	1	0
$ar{R}_d$ 先跳变	1	1	1	0
$ar{R}_{d}$ 先跳变	1	1	1	0

表 10 (仿真)

由于 TTL 门悬空视为高电平,若 $\overline{S}_d$  先跳变,则 RS 触发器置 0,随后 $\overline{R}_d$  先跳变,RS 触发器保持当前输出不变,因此 3 次输出结果均为 Q=0;若 $\overline{R}_d$  先跳变,则 RS 触发器置 1,随后 $\overline{R}_d$  先跳变,RS 触发器保持当前输出不变,因此 3 次输出结果均为 Q=1. 我们可以发现该过程中,RS 触发器最后的输出取决于输入端电压跳变过程的前后顺序,而非输入相同信号得到同一结果。实际使用中我们无法确定 R 和 S 端哪一段先发生跳变,因此称该状态为不定态,在实际使用中应尽量避免出现该状态。

我们更换另一种方式进行实验,我们近乎同时使得 $\bar{R}_d$ 和 $\bar{S}_d$ 跳变,此时三次实验中Q=1和Q=0的状态均出现,由于操作中我们使得 $\bar{R}_d$ 和 $\bar{S}_d$ 跳变过程一定有一个先后顺序,但不借助示波器的情况下我们无法分辨哪一端先发生跳变,因此对我们来说电压跳变过程是一个伪随机过程,最终输出结果为不定态,此时可以更好地体现 RS 触发器处于不定态时的性质。

### 仿真截图:

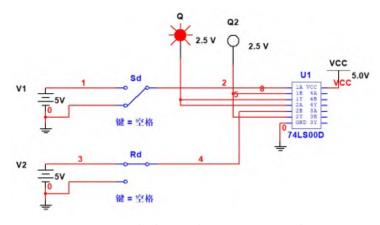


图 13 RS 触发器仿真电路图(先后跳变)

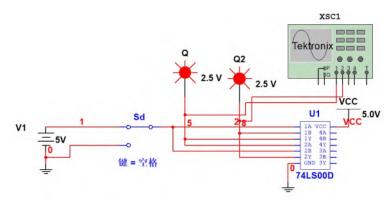


图 14 RS 触发器仿真电路图(同时跳变)

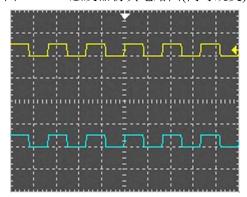


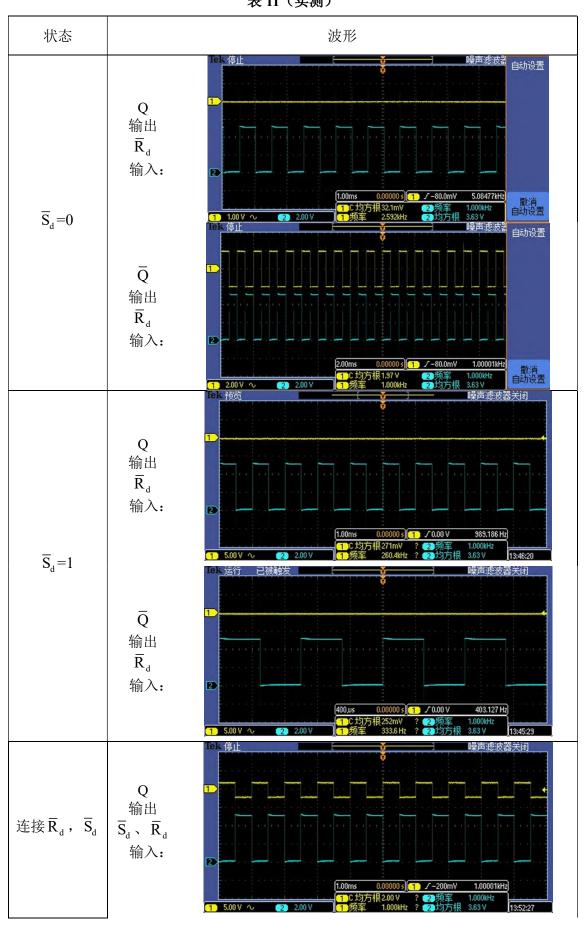
图 14 RS 触发器仿真同时跳变输出结果

仿真思路和结果:利用74LS00D与非门组成基本RS触发器,利用仿真二极管的亮暗情况可以直观地展示输出的数字信号。我们先使得RS触发器先后跳变,得到的结果和实验一致。随后我们将两端输入连接同一开关电平,使得其同时跳变,此时二极管不停闪烁,接入示波器发现其输出占空比约为50%的方波信号,且Q和Q同相,说明RS触发器此时处于不定态。

- (3)  $\overline{S}_d$  端接低电平, $\overline{R}_d$  端加脉冲(加入 1kHz、幅度 5Vpp、偏置 2.5V 方波脉冲)。
- (4)  $\bar{S}_a$  端接高电平, $\bar{R}_a$  端加脉冲(加入 1kHz、幅度 5Vpp、偏置 2.5V 方波脉冲)。
- (5) 连接 $\overline{R}_d$ ,  $\overline{S}_d$ , 并加脉冲 (加入 1kHz、幅度 5Vpp、偏置 2.5V 方波脉冲)。

记录并观察(3)、(4)、(5)三种情况下,输入脉冲、Q、 $\overline{Q}$ 端的波形。从中你能 否总结出基本 R-S FF 的 Q 或 Q 端的状态改变和输入端  $\overline{S}_d$ 、 $\overline{R}_d$  的关系。将结果填入表 11 中。

表 11 (实测)



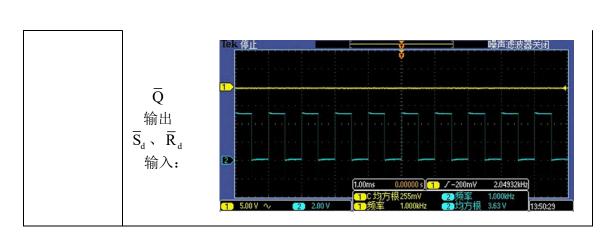
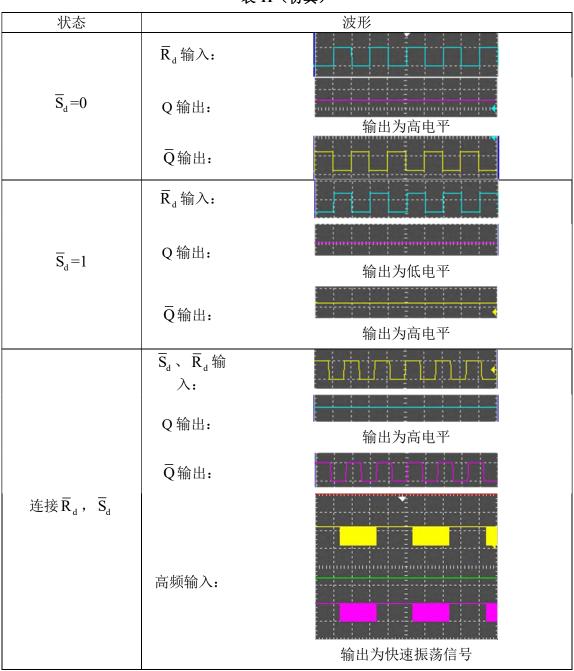


表 11 (仿真)



当 $\bar{S}_d$ =0时,若 $\bar{R}_d$ =1则RS触发器置1,若 $\bar{R}_d$ =0则RS触发器不定,输出结果为Q输出波形为高电平(由于示波器为交流耦合模式,去除了偏置信号,显示测量C方均根数据即电压有效值并非真实电压有效值), $\bar{Q}$ 为输入信号反相。当 $\bar{S}_d$ =1时,若 $\bar{R}_d$ =1则RS触发器保持,若 $\bar{R}_d$ =0则RS触发器置0,因此输出的Q恒为低电平, $\bar{Q}$ 恒为高电平,RS触发器处于**正常工作**状态。连接 $\bar{R}_d$ , $\bar{S}_d$ 时,RS触发器在不定态和保持之间不断切换,因此有几种可能:Q输出为高电平, $\bar{Q}$ 输出为输入信号的反相方波; $\bar{Q}$ 输出为高电平,Q输出为输入信号的反相方波;Q输出为高电平等现象,这几种现象在实验中都有出现,但并没有实际的应用价值,实际实验中出现哪一种现象取决于电路参数的微小**非对称性**。

#### 仿真截图:

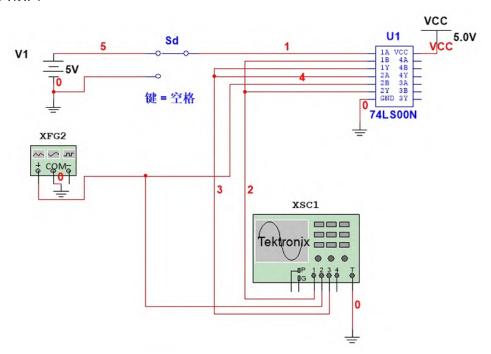


图 15 RS 触发器输入波形仿真电路图

**仿真思路和结果:** 利用 74LS00N 与非门组成基本 RS 触发器,利用示波器观察输入输出波形。得到的输出结果与实验相同,然而连接 $\bar{\mathbf{R}}_{d}$ , $\bar{\mathbf{S}}_{d}$ 在仿真中能够看到输出信号高频振荡的现象,推测是由于仿真电路具有高对称性,因此带来数值计算结果快速跳变,当给与非门其中一端添加相位延迟后,高频振荡消失。

## 2. 维持-阻塞型 D 触发器功能测试

双 D 型正边沿维持-阻塞触发器 74LS74 的逻辑符号如图 16 所示。

图中 $\overline{S}_d$ 、 $\overline{R}_d$ 端为异步置 1 端,置 0 端(或称异步置位,复位端)。CP 为时钟脉冲端。

试按下面步骤做实验:

- (1) 分别在 $\overline{S}_d$ 、 $\overline{R}_d$ 端加低电平,观察并记录 Q、 $\overline{Q}$ 端的状态。
- (2)令 $\overline{S}_d$ 、 $\overline{R}_d$ 端为高电平,D端分别接高,低电平,用单脉冲作为 CP,观察并记录当 CP 为 0、 $\uparrow$ 、1、 $\downarrow$ 时 Q端状态的变化。

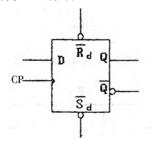


图 16 D FF 逻辑符号

(3) 当 $\overline{S}_d$ = $\overline{R}_d$ =1、CP=0(或 CP=1),改变 D 端信号,观察 Q 端的状态是否变化?整理上述实验数据,将结果填入表 12 中。

$\overline{S}_d$	$\overline{R}_d$	СР	D	Q <sup>n</sup>	Q <sup>n+1</sup>		
0	1	X	X	0	1		
U	1	Λ	Λ	1	1		
1	0	X	X	0	0		
1	U	Λ	Λ Λ	1	0		
1	1		0	0 0			
1	1	<u>'</u>	U	1	0 0 0 0 1 1 0		
1	1	Г	1	0	1		
1	1	<b>י</b>	1	1	1		
1	1	7	0	0	0		
1	1		U	1	1		
1	1 1 7	7	1	0	0		
1	1	L	1	1	1		

表 12 (实测)

			(14)//					
$\overline{S}_d$	$\overline{R}_{\text{d}}$	СР	D	Q <sup>n</sup>	$Q^{n+1}$			
0	1	X	X	0	1			
U	1	Λ	Λ	1	1			
1	0	X	X	0	0			
1	0	, A	Λ	1	0			
1	1 1		0	0	0			
1	1	J	U	1	0			
1	1		1	0	1			
1	1	Ĵ	1	1	1			
1	1	¬.	0	0	0			
1	1	L	U	1	1			
1	1	7	1	0	0			
1	1		1	1	0 0 1 1 0			

表 12 (仿真)

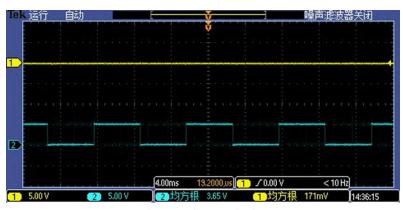


图 17 维持-阻塞型 D 触发器(D=0)



图 18 维持-阻塞型 D 触发器(D=1)

实验观察到,在上升沿有效的 D 触发器中,若 CP 由 0 变 1 时,D=O,则  $Q^{n+1}=0$ ,而若 CP 由 0 变 1 时,D=I,则  $Q^{n+1}=1$ ,若向触发器输入下降沿,则触发器状态不发生变化。因此在时钟脉冲作用下,D 触发器状态的变化仅取决于输入信号 D,而与触发器现态无关。

## 仿真截图:

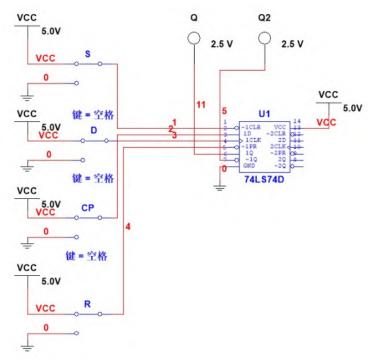
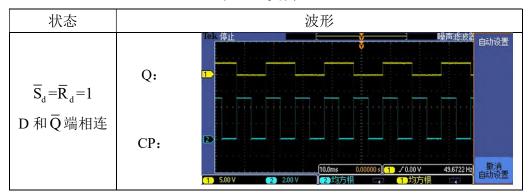


图 19 维持-阻塞型 D 触发器仿真电路图

**仿真思路和结果:** 利用 74LS74 进行维持-阻塞型 D 触发器仿真,利用发光二极管元件观察输入输出信号,得到的输出结果与实验相同。仿真结果验证了在时钟脉冲作用下,D 触发器状态的变化仅取决于输入信号 D,而与触发器现态无关。

(4)令 $\overline{S}_d$ = $\overline{R}_d$ =1,将 D 和 $\overline{Q}$ 端相连,CP 加连续脉冲(加入 1kHz、幅度 5Vpp、偏置 2.5V 方波脉冲),用双踪示波器观察并记录 Q 相对于 CP 的波形,填入表 13 中。

## 表 13 (实测)



## 表 13 (实测)

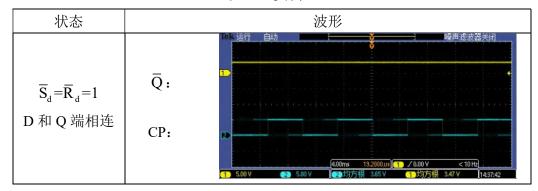
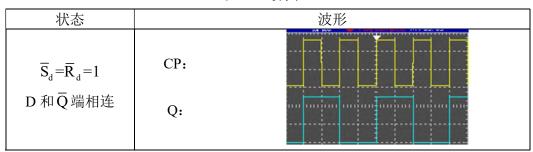


表 13 (仿真)



## 实验分析:

当 D 和  $\overline{Q}$  端相连,CP 信号每到来一个上升沿,D 触发器翻转一次;当 D 和 Q 端相连,D 触发器始终保持原状态不变,我们通过改变 D 端和  $\overline{Q}$  或 Q 端的连接方式,从而实现了 T 触发器的基本功能,最终输出为 CP 的 1/2 倍频的方波。

## 仿真截图:

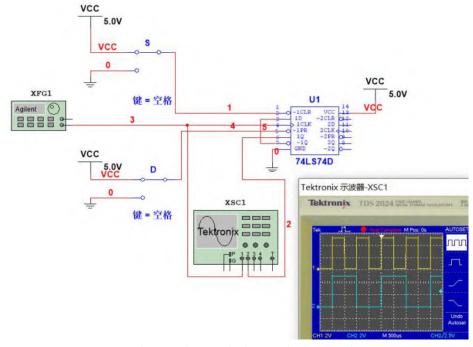


图 20 维持-阻塞型 D 触发器仿真电路图(波形)

**仿真思路和结果:** 利用 74LS74 进行维持-阻塞型 D 触发器仿真,利用示波器元件观察输入输出波形,得到的输出结果与实验相同。仿真结果验证了当 D 和  $\overline{Q}$  端相连,CP 信号每到来一个上升沿,D 触发器翻转一次,从而实现了输出脉冲信号的 1/2 倍频的功能。

## 3. 负边沿 J-K 触发器功能测试

双 J-K 负边沿触发器 74LSII2 芯片的逻辑符号如图 21 所示。

自拟实验步骤,测试其功能,并将结果填入表 14 中。若令 J=K=1 时,CP 端加连续脉冲(加入 1kHz、幅度 5Vpp、偏置 2.5V 方波脉冲),用双踪示波器观察  $Q\sim CP$  波形,将结果填入表 15 中。

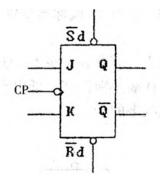


图 21 J-K FF 逻辑符号

表 14 (实测)

$\overline{S}_d$	$\overline{R}_{d}$	СР	J	K	Q <sup>n</sup>	$Q^{n+1}$
0	1	X	X	X	X	1
1	0	X	X	X	X	0
1	1	7_	0	X	0	0
1	1		1	X	0	1
1	1	7	X	0	1	1
1	1	7_	X	1	1	0

丰	11	(仿真)
$\alpha$	14	くいり

$\overline{S}_d$	$\overline{R}_{\text{d}}$	СР	J	K	Q <sup>n</sup>	$Q^{n+1}$
0	1	X	X	X	X	1
1	0	X	X	X	X	0
1	1	7	0	X	0	0
1	1	_	1	X	0	1
1	1	7_	X	0	1	1
1	1	T	X	1	1	0

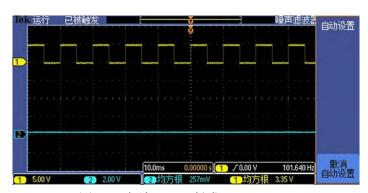


图 22 负边沿 J-K 触发器(J=0,Q=0)



图 23 负边沿 J-K 触发器(J=1,Q=0)

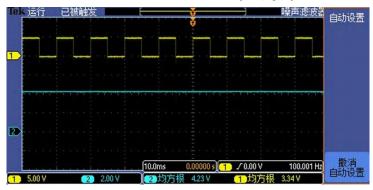


图 24 负边沿 J-K 触发器(K=0,Q=1)

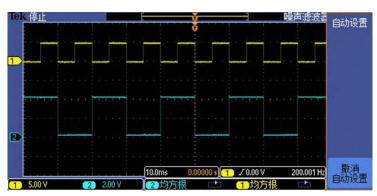


图 25 负边沿 J-K 触发器(K=1,Q=1)

J-K 触发器的特性方程: Qn+1=JQn+KQn

当 J=0,Q=0 时,Qn+1=0,每当一个下降沿到来时 JK 触发器保持低电平输出不变(如图 22); 当 J=1,Q=0 时,Qn+1= $\overline{Q}_n$ ,每当一个下降沿到来时 JK 触发器翻转一次(如图 23); 当 K=0,Q=1 时,Qn+1=1 每当一个下降沿到来时 JK 触发器保持低电平输出不变(如图 24); 当 K=0,Q=1 时,Qn+1= $\overline{Q}_n$ ,每当一个下降沿到来时 JK 触发器翻转一次(如图 25)。实验结果和理论结果一致。

## 仿真截图:

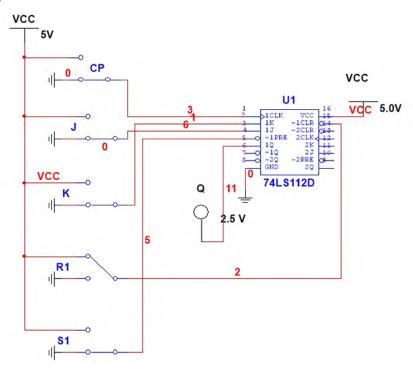
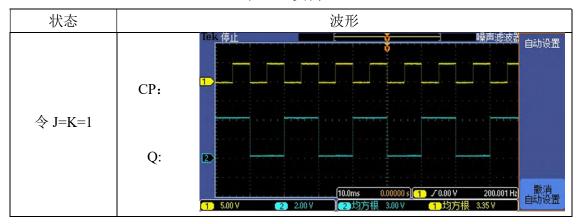


图 26 负边沿 J-K 触发器仿真电路

**仿真思路和结果:** 利用 74LS112 进行 JK 触发器仿真,利用发光二极管元件观察输入输出信号,得到的输出结果与实验相同。仿真结果验证了 J-K 触发器的特性方程满足:  $Qn+1=J\bar{Q}_n+\bar{K}Qn$ 。

## 表 15 (实测)



## 表 15 (仿真)

状态	波形						
令 J=K=1	CP:						
V K I	Q:	•					

## 实验分析:

J-K 触发器的特性方程:  $Qn+1=J\overline{Q}_n+\overline{K}Qn$ ,当 J=K=1 时, $Qn+1=\overline{Q}_n$ ,因此此时 JK 触发器变为 T'触发器,每当一个下降沿到来时,J-K 触发器翻转一次,因此最终输出为 CP 信号的 1/2 倍频的方波信号。

## 仿真截图:

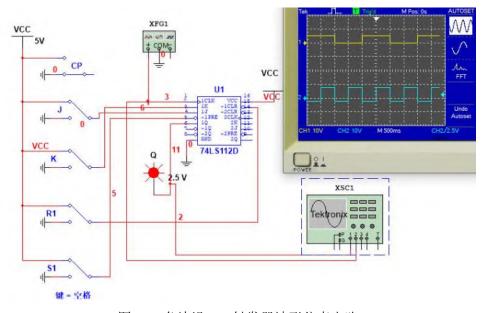


图 27 负边沿 J-K 触发器波形仿真电路

**仿真思路和结果:** 利用 74LS112 进行 JK 触发器仿真,利用示波器元件观察输入输出波形,得到的输出结果与实验相同。仿真结果验证了 J-K 触发器的特性方程满足:  $Qn+1=J\overline{Q}_n+\overline{K}Qn$ ,当 J=K=1 时,JK 触发器变为 T的发器。

## 4. 译码器功能测试

将74LS139译码器按图28接线,按表16输入电平分别置位,填输出状态表。

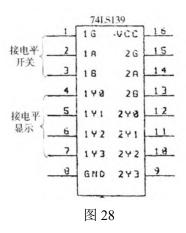


表 16 (实测)

	输入			—————————————————————————————————————					
使能	选	择		<b>物</b> 出					
G	В	A	$\overline{\mathrm{Y}}_{0}$	$\overline{\mathrm{Y}}_{\mathrm{l}}$	$\overline{Y}_2$	$\overline{Y}_3$			
Н	X	X	1	1	1	1	X		
L	L	L	0	1	1	1	0		
L	L	Н	1	0	1	1	1		
L	Н	L	1	1	0	1	2		
L	Н	Н	1	1	1	0	3		

表 16 (仿真)

	输入			输出			十进制数	
使能	选	择		制 出				
G	В	A	$\overline{Y}_0$	$\overline{\mathrm{Y}}_{\mathrm{l}}$	$\overline{\mathrm{Y}}_{2}$	$\overline{\mathrm{Y}}_{3}$		
Н	X	X	1	1	1	1	X	
L	L	L	0	1	1	1	0	
L	L	Н	1	0	1	1	1	
L	Н	L	1	1	0	1	2	
L	Н	Н	1	1	1	0	3	

译码器一般是一种较少输入变为较多输出的器件,其可以将输入二进制代码的状态翻译成输出信号。本次实验使用的是 2 线-4 线译码器,即将输入的二进制数信息转化为四位二进制输出信号。使能端可以控制译码器工作状态,当使能端输入高电平,译码器停止工作,各端口输出信号均为 1,实验结果和理论 2-4 线译码器功能相同。

### 仿真截图:

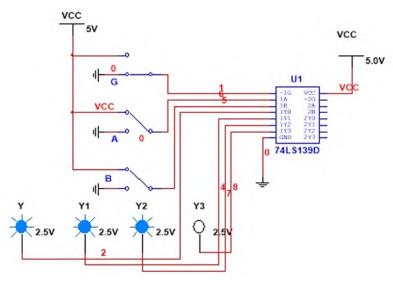


图 29 2线-4线译码器仿真电路

**仿真思路和结果:** 利用 74LS139 进行 2 线-4 线译码器仿真,利用发光二极管元件 观察输入输出信号,得到的输出结果与实验相同。仿真结果验证了 2 线-4 线译码器可以 将输入的二进制数信息转化为四位二进制输出信号。

### 5. 数据选择器的测试及应用

- (1)将双 4 选 1 数据选择器 74LS153 参照图 30 接线,测试其功能并填写功能表(表 17)。
- (2) 将学习机脉冲信号源中固定连续脉冲 4 个不同频率的信号接到数据选择器 4 个输入端,将选择端置位,使输出端可分别观察到 4 种不同频率脉冲信号 (表 18)。
  - (3) 分析上述实验结果并总结数据选择器作用。

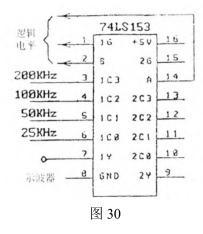


表 17 (实测)

选	<b>泽端</b>		数据轴	俞入端		输出控制	输出
В	A	$C_0$	$C_1$	$C_2$	$C_3$	G	Y
X	X	X	X	X	X	Н	0
L	L	L	X	X	X	L	0
L	L	Н	X	X	X	L	1
L	Н	X	L	X	X	L	0
L	Н	X	Н	X	X	L	1
Н	L	X	X	L	X	L	0
Н	L	X	X	Н	X	L	1
Н	Н	X	X	X	L	L	0
Н	Н	X	X	X	Н	L	1

## 表 17 (仿真)

选打	<b>泽端</b>		数据轴	据输入端		输出控制	输出
В	A	$C_0$	$C_1$	$C_2$	$C_3$	G	Y
X	X	X	X	X	X	Н	0
L	L	L	X	X	X	L	0
L	L	Н	X	X	X	L	1
L	Н	X	L	X	X	L	0
L	Н	X	Н	X	X	L	1
Н	L	X	X	L	X	L	0
Н	L	X	X	Н	X	L	1
Н	Н	X	X	X	L	L	0
Н	Н	X	X	X	Н	L	1

## 实验分析:

数据选择器是一种可以从多个模拟或数字输入信号中选择一个信号进行输出的器件,可以通过控制端来选择其中一个信号被选择作为输出,从而实现总线复用的功能。使能端可以控制数据选择器工作状态,当使能端输入高电平,数据选择器停止工作。实验中通过 AB 选择端,可以控制数据选择器的输出端和某一数据输入端输出相同。

## 仿真截图:

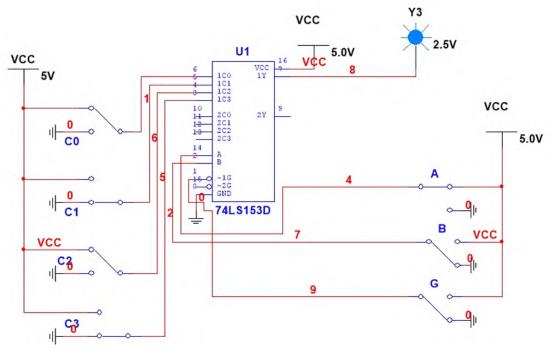


图 31 数据选择器仿真电路

**仿真思路和结果:** 利用 74LS153 进行数据选择器仿真,利用发光二极管元件观察输入输出信号,得到的输出结果与实验相同。仿真结果验证了控制端来选择其中一个信号被选择作为输出。

输出控制	选	选择端 4路输入方波信号频率(KHz)				输出方波信号 频率(KHz)	
G	В	A	$C_0$	$\mathbf{C}_1$	$C_2$	$C_3$	Y
L	L	L	25	50	100	200	23.48
L	L	Н	25	50	100	200	47.02
L	Н	L	25	50	100	200	94.07
L	Н	Н	25	50	100	200	188.1

表 18 利用四路脉冲(实测)

表 18 利用信号发生器 (实测)

输出控制	选	择端	4 路输入方波信号频率(KHz)				输出方波信号 频率(KHz)
G	В	A	$C_0$	$\mathbf{C}_1$	$C_2$	$C_3$	Y
L	L	L	25	50	100	200	25.00
L	L	Н	25	50	100	200	50.00
L	Н	L	25	50	100	200	100.0
L	Н	Н	25	50	100	200	200.0

耒	18	(仿真)
10	10	へ 四 夫ノ

输出控制	选择端		4 路输入方波信号频率(KHz)				输出方波信号 频率(KHz)	
G	В	A	$C_0$	$\mathbf{C}_1$	$C_2$	$C_3$	Y	
L	L	L	25	50	100	200	25.0	
L	L	Н	25	50	100	200	50.0	
L	Н	L	25	50	100	200	100.02	
L	Н	Н	25	50	100	200	200.02	

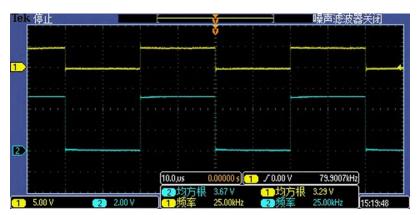


图 32 数据选择器输出频率(25.0KHz)

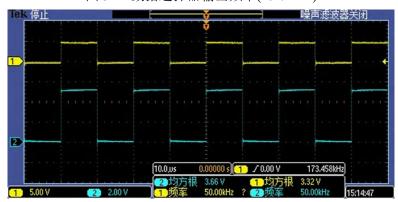


图 33 数据选择器输出频率(50.0KHz)

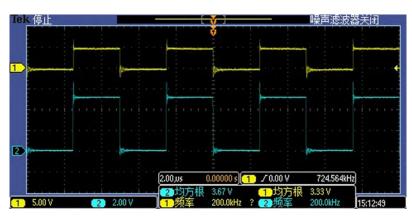


图 34 数据选择器输出频率(100.0KHz)

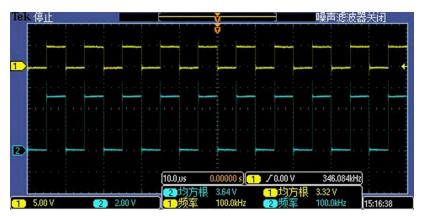


图 35 数据选择器输出频率(200.0KHz)



图 36 四路固定脉冲信号源

理论上来说,数据选择器输出信号和被选择的输入信号端信号一致,因此输入信号的频率决定输出信号的频率,实验中若利用四路脉冲进行实验,利用示波器测量其输出 频率,虽然此时输入输出信号频率依然相等,但此时发现其输出频率并不严格等于设定的频率。因此我们也使用了信号发生器作为信号源进行实验,最终得到的结果为输出信号频率和预设频率严格一致。

## 仿真截图:

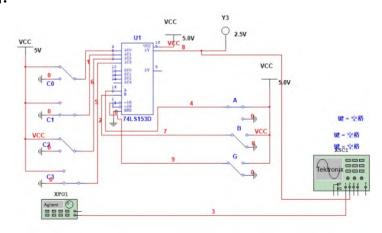


图 37 数据选择器仿真电路

**仿真思路和结果:** 利用 74LS153 进行数据选择器仿真,利用示波器元件观察输入输出信号频率,得到的输出结果与实验相同。

## 6. 探究:由2线-4线译码器组成3线-8线译码器

我们将双 2-4 线译码器转换为 3-8 线译码器,转换电路图如图 38 所示,转换后的 3-8 线译码器测试数据如表 19 所示。

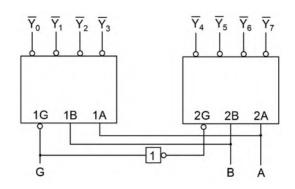


图 38 双 2-4 线译码器转换为 3-8 线译码器电路图

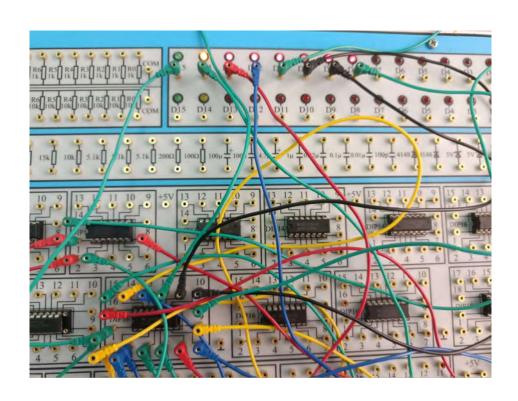


图 39 双 2-4 线译码器转换为 3-8 线译码器实验电路

	输	入			输			出		
G	В	Α	$\overline{Y_0}$	$\overline{Y_1}$	$\overline{Y_2}$	$\overline{Y_3}$	$\overline{Y_4}$	$\overline{Y}_5$	$\overline{Y_6}$	$\overline{Y_7}$
0	0	0	0	1	1	1	1	1	1	1
0	0	1	1	0	1	1	1	1	1	1
0	1	0	1	1	0	1	1	1	1	1
0	1	1	1	1	1	0	1	1	1	1
1	0	0	1	1	1	1	0	1	1	1
1	0	1	1	1	1	1	1	0	1	1
1	1	0	1	1	1	1	1	1	0	1
1	1	1	1	1	1	1	1	1	1	0

表 19 (实测)

当G为低电平时,译码器 1 开启,译码器 2 停止工作,此时译码输出低 4 位的信号值。当G为高电平时,译码器 2,译码器 1 停止工作,此时译码输出高 4 位。3-8 线译码器可以把二进制按信号序号的数字含义直接译码输出,控制输入信号可达八位,其中G为输入的最高位,B为中位,C为低位。我们巧妙地利用了使能端的功能将双 2-4 线译码器转换为 3-8 线译码器。

### 7. 探究:触发器功能转换

将Q端和D端相连,可以将D触发器转化为T'触发器,如图40所示。

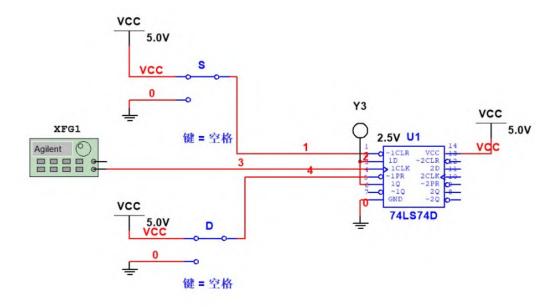


图 40 D 触发器转化为 T'触发器仿真

将Q端和D端通过异或门相连,可以将D触发器转化为T触发器,如图41所示。

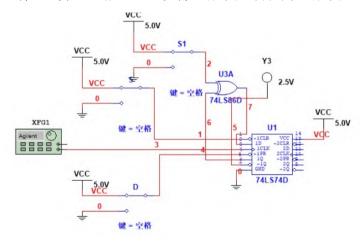


图 41 D 触发器转化为 T 触发器仿真

将 J 端和 K 端均输入 1,可以将 JK 触发器转化为 T'触发器,如图 42 所示。

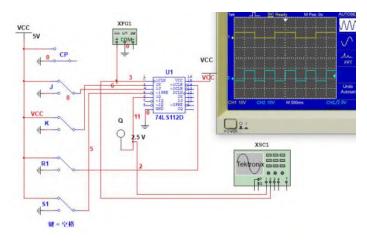


图 42 JK 触发器转化为 T'触发器仿真

将 J 端和 K 端相连,可以将 JK 触发器转化为 T 触发器,如图 43 所示。

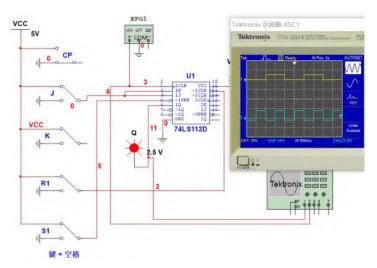


图 43 JK 触发器转化为 T 触发器仿真

## 四、实验结论

1. 本次实验对RS触发器,D触发器,JK触发器,以及利用JK触发器组成了T'触发器进行测量,我们可以将这几种触发器的规律总结如下:

①基本 R-S 触发器是较基础的触发器,可以组成其他功能更为复杂的触发器。 $\bar{S}_d$ 、 $\bar{R}_d$ 分别为置 1 和置 0 端,当其为低电平时有效,两者为高电平时保持,不允许两者同时为低电平,此时称为不定态,电路的具体输出和电路的对称性有关。

特征方程:

$$Q^{n+1} = S + \bar{R}Q^n$$
$$R \cdot S = 0$$

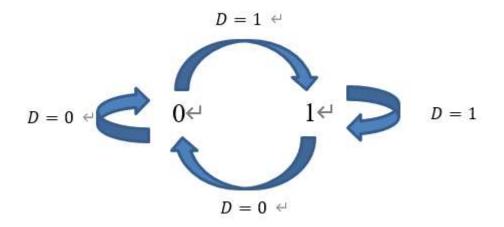
第二个方程为约束条件。 状态转移图:

②D 触发器的输出与**D**端输入相同特征方程:

$$O^{n+1} = D$$

CP 上升沿时有效。

状态转移图:

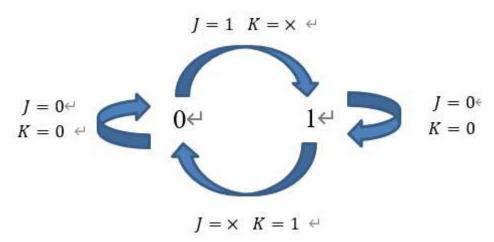


③J-K 触发器与 R-S 基本触发器相比没有约束条件,J、K类似于置 1 和置 0 端,当 其为高电平是有效,两者不同时,J为高电平,则置 1,K为高电平,则置 0;两者都为 0 时保持,都为 1 时翻转。

特征方程:

$$Q^{n+1} = J\overline{Q^n} + \overline{K}Q^n$$

CP 下降沿时有效。



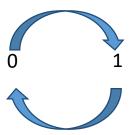
④T'触发器是 J-K 触发器两个输入端都为 1 的情况, CP 下降沿到来时,则翻转,可当作计数器。

特征方程:

$$O^{n+1} = \overline{O^n}$$

CP 下降沿时有效。

状态转移图



2.本次实验对译码器和数据选择器进行实验,译码器一般是一种较少输入变为较多输出的器件,其可以将输入二进制代码的状态翻译成输出信号。表达式为:

$$\overline{\boldsymbol{Y}_0} = \overline{A}\overline{B}, \ \overline{\boldsymbol{Y}_1} = \overline{A}\overline{B}, \ \overline{\boldsymbol{Y}_2} = \overline{A}\overline{B}, \ \overline{\boldsymbol{Y}_0} = \overline{A}\overline{B}$$

数据选择器是一种可以从多个模拟或数字输入信号中选择一个信号进行输出的器件,可以通过控制端来选择其中一个信号被选择作为输出,从而实现总线复用的功能。

表达式为:

$$Y = C_0 \overline{A} \overline{B} + C_1 \overline{A} B + C_2 A \overline{B} + C_3 A B$$

使能端可以控制器件是否正常工作,通过使能端的利用我们将2-4线译码器转化为3-8线译码器。

## 五、课后思考题

1.写出实验内容3的实验步骤及表达式

## 实验步骤:

- ①将 $\bar{S}_d$ 接低电平, $\bar{R}_d$ 接高电平,观察Q端的输出情况。
- ②将 $\bar{R}_d$ 接高电平, $\bar{S}_d$ 接低电平,观察Q端的输出情况。
- ③将 $\bar{S}_d$ 、 $\bar{R}_d$ 都接高电平,在调节Q端输出为 0 的情况下,分别调节J端为 0 或 1,观察Q端输出情况;在调节Q端输出为 1 的情况下,分别调节K端为 0 或 1,观察Q端输出情况。

### 表达式:

没有异步置位端的 JK 触发器逻辑表达式为

$$Q^{n+1} = I\overline{Q^n} + \overline{K}Q^n$$

结合异步置位端的特点,可以写出

$$\begin{split} Q^{n+1} &= \overline{\overline{S_d} \cdot \overline{J} \overline{Q^n} + \overline{K} Q^n} \cdot \overline{R_d} \\ &= (S_d + J \overline{Q^n} + \overline{K} Q^n) \cdot \overline{R_d} \end{split}$$

### 六、参考文献

- [1] 电子技术基础实验[M]. 2022.
- [2] 姜桥,邢彦辰,曲伟,王振力,郭宏,姜波.电子技术基础[M].人民邮电出版社:, 201309.285.

# 《电子技术实验》课程实验报告

学院: 物理学院 专业: 物理学类 年级: 20级

实验人姓名 (学号): 罗俊平 (19319086)

2022 年 5 月 6 日 下午

## 实验九 时序电路测试

**报告摘要:** 本实验对了4位异步二进制加法计数器、4位异步二进制减法计数器、异步二-十进制加法计数器、基础环形计数器和自启动环形计数器五种时序电路理论分析、仿真模拟和实验验证,三者分析结果能够相互印证。本实验通过对不同时序电路的设计分析和实验测试,实践了时序逻辑电路的设计流程,总结了同步时序电路和异步时许电路的特点,加深了对电路自启动功能的理解。

关键词: 时序电路;计数器;自启动功能;Multisim软件

## 一、实验目的

- 1. 掌握常用时序电路分析、设计和测试方法
- 2. 熟悉计数器的工作原理、逻辑功能和使用方法

#### 二、实验原理

时序逻辑电路一般分为两大类,即同步时序逻辑电路和异步时序逻辑电路。

同步时序逻辑电路的特点为: 电路状态改变时, 电路中要更新状态的触发器同步翻转。其状态的改变是受同一时钟脉冲控制的。各个触发器的 CP 信号都是输入时钟脉冲。

异步时序逻辑电路的特点为: 电路状态改变时, 电路中要更新状态的触发器有的先翻转, 有的后翻转, 是异步翻转的。其状态的改变有的受输入时钟脉冲控制, 有的受其它触发器输出控制。触发器的 CP 信号有的为输入时钟脉冲, 有的为其它触发器输出信号。

计数器是数字系统中使用最多的时序逻辑器件,它不仅能用于对时钟脉冲进行技术,还可用于分频、定时、产生节拍脉冲和序列脉冲,以及进行数字计算等。

计数器的类型很多,按计数器中触发器翻转是否同步分为同步计数器和异步计数器;按计数时时递增还是递减分为加法计数器、减法计数器和可逆计数器;按计数器中数字的编码方式分为二进制计数器、十进制计数器和任意(N)进制计数器。

以3位二进制异步加法计数器为例,说明二进制异步加法计数器的构成方法和连接规律。

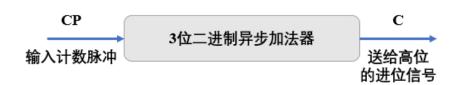


图 1 3 位二进制异步加法计数器示意图

## 2.1. 结构示意图与状态图

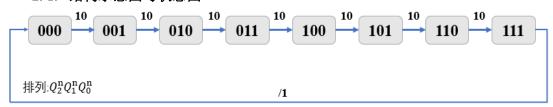


图 2 3 位二进制异步加法计数器状态图

## 2.2 选择触发器,求时钟方程,输出方程和状态方程。

(1) 选择触发器

选用3个CP时钟脉冲下降沿触发的边沿J-K触发器。

- (2) 求时钟方程
- ①根据状态图画出时序图

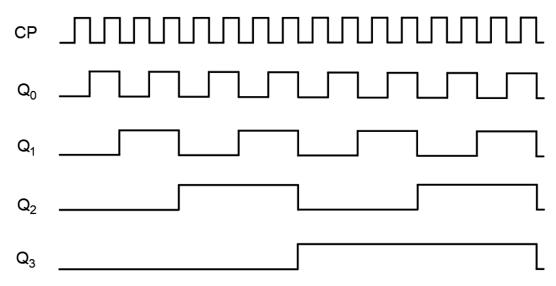


图 3 位二进制异步加法计数器时序图

### ②选择时钟信号

从上面所示的时序图可知,应选择 $CP_0 = CP$ ;  $CP_1 = Q_0$ ;  $CP_2 = Q_1$ 

### (3) 求解出方程

根据状态图,可以直接得到 $C = Q_2^n Q_1^n Q_0^n$ 

### (4) 求状态方程

观察时序图和时钟方程,发现三个时钟触发器均应为T'型,据此可得到状态方程。

$${Q_0}^{n+1} = \overline{{Q_0}^n}$$

CP下降沿时刻有效。

$${Q_1}^{n+1} = \overline{{Q_1}^n}$$

 $Q_0$ 下降沿时刻有效。

$${Q_2}^{n+1} = \overline{{Q_2}^n}$$

 $Q_1$ 下降沿时刻有效。

## 2.3. 求驱动方程

由于选用的是时钟脉冲下降沿触发的边沿 J-K 触发器, 其特性方程为

$$Q^{n+1} = J\overline{Q^n} + \overline{K}Q^n$$

转换成T'触发器 (即J = K = 1),同时变换状态方程形式为

$$Q^{n+1} = 1 \cdot \overline{Q^n} + \overline{1} \cdot Q^n$$

比较状态方程与特性方程,即可得到驱动方程为:  $J_0=K_0=1;\ J_1=K_1=1;\ J_2=K_2=1.$ 

### 2.4. 画逻辑电路图

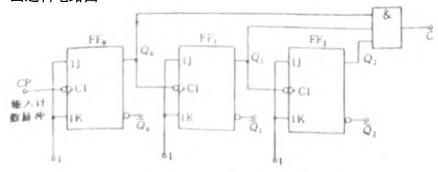


图 4 3 位二进制异步加法计数器逻辑电路图[1]

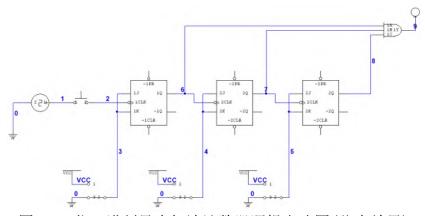


图 5 3 位二进制异步加法计数器逻辑电路图(仿真效果)

从电路结构看,二进制异步加法计数器使用的单元电路是T'触发器,从连接规律看, 高位触发器的时钟信号来自低位触发器的输出。

### 三、实验内容

Table 3.1: 仿真参数

	Table 5.1. 份共多效						
软件/元件	参数						
Multisim	14.0.593						
数据库版本	14.0.a						
二输入与非门	74LS00D						
三输入与非门	74LS10D						
D触发器	74LS74D						
J-K 触发器	74LS112D						
译码器	74LS47D						
·	·						

Table 3.2: 实验仪器型号

仪器	型号	
示波器	MSO 2022b(200MHz 1GS/s)	_
模拟电路实验箱	TPE-D	
二输入与非门	SN74LS00N	
三输入与非门	SN74LS10N	
JK 触发器	SN74LS73AN	
D触发器	SN74LS74AN	

# 1. 异步二进制计数器:

## (1) 按图6接线。

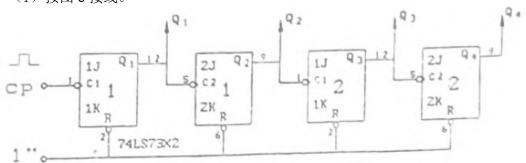


图 6 4 位二进制异步加法计数器逻辑电路图[1]

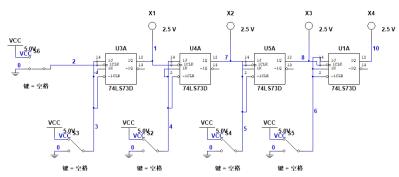


图 7 4 位二进制异步加法计数器逻辑电路图(逻辑电路仿真)由 CP 端输入单脉冲,测试并记录 $Q_1 \sim Q_4$ 端状态.

表 1	异步二进制加法计数器输入	.单脉冲时 <i>0</i> .~	· <b>O</b> <sub>4</sub> 端状态记录表
~~~ I		·   /4/1/1   1   4   6	Q 4-10 1 (10) (10) (10)

CP	$Q_4$	$Q_3$	$Q_2$	$Q_1$	十进制数
0	0	0	0	0	0
1	0	0	0	1	1
2	0	0	1	0	2
3	0	0	1	1	3
4	0	1	0	0	4
5	0	1	0	1	5
6	0	1	1	0	6
7	0	1	1	1	7
8	1	0	0	0	8
9	1	0	0	1	9
10	1	0	1	0	10
11	1	0	1	1	11
12	1	1	0	0	12
13	1	1	0	1	13
14	1	1	1	0	14
15	1	1	1	1	15
16	0	0	0	0	0(初态)

(2) 由 CP 端输入单脉冲,测试并记录 $Q_1 \sim Q_4$ 端波形.

# 波形图:

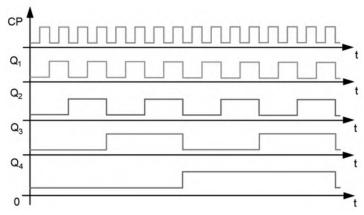


图 8 4位二进制异步加法计数器输出波形图

### 实验分析:

本实验使用的是负沿触发的双 J-K 触发器 74LS73D,连接方法为 JK 触发器 J 端和 K 端均接高电平,组成 T'触发器使用。T'触发器在下升沿到来实现对原状态的反转,其余时候处于维持状态,单个 T'触发器可以用于实现二分频功能,而四个 T'触发器级连便实现了二分频、四分频、八分频和十六分频的功能,因此实验测得 Q0,Q1,Q2,Q3 输出端波形为 CP 输入波形的二分频、四分频、八分频和十六分频波形。最终所组成的异步二进制加法计数器在每一个时钟信号 CP 下降沿到来时增加 1,由状态转换真值表可以得到其状态转换图如下图所示。

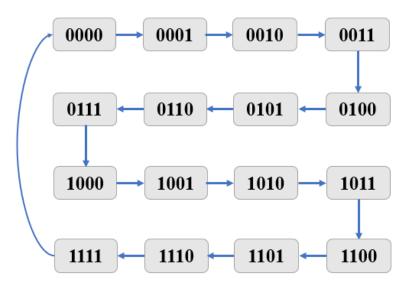


图 9 4 位二进制异步加法计数器状态转换图

Q1Q0 Q3Q2	00	01	11	10	Q1Q0 Q3Q2	00	01	11	I
00	0	0	0	0	00	0	0	1	
01	0	0	1	0	01	1	1	0	
11	1	1	0	1	11	1	1	0	
10	1	1	1	1	10	0	0	1	
		$Q_3^{n+1}$					$Q_2^{n+1}$	l	
Q1Q0 Q3Q2	00	01	11	10	Q1Q0 Q3Q2	00	01	11	
00	0	1	0	1	00	1	0	0	
01	0	1	0	1	01	1	0	0	
11	0	1	0	1	11	1	0	0	
10	0	1	0	1	10	1	0	0	
		$Q_1^{n+1}$					$Q_0^{n+1}$	ı	

图 10 4 位二进制异步加法计数器卡诺图

利用状态转换真值表,我们可以画出卡诺图,进而写出逻辑表达式:

$$\begin{split} \mathbf{Q}_3^{\mathbf{n}+1} &= Q_3^n (\overline{Q_1^n} + \overline{Q_2^n} + \overline{Q_0^n}) + \overline{Q_3^n} Q_2^n Q_1^n Q_0^n \\ \mathbf{Q}_2^{\mathbf{n}+1} &= Q_2^n (\overline{Q_1^n} + \overline{Q_0^n}) + \overline{Q_2^n} Q_1^n Q_0^n \\ \mathbf{Q}_1^{\mathbf{n}+1} &= \overline{Q_1^n} Q_0^n + \overline{Q_0^n} Q_1^n \end{split}$$

$$Q_0^{n+1} = \overline{Q_0^n}$$

## 仿真截图:

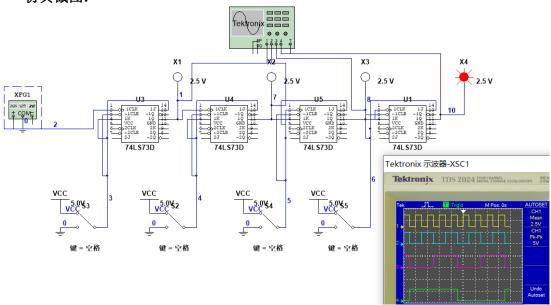


图 11 4 位二进制异步加法计数器仿真电路

### 仿真思路与分析:

由于实验中只有双通道示波器,无法同时得到四波形的输出图像,然而仿真中可以使用逻辑分析仪,因此可以同时输出 Q0,Q1,Q2,Q3 的波形。我们将 JK 触发器的 J 端, K 端和清零端均接高电平端,组成 T'触发器,并进行级连最终组成 4 位二进制异步加法计数器。

#### 仿真结果:

仿真测得的状态转换真值表与实验结果一致,在此不再赘述。

由于仿真可以使用逻辑分析仪,因此我们将电路接入连续脉冲,得到 Q0,Q1,Q2,Q3 的波形图,与我们实验中利用状态转换真值表绘制的波形图一致。

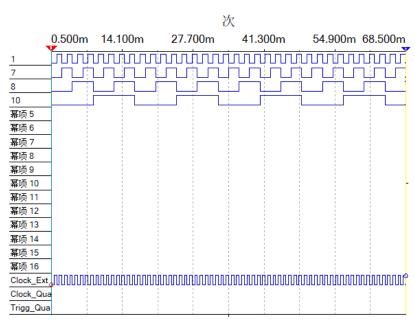


图 12 4 位二进制异步加法计数器输出波形图

(3) 试将异步二进制加法计数改为减法计数(按图 13 连接),参考加法计数器要求实验并记录。

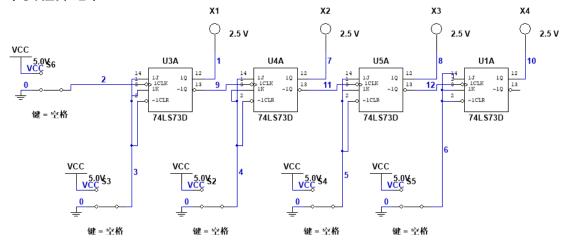


图 13 4 位二进制异步减法计数器逻辑电路图(逻辑电路仿真)表 2 异步二进制减法计数器输入单脉冲时 01~04端状态记录表

CP	$Q_4$	$Q_3$	$Q_2$	$Q_1$	十进制
					数
0	0	0	0	0	0
1	1	1	1	1	15
2	1	1	1	0	14
3	1	1	0	1	13
4	1	1	0	0	12
5	1	0	1	1	11
6	1	0	1	0	10
7	1	0	0	1	9
8	1	0	0	0	8
9	0	1	1	1	7

10	0	1	1	0	6
11	0	1	0	1	5
12	0	1	0	0	4
13	0	0	1	1	3
14	0	0	1	0	2
15	0	0	0	1	1
16	0	0	0	0	0

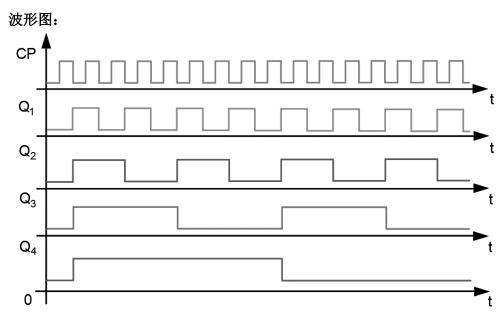


图 14 4 位二进制异步减法计数器输出波形图

我们在减法计数器实验中,同时利用示波器观察连续脉冲下 Q0, Q1, Q2, Q3 的波形输入。由于示波器只有两个输入端,因此我们选择对 CP 端(蓝色曲线)和 Q0, Q1, Q2, Q3 的波形(黄色曲线)进行分别测量,得到结果如图 15-18 所示。



图 15 4 位二进制异步减法计数器输出波形(Q0 端, 黄色波形)



图 16 4 位二进制异步减法计数器输出波形(Q1 端, 黄色波形)

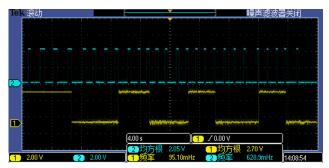


图 17 4 位二进制异步减法计数器输出波形(Q2 端, 黄色波形)

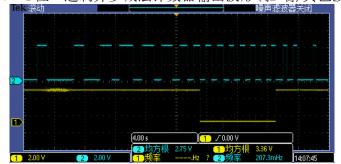


图 18 4 位二进制异步减法计数器输出波形(Q3 端, 黄色波形)

### 实验分析:

本实验使用的是负沿触发的双 J-K 触发器 74LS73D, 连接方法为 JK 触发器 J 端和 K 端均接高电平,组成 T'触发器使用。T'触发器在下升沿到来实现对原状态的反转,其余时候处于维持状态,单个 T'触发器可以用于实现二分频功能,而四个 T'触发器级连便实现了二分频、四分频、八分频和十六分频的功能,因此实验测得 Q0,Q1,Q2,Q3 输出端波形为 CP 输入波形的二分频、四分频、八分频和十六分频波形。

与加法计数器不同的是,减法计数器的级连方法是将 $\bar{Q}$ 端进行级连,最终所组成的异步二进制减法计数器在每一个时钟信号 CP 下降沿到来时减少 1,由状态转换真值表可以得到其状态转换图如下图所示。

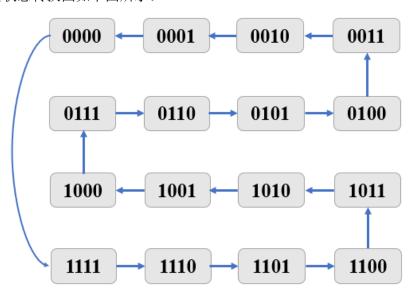


图 19 4 位二进制异步减法计数器状态转换图

由于其与加法计数器的区别仅仅在于改变了级连方式,因此我们可以直接写出其逻辑表达式:

$$Q_3^{n+1} = \overline{Q_3^n(\overline{Q_1^n} + \overline{Q_2^n} + \overline{Q_0^n}) + \overline{Q_3^n}Q_2^nQ_1^nQ_0^n}$$

$$\mathbf{Q}_2^{n+1} = Q_2^n (\overline{Q_1^n} + \overline{Q_0^n}) + \overline{Q_2^n} Q_1^n Q_0^n$$

$$Q_1^{n+1} = \overline{\overline{Q_1^n}Q_0^n + \overline{Q_0^n}Q_1^n}$$

$$Q_0^{n+1} = \overline{Q_0^n}$$

### 仿真截图:

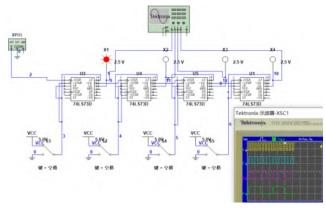


图 20 4 位二进制异步减法计数器仿真电路

### 仿真思路与分析:

由于实验中只有双通道示波器,无法同时得到四波形的输出图像,然而仿真中可以使用逻辑分析仪,因此可以同时输出 Q0,Q1,Q2,Q3 的波形。我们将 JK 触发器的 J 端, K 端和清零端均接高电平端,组成 T'触发器,并进行级连最终组成 4 位二进制异步减法计数器。

### 仿真结果:

仿真测得的状态转换真值表与实验结果一致,在此不再赘述。

我们将电路接入连续脉冲,得到 Q0,Q1,Q2,Q3 的波形图,与我们实验中利用状态转换真值表绘制的波形图一致。

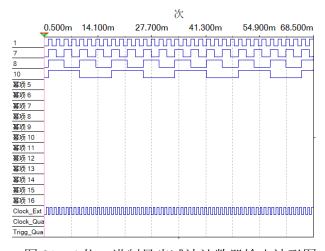


图 21 4 位二进制异步减法计数器输出波形图

### 2. 异步二-十进制加法计数器

### (1) 按图 22 接线

 $Q_A$ 、 $Q_B$ 、 $Q_C$ 、 $Q_D$ 4 个输出端分别接发光二极管显示,CP端接连续脉冲或单脉冲。

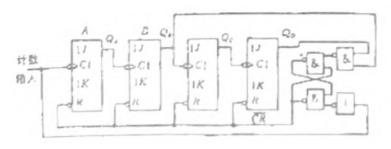


图 22 异步二-十进制加法计数器逻辑电路图[1]

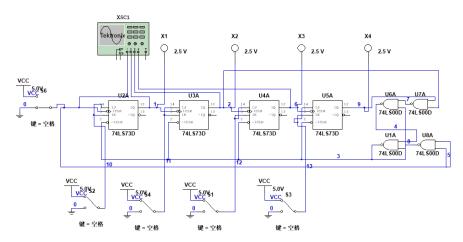


图 23 异步二-十进制加法计数器逻辑电路图(逻辑电路仿真)

由 CP 端输入单脉冲,测试并记录 $Q_1 \sim Q_4$ 端状态.

表 3 异步二-十进制加法计数器输入单脉冲时 $Q_1 \sim Q_4$ 端状态记录表

CP	$Q_4$	$Q_3$	$Q_2$	$Q_1$	十进制
					数
0	0	0	0	0	0
1	0	0	0	1	1
2	0	0	1	0	2
3	0	0	1	1	3
4	0	1	0	0	4
5	0	1	0	1	5
6	0	1	1	0	6
7	0	1	1	1	7
8	1	0	0	0	8
9	1	0	0	1	9
10	0	0	0	0	0(初态)

(2) 在CP端接连续脉冲,观察并画出CP、 $Q_A$ 、 $Q_B$ 、 $Q_C$ 及 $Q_D$ 的波形。 波形图:

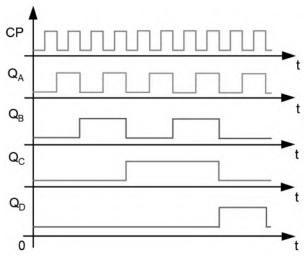


图 24 4 位二-十进制异步加法计数器输出波形图

### 实验分析:

本实验使用的是负沿触发的双 J-K 触发器 74LS73D,连接方法为 JK 触发器 J 端和 K 端均接高电平,组成 T'触发器使用。T'触发器在下升沿到来实现对原状态的反转,其余时候处于维持状态。与 4 位二进制异步加法计数器不同在于,实验中利用与非门组成置零判断电路,当 Q1,Q3 输入均为 1 时,对电路当前状态进行清零操作,回到 0000 初态,从而实现 4 位二一十进制异步加法计数器功能要求。由状态转换真值表可以得到其状态转换图如下图所示。

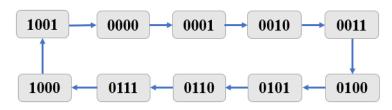


图 25 4 位二-十进制异步加法计数器状态转换图

Q1Q0 3Q2	00	01	11	10	Q1Q0 Q3Q2	00	01	11	
00	0	0	0	0	00	0	0	1	
01	0	0	1	0	01	1	1	0	
11	Χ	Χ	Χ	Χ	11	Χ	Χ	Χ	
10	1	0	Χ	Х	10	0	0	Χ	
		$Q_3^{n+1}$					$Q_2^{n+1}$	L	
Q1Q0 Q3Q2	00	01	11	10	Q1Q0 Q3Q2	00	01	11	
					Q3Q2				
00	0	1	0	1	00	1	0	0	
	0	1	0	1		1	0	0	
00					00				
00 01	0	1	0	1	00 01	1	0	0	

图 26 4 位二-十进制异步加法计数器卡诺图

利用状态转换真值表,我们可以画出卡诺图,进而写出逻辑表达式:

$$\begin{aligned} \mathbf{Q}_{3}^{n+1} &= \overline{Q_{3}^{n}} Q_{0}^{n} Q_{1}^{n} Q_{2}^{n} + Q_{3}^{n} \overline{Q_{0}^{n}} \\ \mathbf{Q}_{2}^{n+1} &= Q_{2}^{n} (\overline{Q_{1}^{n}} + \overline{Q_{0}^{n}}) + \overline{Q_{2}^{n}} Q_{1}^{n} Q_{0}^{n} \\ \mathbf{Q}_{1}^{n+1} &= \overline{Q_{1}^{n}} \ \overline{Q_{3}^{n}} Q_{0}^{n} + \overline{Q_{0}^{n}} Q_{1}^{n} \\ \mathbf{Q}_{0}^{n+1} &= \overline{Q_{0}^{n}} \end{aligned}$$

对于 4 位二-十进制异步加法计数器, 我们还可以考虑其自启动状态, 由完整的逻 辑表达式,我们可以列出如下状态转换真值表(实验中使用的 JK 触发器没有置位端,事 实上也可以通过在接入时钟脉冲前, 先将希望设定初始状态的触发器接对应的高电平/ 低电平,此时输入单个时钟脉冲信号后再断开预先接入的高电平/低电平输出,即可完 成自启动状态转换真值表的测试。而对于仿真而言则可以使用含置位端的JK触发器更 为简单地实现这一操作)。

利用状态转换真值表,我们可以画出其状态转换图,以考察其能否自启动。实验中 我们采用的接入方法是所有触发器均接置零信号,我们希望计数器在受到干扰进入无效 状态后,在有限的时钟脉冲信号下最终进入0000的有效状态。根据电路的驱动方程, 我们列出其状态转移真值表和状态转移图:

附表:_	异步二-十进	制加法计数	[器状态转换	真值表
CP	$Q_4$	$Q_3$	$Q_2$	$Q_1$
初态	1	0	1	0
次态	0	0	0	0
初态	1	0	1	1
次态	0	0	0	0
初态	1	1	0	0
次态	1	1	0	1
初态	1	1	0	1
次态	1	1	1	0
初态	1	1	1	0
次态	0	0	0	0
初态	1	1	1	1
次态	0	0	0	0

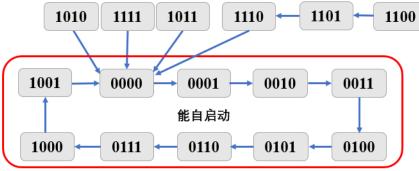


图 27 4 位二-十进制异步加法计数器状态转换图

由于 16 种状态最终都可以进入有效循环体中,因此 4 位二-十进制异步加法计数器 能够自启动。

### 仿真截图:

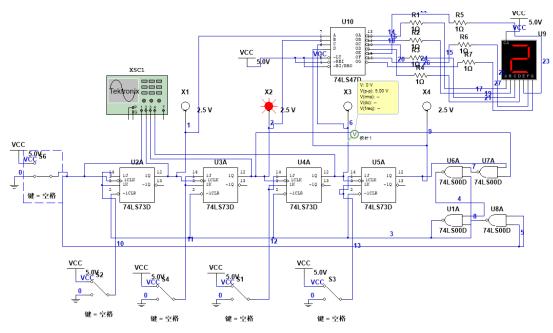


图 28 4 位二-十进制异步加法计数器状态仿真电路(数字显示)

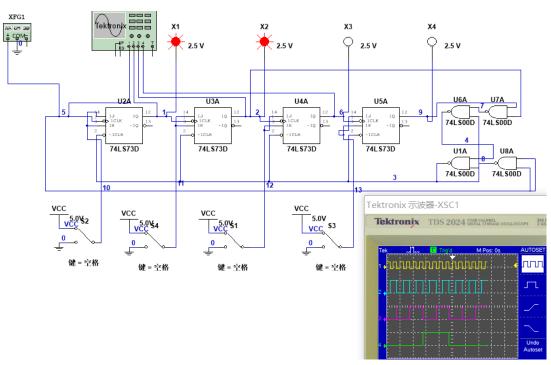


图 29 4 位二-十进制异步加法计数器状态仿真电路(波形)

#### 仿真思路与分析:

仿真中除了可以使用逻辑分析仪同时输出 Q0, Q1, Q2, Q3 的波形外, 我们还利用数码管显示输出的十进制数信号。具体操作方法为将四位二进制输入信号接入 74LS47 译码器,得到 7 位二进制输出,在各输入端串联一个电阻,并对应接入共阳极数码管输入端,数码管上接高电平后可以正常工作,显示输入的十进制数信号。

### 仿真结果:

仿真测得的状态转换真值表与实验结果一致,在此不再赘述。

仿真电路数码管可以正确显示对应输入的十进制数信号,每一个时钟信号 CP 下降 沿到来时数码管显示的十进制数变化一次,我们在此展示其中一个数显效果,完整的数码显示截图见附录 1。由图 30 可见,输出信号 0101 对应的十进制数为 "5"。

而在频率较低的时钟信号下,我们得到输出波形图显示,当脉冲信号为 0011 时,当下一个时钟信号到来时,对应输出波形出现一个尖峰(如图 31.a). 这是由于理论上级联的触发器的上一级状态的改变总是先于下一级触发器状态的改变,但由于仿真实验中逻辑的切换先后顺序并非理想,因此逻辑切换过程中出现了不定态,因此导致示波器波形与理论不符,我们可以通过添加相位延迟元件在仿真中避免该现象发生。另一个处理方法则是我们可以提高时钟信号的频率,并使用逻辑分析仪对观测输出波形(如图 31.b),我们发现逻辑分析仪显示的波形和理论波形相符。

另外,在仿真实验中,虽然我们没有遇见仿真模型不收敛的情况,但常在最后一个触发器输出端串联 1 个 1nF 电容并接地,此时仿真可以正常进行。这是由于最后一个触发器在仿真电路刚开始运行时处于不定状态,当最后一个触发器输出为 1 时,置位端输入信号为 1,但此时应输出 0,与起始结果相矛盾,因此仿真无法正常运行。而由于电容在仿真开始时并不带任何电量,故此时电容两端电压差为 0,保证了最后一个触发器输出端电压初始值位 0,避免了仿真开始时不定状态的影响。

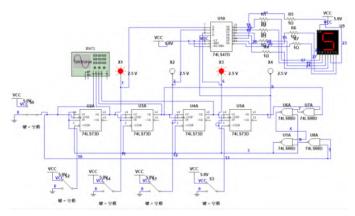


图 30 4 位二-十进制异步加法计数器状态仿真电路(数字显示"5")

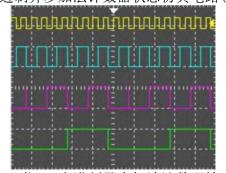


图 31.a 4位二-十进制异步加法计数器输出波形图

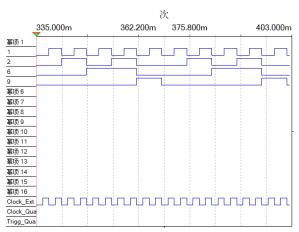


图 31.b 4位二-十进制异步加法计数器输出波形图

- 3. 自循环移位寄存器——环形计数器
- (1) 按图 32 连线,将 ABCD 置为 1000,用单脉冲计数,记录各触发器状态,并列出状态表。

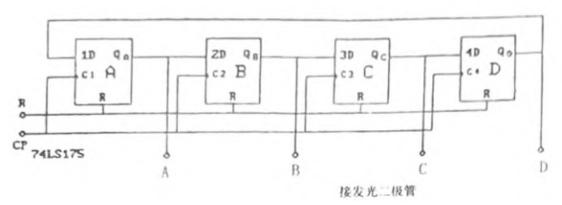


图 32 环形计数器逻辑电路图[1]

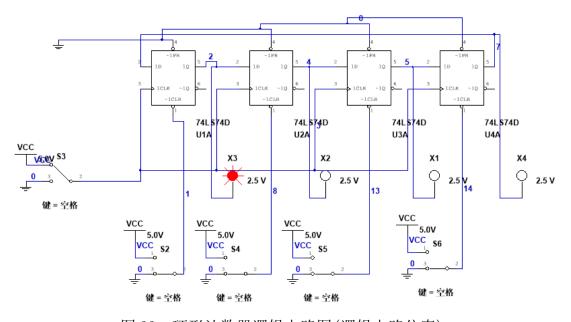


图 33 环形计数器逻辑电路图(逻辑电路仿真)

表 4 环形计数器输入单脉冲时 $Q_1 \sim Q_4$ 端状态记录表(环形计数)

CP	$Q_4$	$Q_3$	$Q_2$	$Q_1$
0	1	0	0	0
1	0	1	0	0
2	0	0	1	0
3	0	0	0	1
4(初态)	1	0	0	0

改为连续脉冲计数,并将其中一个状态为"0"的触发器置"1".观察计数器能否正常工作。

表 5 环形计数器输入单脉冲时 $Q_1 \sim Q_4$ 端状态记录表(自启动)

CP	$Q_4$	$Q_3$	$Q_2$	$Q_1$
初态	0	0	0	0
次态	0	0	0	0
初态	0	0	1	1
次态	1	0	0	1
初态	0	1	0	1
次态	1	0	1	0
初态	0	1	1	0
次态	0	0	1	1
初态	0	1	1	1
次态	1	0	1	1
初态	1	0	0	1
次态	1	1	0	1
初态	1	0	1	0
次态	0	1	0	1
初态	1	0	1	1
次态	1	1	0	1
初态	1	1	0	0
次态	0	1	1	0
初态	1	1	0	1
次态	1	1	1	0
初态	1	1	1	0
次态	0	1	1	1
初态	1	1	1	1
次态	1	1	1	1

#### 波形图:

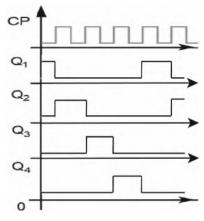


图 34 环形计数器输出波形图

#### 实验分析:

本实验使用的是上升沿触发的双 D 触发器 74LS74D,连接方法为 D 触发器 Q 输出端接下一级的 D 触发器的 D 输入端,最后一个 D 触发器 Q 输出端接第一个 D 触发器的输入端,组成一个循环,以实现环形计数器的功能。该电路所有 D 触发器共用同一个时钟信号,因此为同步计数器,每当一个上升沿到来时,所有 D 触发器状态转变为向上一个触发器,因此可以实现循环计数的功能。

利用状态转换真值表,我们写出其逻辑表达式:

$$Q_3^{n+1} = Q_2^n$$

$$Q_2^{n+1} = Q_1^n$$

$$Q_1^{n+1} = Q_0^n$$

$$Q_0^{n+1} = Q_3^n$$

对于环形计数器计数器,我们还可以考虑其自启动状态,由状态转换真值表,我们可以列出如下状态转换图,实验中我们可以用置位端将环形计数器置为不同的初始状态并检测其是否能进入有效循环中。

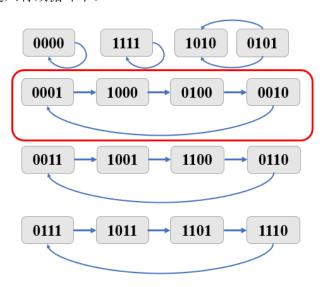


图 35 环形计数器状态转换图

由状态转换真值表我们发现,由于16种状态仅有4种最终可以进入有效循环体中,即当且仅当当前状态只存在一个高电平信号时,计数器能够进入有效循环,其余情况由于输入状态为循环移位的特点,因此高电平信号总数不变,无法进入有效循环中,即该电路无法自启动。

### 仿真截图:

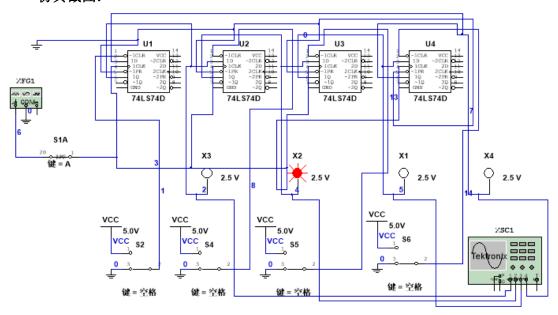


图 36 环形计数器仿真电路图

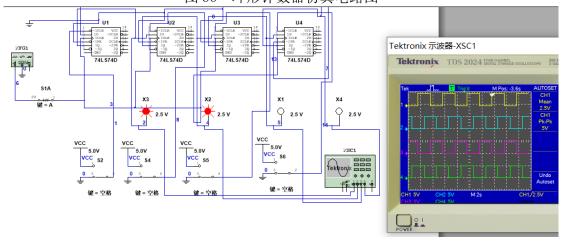


图 37 环形计数器仿真电路图(非有效状态)

# 仿真思路与分析:

我们在仿真可以使用逻辑分析仪和函数信号发生器作为连续脉冲源,可以同时输出 Q0,Q1,Q2,Q3 的波形。由于 74LS74D 存在独立的置位端,因此我们可以利用置位端将其 置于不同的初始状态后输入连续脉冲,观察触发器的状态变化。

### 仿真结果:

仿真测得的状态转换真值表与实验结果一致,在此不再赘述。

我们在此展示其中两种循环对应初始状态的波形图,其余测试结果见附录 2.

我们将电路接入连续脉冲,得到 Q0,Q1,Q2,Q3 的波形图,与我们实验中利用状态转换真值表绘制的波形图一致。

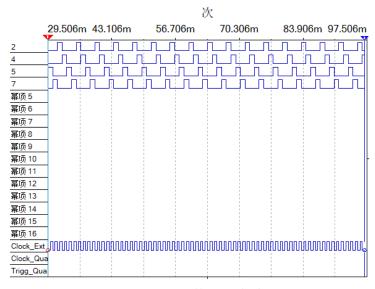


图 38 环形计数器仿真波形图

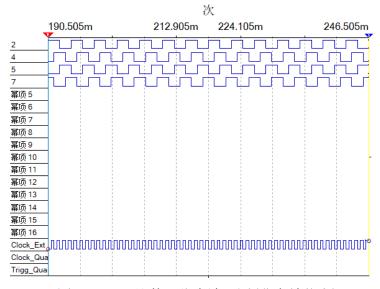


图 39 环形计数器仿真波形图(非有效状态)

(2) 按图 **40** 连线,与非门用 74LS10 三输入端三与非门重复上述实验,对比实验结果,总结关于自启动的体会。

将 ABCD 置为 1000, 用单脉冲计数,记录各触发器状态,并列出状态表。

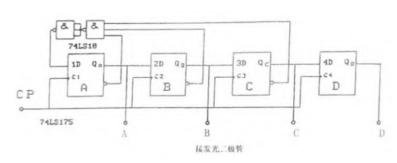


图 40 自启动环形计数器逻辑电路图[1]

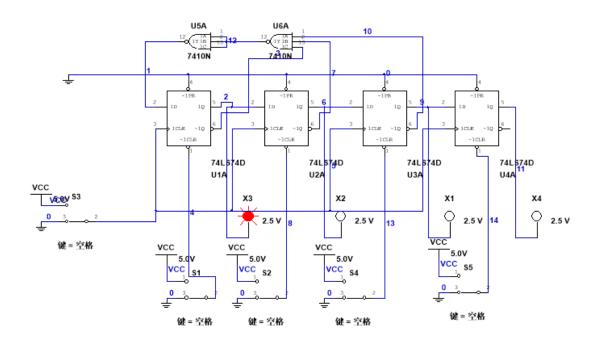


图 41 自启动环形计数器逻辑电路图(逻辑电路仿真)

表	6 坏形计	数器输入具	以脉冲时 $Q_1$ ~ $($	24端状态记:	录表(坏形计	'数)

	,		7 7 7 7 7 7 - 1 -	* * * * ( ) / // / / )
CP	$Q_4$	$Q_3$	$Q_2$	$Q_1$
0	1	0	0	0
1	0	1	0	0
2	0	0	1	0
3	0	0	0	1
4(初态)	1	0	0	0

改为连续脉冲计数,并将其中一个状态为"0"的触发器置"1".观察计数器能否正常工作。

表 7 环形计数器输入单脉冲时 $Q_1 \sim Q_4$ 端状态记录表(自启动)

CP	$Q_4$	$Q_3$	$Q_2$	$Q_1$
初态	0	0	0	0
初态 次态	1	0	0	0
初态	0	0	1	1
次态	1	0	0	1

初态	0	1	0	1
次态	0	0	1	0
初态	0	1	1	0
次态	0	0	1	1
初态	0	1	1	1
次态	0	0	1	1
初态	1	0	0	1
次态	0	1	0	1
初态	1	0	1	0
次态	0	1	0	1
初态	1	0	1	1
次态	0	1	0	1
初态	1	1	0	0
次态	0	1	1	0
初态	1	1	0	1
次态	0	1	1	0
初态	1	1	1	0
次态	0	1	1	1
初态	1	1	1	1
次态	0	1	1	1

## 波形图:

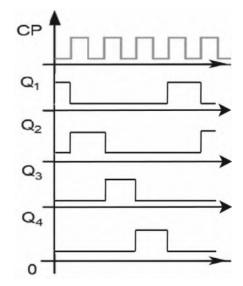


图 42 自启动环形计数器输出波形图

## 实验分析:

本实验和上一个环形计数器的差别在于电路设计时通过非与逻辑保证了最终电路状态能够回归到触发器只有一个高电平状态,即回到有效循环中,此时环形计数器具有自启动功能。

利用状态转换真值表,我们写出其逻辑表达式:

$$Q_3^{n+1} = Q_2^n$$

$$Q_2^{n+1} = Q_1^n$$

$$Q_1^{n+1} = Q_0^n$$

$$Q_0^{n+1} = \overline{Q_0^n} \overline{Q_1^n} \overline{Q_2^n}$$

由状态转换真值表,我们可以列出如下状态转换图,而实验中我们则可以用置位端将环形计数器置为不同的初始状态并检测其是否能进入有效循环中。

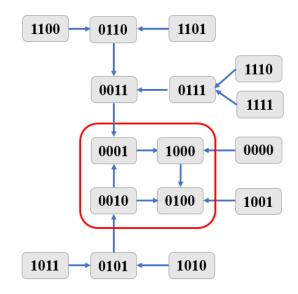


图 43 自启动环形计数器状态转换图

实验结果表明,实验所得环形计数器的状态转换符合图 43 的状态转换图,由于 16 种状态最终都可以进入有效循环体中,因此该环形计数器能够自启动。

### 仿真截图:

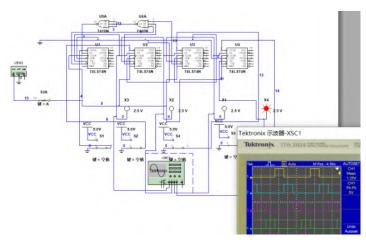


图 44 自启动环形计数器仿真电路图

#### 仿真思路与分析:

我们在仿真可以使用逻辑分析仪和函数信号发生器作为连续脉冲源,可以同时输出 Q0,Q1,Q2,Q3 的波形。由于 74LS74D 存在独立的置位端,因此我们可以利用置位端将其 置于不同的初始状态后输入连续脉冲,观察触发器的状态变化。

#### 仿真结果:

仿真测得的状态转换真值表与实验结果一致,在此不再赘述。

我们在此展示其中两种循环对应初始状态的波形图,其余测试结果见附录 3.

我们将电路接入连续脉冲,得到 Q0,Q1,Q2,Q3 的波形图,与我们实验中利用状态转换真值表绘制的波形图一致。

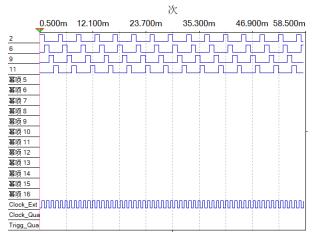


图 45 环形计数器仿真波形图

当我们将环形计数器置于无效的初始状态启动时,此时在连续的时间脉冲输入下, 电路状态能够很快地回到有效循环中.

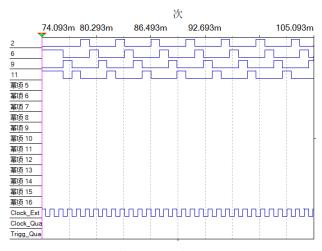


图 46 环形计数器仿真波形图(非有效状态)

#### 关于自启动的体会:

自启动指的是,对于时序逻辑电路而言,无论处于什么样的初始状态,都会在有限次的跳变后,最终进入设定的状态中。若电路没有自启动功能,在接通电源时可能会因为初始状态不满足设定状态要求而使得电路功能无效,因此我们在设计电路时需要充分考虑电路的自启动功能,对于不能进行自启动的电路辅以接入一定的逻辑模块使得电路的非有效状态能够自动转化为有效状态。

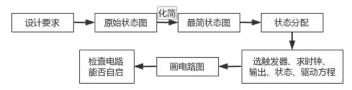


图 47 时序逻辑电路的设计流程

一般而言,时序逻辑电路的设计需要分析电路的状态转换情况,进而采用次态卡诺 图化简得到电路的状态方程,并对照所选触发器特性方程得到触发器的驱动方程,从而 得到电路的设计方案。

#### 四、实验结论

- 1. 本实验对异步二进制加法计数器和异步二进制减法计数器进行了理论分析、仿真模拟和实验验证,实验结果与理论和仿真结果一致,我们通过得到状态转换真值表进而得到卡诺图,从而化简得到逻辑表达式和驱动方程,进一步写出状态转换图,完整分析该电路的逻辑功能。
- 2.本实验中对异步二十进制加法计数器进行了理论、仿真和实验分析,实验结果与 仿真和理论计算结果一致。同时我们通过列出状态转换图分析得到该异步二十进制加法 计数器具有自启动功能,并在仿真中通过设计译码器和数码管模块使输出电路十进制数 信号可以在数码管显示。
- 3.本实验中对环形计数器进行了设计和测量,基础环形计数器不具备自启动功能, 因此当初始状态不符合设定要求时,电路无法正常工作,而加入了非与逻辑模块后的环 形计数器具有自启动功能,不论初始状态为何均在两个时钟脉冲内可进入有效循环中。
- 4.实验中我们对异步计数器和同步计数器分别进行了测试,同步时许电路的触发器接入相同的时钟信号而同步触发,而异步时序电路不使用相同时钟信号作为触发信号。异步电路可以规避同步时序电路中出现的时钟歪斜的现象的影响,本次实验中若需将异步二进制加法计数器变为同步二进制加法计数器,则驱动方程需更改为:

$$K_3 = J_3 = Q_2^n Q_1^n Q_0^n$$
  
 $K_2 = J_2 = Q_1^n Q_0^n$   
 $K_1 = J_1 = Q_0^n$   
 $K_0 = J_0 = 1$ 

#### 五、课后思考题

### 1.总结时序电路特点

时序逻辑电路和组合逻辑电路的共同点在于,即把输入信号按照一定逻辑运算后输出,不同点在于时序逻辑电路基本元件为触发器,触发器当前状态不仅与当前输入有关,还与先前的状态有关。时钟信号对时序逻辑电路的状态变化起到关键作用。时钟信号作用在触发器上,按照电平触发、上升沿触发或下降沿触发的方式改变电路的状态。根据时序逻辑电路中各触发器的时钟信号的来源可将其分为同步或异步时序逻辑电路,前者触发器同时受一个时间信号控制;后者触发器受不同时间信号控制或将其它触发器输出

作为时间信号输入,状态并非同时发生改变。本次实验中我们实现了分频电路(只看异步二进制加(减)法触发器的一个输出端)和计数器的功能,而更为复杂的时序逻辑电路可以实现更多样的逻辑功能,乃至于组成中央处理器等如今科研和生活中不可或缺的电子元件。

### 2.4个与非门实现的电路功能?

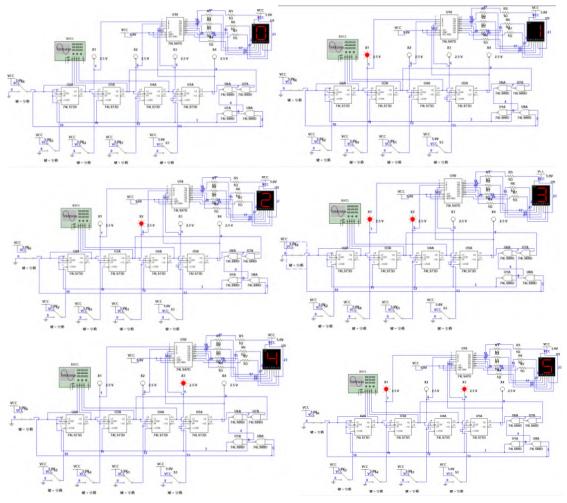
实验中利用与非门组成置零判断电路,当Q1,Q3输入均为1时,对电路当前状态进行清零操作,回到0000初态,从而实现4位二-十进制异步加法计数器功能要求。

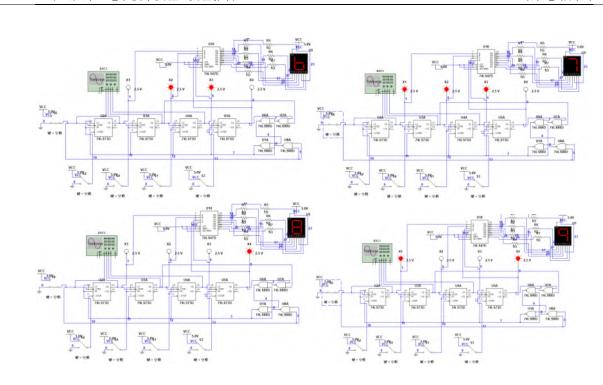
### 六、参考文献

- [1] 电子技术基础实验[M]. 2022.
- [2] 姜桥,邢彦辰,曲伟,王振力,郭宏,姜波. 电子技术基础[M].人民邮电出版社:, 201309.285.

### 七、附录

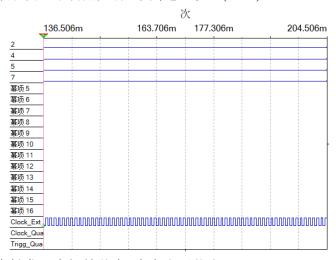
附录1: 二十进制计数器数显测试结果



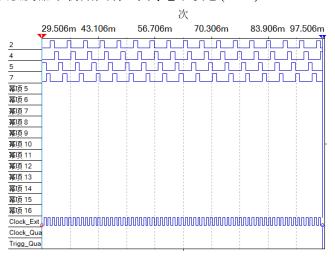


附录2:环形计数器测试结果

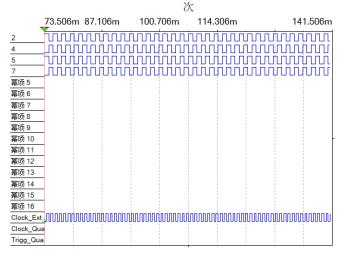
初始状态1: 四个触发器中初始共有0个高电平状态(0000)



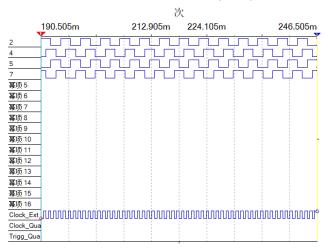
初始状态2: 四个触发器中初始共有1个高电平状态(0010)



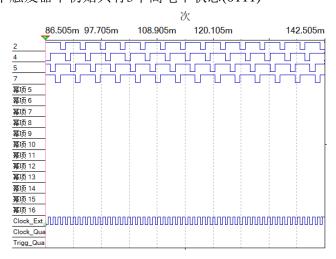
初始状态3: 四个触发器中初始共有2个高电平状态(0101)



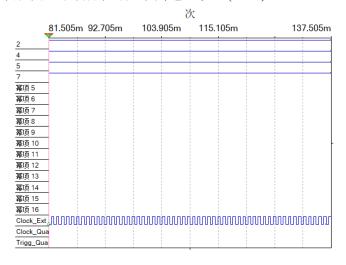
初始状态4: 四个触发器中初始共有2个高电平状态(0011)



初始状态5: 四个触发器中初始共有3个高电平状态(0111)

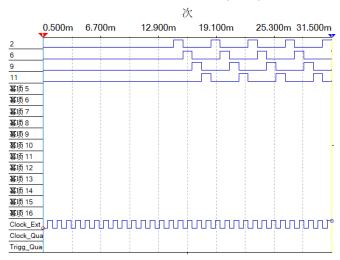


初始状态6: 四个触发器中初始共有4个高电平状态(1111)

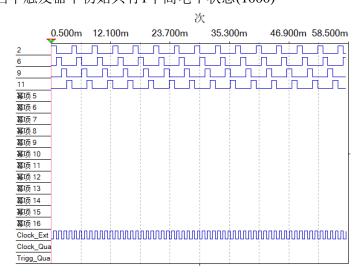


附录3:环形计数器(自启动)测试结果

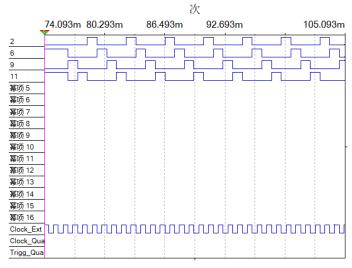
初始状态1: 四个触发器中初始共有0个高电平状态(0000)



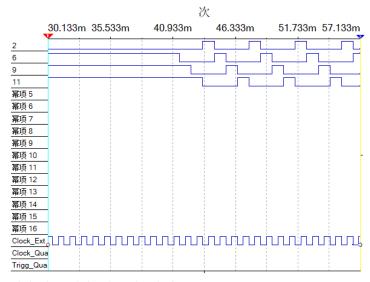
初始状态2: 四个触发器中初始共有1个高电平状态(1000)



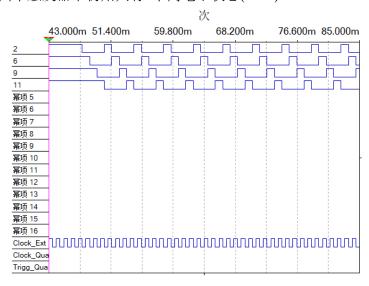
初始状态3: 四个触发器中初始共有2个高电平状态(0101)



初始状态4: 四个触发器中初始共有3个高电平状态(0111)



初始状态5: 四个触发器中初始共有4个高电平状态(1111)



# 《电子技术实验》课程实验报告

学院: 物理学院 专业: 物理学类 年级: 20级

实验人姓名 (学号): 罗俊平 ( 19319086 )

2022 年 5 月 13 日 下午

# 实验十 交通灯控制逻辑设计实验

#### 一、实验目的

- 1. 加深基本数字电路单元(逻辑门、触发器等)及其组成的典型数字电路模块(计数器、译码器等)的理解,熟练运用基本电路单元进行数字逻辑功能的设计与搭建。
- 2. 加深对组合逻辑电路和时序逻辑电路的设计流程和方法的理解,掌握简单逻辑电路的设计方法。
  - 3. 掌握数字逻辑电路的基本调试方法,掌握排查硬件错误的能力。

### 二、实验原理

十字路口的交通信号灯利用红灯、黄灯和绿灯的交替点亮来实现对车辆通行的控制, 灯 的点亮、熄灭和闪烁需要满足特定的时序要求,因此可以通过已经掌握的时序逻辑 电路进行 设计和实现,这是数字逻辑电路可以应用于日常生活的一个典型案例。时序 逻辑电路的设计一般遵循以下的设计步骤:

- 1) 明确设计需求,将时序逻辑功能表示为时序逻辑函数,以状态转移表、卡诺图或状态转移图等形式给出。
  - 2) 状态化简与状态分配。
  - 3) 选定触发器类型, 求解电路状态方程和输出方程, 以及激励方程(如果有)。
  - 4) 根据状态方程设计触发器相关电路,根据输出方程设计相关的组合逻辑电路。
- 5)必要的检查,如自启动、竞争-冒险等。设计时一方面需要考虑逻辑电路的简化,同时也要考虑器件的供应情况,在实验室提供的器件中进行选型和设计。

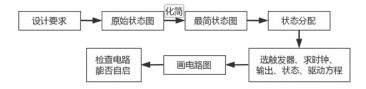


图 1 时序逻辑电路的设计步骤

在时序逻辑电路的设计中需注意如何尽可能减少所用触发器、门电路或集成电路的 数量以及降低连线复杂度,从而使电路的设计达到最简。

### 三、设计电路与实验

Table 3.1: 仿真参数

软件/元件	参数
Multisim	14.0.593
数据库版本	14.0.a
二输入与非门	74LS00D
四输入与非门	74LS20D
J-K 触发器(清零端)	74LS112D
J-K 触发器(置位端)	74LS73D

Table 3.2: 实验仪器型号

仪器	型号	
示波器	MSO 2022b(200MHz 1GS/s)	
模拟电路实验箱	TPE-D	
二输入与非门	74LS00D	
四输入与非门	74LS20D	
J-K 触发器(清零端)	74LS112D	
J-K 触发器(置位端)	74LS73D	

### 设计需求:

设计 60s 为周期的交通灯控制电路,依次点亮试验箱上的红、黄、绿三个 LED 灯,按照如下的要求进行切换:

- 1) 绿灯点亮 32s (提高要求: 在 17~32s 期间,以 1s 为间隔交替亮灭 8 次);
- 2) 黄灯点亮 8s;
- 3) 红灯点亮 20s;
- 4) 回到步骤 1), 循环执行。

#### 设计思路:

- 1)利用六个JK触发器级联设计异步六十进制加法计数器,关键在于寻找触发器复位的判断逻辑。
- 2) 利用组合逻辑电路设计红灯、黄灯和绿灯的判断逻辑,控制红绿灯亮灭。
- 3) 在1)和2)的基础上对组合逻辑的判断模块进行修改,实现绿灯交替亮灭8次的功能。

## 1. 六十进制计数器的设计:

### (1) 状态转换真值表

表 1 异步六十进制加法计数器输入单脉冲时 01~06端状态记录表

CP	$Q_6Q_5Q_4Q_3Q_2Q_1$	十进	CP	$Q_6Q_5Q_4Q_3Q_2Q_1$	十进
		制数			制数
0	000000	0	30	011110	30
1	000001	1	31	011111	31
2	000010	2	32	100000	32
3	000011	3	33	100001	33
4	000100	4	34	100010	34
5	000101	5	35	100011	35
6	000110	6	36	100100	36
7	000111	7	37	100101	37
8	001000	8	38	100110	38
9	001001	9	39	100111	39
10	001010	10	40	101000	40
11	001011	11	41	101001	41
12	001100	12	42	101010	42
13	001101	13	43	101011	43
14	001110	14	44	101100	44
15	001111	15	45	101101	45
16	010000	16	46	101110	46
17	010001	17	47	101111	47
18	010010	18	48	110000	48
19	010011	19	49	110001	49
20	010100	20	50	110010	50
21	010101	21	51	110011	51
22	010110	22	52	110100	52
23	010111	23	53	110101	53
24	011000	24	54	110110	54
25	011001	25	55	110111	55
26	011010	26	56	111000	56
27	011011	27	57	111001	57
28	011100	28	58	111010	58
29	011101	29	59	111011	59

## (2) 状态转移图

由状态转换真值表可以得到其状态转换图如下图所示。

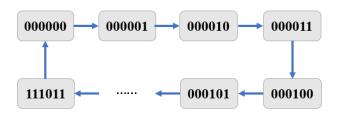


图 2 异步六十进制加法计数器状态转移图

即设计六十进制加法计数器的关键在于当计数器状态为 111100 时,给各触发器 输入清零信号。

用逻辑表达式表示即  $F=Q_6Q_5Q_4Q_3=1$ 时,清零信号生效,因此我们可以设计如下电路:

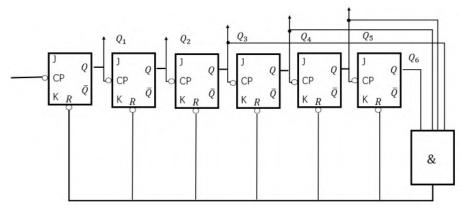


图 3 异步六十进制加法计数器逻辑电路图利用仿真软件我们可以对其进行仿真验证:

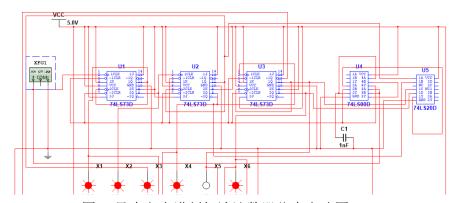


图 4 异步六十进制加法计数器仿真电路图

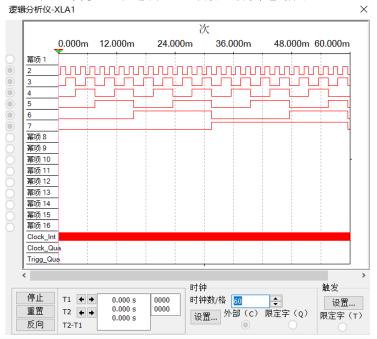


图 5 异步六十进制加法计数器仿真波形图

搭建如图所示的仿真电路图,我们成功验证我们的电路设计能够实现异步六十进制加法计数器的功能。(仿真利用逻辑分析仪可以直观地展示异步六十进制加法计数器的输出效果)

# 2. 基础交通灯控制电路的设计:

### (1) 状态转换真值表

表 2 基础交通灯控制电路状态转换真值表

二进制	亮灯								
输入	情况								
000000	绿灯	001100	绿灯	011000	绿灯	100100	黄灯	110000	红灯
000001	绿灯	001101	绿灯	011001	绿灯	100101	黄灯	110001	红灯
000010	绿灯	001110	绿灯	011010	绿灯	100110	黄灯	110010	红灯
000011	绿灯	001111	绿灯	011011	绿灯	100111	黄灯	110011	红灯
000100	绿灯	010000	绿灯	011100	绿灯	101000	红灯	110100	红灯
000101	绿灯	010001	绿灯	011101	绿灯	101001	红灯	110101	红灯
000110	绿灯	010010	绿灯	011110	绿灯	101010	红灯	110110	红灯
000111	绿灯	010011	绿灯	011111	绿灯	101011	红灯	110111	红灯
001000	绿灯	010100	绿灯	100000	黄灯	101100	红灯	111000	红灯
001001	绿灯	010101	绿灯	100001	黄灯	101101	红灯	111001	红灯
001010	绿灯	010110	绿灯	100010	黄灯	101110	红灯	111010	红灯
001011	绿灯	010111	绿灯	100011	黄灯	101111	红灯	111011	红灯

#### (2) 红绿灯亮灭的判断逻辑

由于六输入的卡诺图较为难以直观地表示,因此我们可以直接从状态转换真值表中 寻找规律。

对于绿灯而言,当 $Q_6 = 1$ 时绿灯不亮,当 $Q_6 = 0$ 时绿灯亮,因此可以直接将绿灯接入第六个触发器的非端。

对于黄灯而言, $Q_6 = 1$ 且 $Q_5 = Q_4 = 0$ 时黄灯亮,因此 $F_2 = Q_6 \overline{Q_4} \overline{Q_5}$ ,利用与非门实现则将 $Q_6$ 、 $\overline{Q_4}$ 、 $\overline{Q_5}$ 接入与非门的同一端,再将输出利用非门转换为正逻辑实现。

对于红灯而言,则可以稍微简化步骤,当绿灯和黄灯均不亮时,红灯亮,因此 $F_3 = \overline{F_1}$   $\overline{F_2}$ ,同样的将F1 F2输入非门后输入与非门的同一端,再输入非门即可实现。

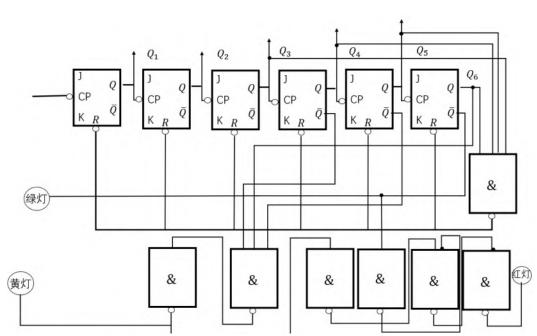


图 6 基础交通灯控制电路逻辑电路图

利用仿真软件我们可以对其进行仿真验证:

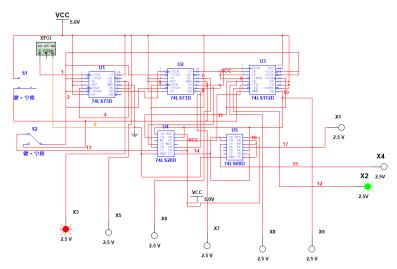


图 7 基础交通灯控制电路仿真电路图(绿灯)

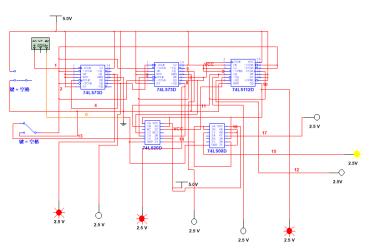


图 8 基础交通灯控制电路仿真电路图(黄灯)

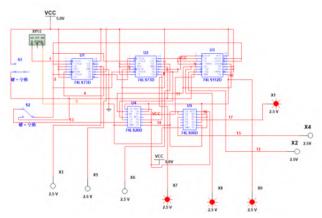


图 9 基础交通灯控制电路仿真电路图(红灯)

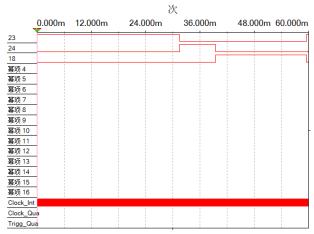


图 10 基础交通灯控制电路仿真波形图

搭建如图所示的仿真电路图,我们成功验证我们的电路设计能够实现预设的红绿灯 交替变化的功能。

### 3. 改进交通灯控制电路的设计:

在原有设计的基础上,我们希望实现改进要求: 在 17~32s 期间,以 1s 为间隔交替亮灭 8 次。

### (1) 状态转换真值表

表 3 改进交通灯控制电路状态转换真值表

二进制	亮灯								
输入	情况								
000000	绿灯	001100	绿灯	011000	灭灯	100100	黄灯	110000	红灯
000001	绿灯	001101	绿灯	011001	绿灯	100101	黄灯	110001	红灯
000010	绿灯	001110	绿灯	011010	灭灯	100110	黄灯	110010	红灯
000011	绿灯	001111	绿灯	011011	绿灯	100111	黄灯	110011	红灯
000100	绿灯	010000	灭灯	011100	灭灯	101000	红灯	110100	红灯
000101	绿灯	010001	绿灯	011101	绿灯	101001	红灯	110101	红灯
000110	绿灯	010010	灭灯	011110	灭灯	101010	红灯	110110	红灯
000111	绿灯	010011	绿灯	011111	绿灯	101011	红灯	110111	红灯
001000	绿灯	010100	灭灯	100000	黄灯	101100	红灯	111000	红灯
001001	绿灯	010101	绿灯	100001	黄灯	101101	红灯	111001	红灯
001010	绿灯	010110	灭灯	100010	黄灯	101110	红灯	111010	红灯
001011	绿灯	010111	绿灯	100011	黄灯	101111	红灯	111011	红灯

### (2) 红绿灯亮灭的判断逻辑

与上一个实验的区别在于,此时由于绿灯亮灭交替变化,红灯判断逻辑需要修改,不能简单地通过 $\overline{Q_6}$  来执行绿灯亮灭的判断逻辑,由于绿灯发生亮灭变化有三个触发条件:

$$Q_6 = 0$$

$$Q_5 = 1$$

$$Q_1 = 0$$

即灭灯条件为:  $F=\overline{Q_6}\ Q_5\ \overline{Q_1}$ ,绿灯发光条件修改为 $F=\overline{Q_6}\ Q_5\ Q_1+\overline{Q_6}\ \overline{Q_5}$ ,因此只需添加四输入与非门进行逻辑判断即可。

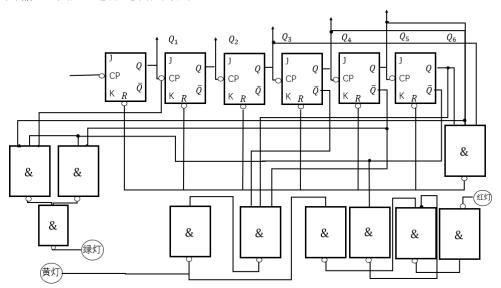


图 11 改进交通灯控制电路逻辑电路图

利用仿真软件我们可以对其进行仿真验证:

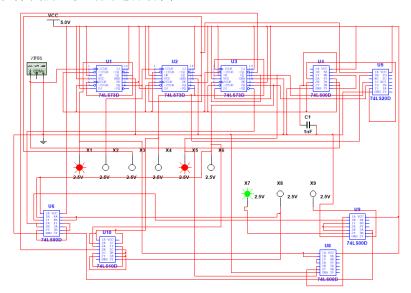


图 12 基础交通灯控制电路仿真电路图(绿灯亮)

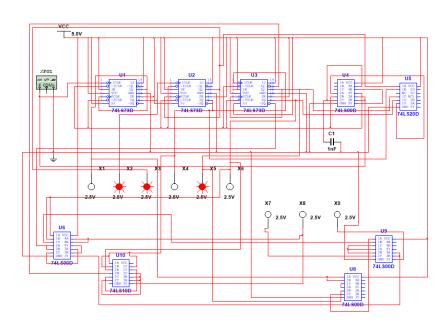


图 13 基础交通灯控制电路仿真电路图(绿灯灭)

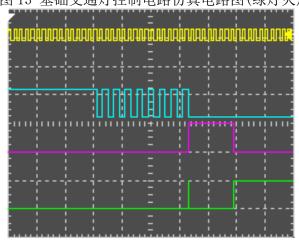


图 14 改进交通灯控制电路仿真波形图(示波器)

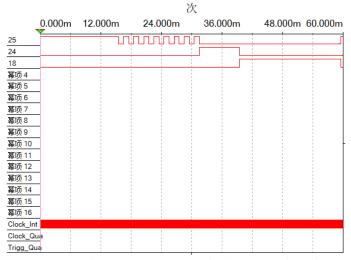


图 15 改进交通灯控制电路仿真波形图(逻辑分析仪)

搭建如图所示的仿真电路图,我们成功验证我们的电路设计能够实现预设的红绿灯交替变化基础上实现绿灯亮灭变化的功能。

#### 四、实验数据记录

表 4 交通灯控制电路状态测试情况

二进制 信号	亮灯 情况	二进制 信号	亮灯 情况	二进制 信号	亮灯 情况	二进制 信号	亮灯 情况	二进制 信号	亮灯 情况
000000		001100		011000		100100		110000	
000001		001101		011001		100101		110001	
000010		001110		011010		100110		110010	
000011		001111		011011		100111		110011	
000100		010000		011100		101000		110100	
000101		010001		011101		101001		110101	
000110		010010		011110		101010		110110	
000111		010011		011111		101011		110111	
001000		010100		100000		101100		111000	
001001		010101		100001		101101		111001	
001010		010110	•	100010		101110		111010	·
001011		010111		100011		101111		111011	

#### 五、实验中遇到的问题

#### 六、改进方案

#### 1. 竞争冒险现象导致触发器无法正常置零

在实验中,可能会出现在在进行计数器置零时,六十进制计数器*Q*3为高电平(未能置零)的情况,这是由于异步复位造成的竞争冒险现象导致的:

在输出由 111011 变为 111100 过程中, Q3在电平跃变前, R=1, JK 触发器正常工作, 电平跃变后, R=0, 此时构成计数器的六个 JK 触发器均应置零,但由于实验中Q3由低电平跳变为高电平的信号输入和置零信号输入存在时间的先后差异,即发生了竞争现象,导致输出产生尖峰干扰脉冲,进而导致计数器无法正常清零。因此,实际实验电路中的竞争冒险现象导致了计数器无法正常置零现象的产生。

改进方案: 在Q6输出端后加入置零电路(同异步二-十进制触发器的设计),其余接线不变(在仿真模型中,使模型收敛还需加入接地引脚并串联 1nF 的电容,消除仿真模型的高对称性带来的不定态影响,详见上一份报告的分析),从而可以得到不受竞争冒险现象限制的异步二~六十进制计数器。

#### 2. 仿真中红黄灯同时亮起

仿真中绿灯变为黄灯时会出现短暂的红黄灯同时亮起的现象(见图14红灯波形的尖峰)。这是由于当绿灯发光变为黄灯发光时,对应计数器的输出由 011111 变为 100000,级联的触发器的上一级状态的改变总是先于下一级触发器状态的改变,当 $Q_4$ 变为 0 时, $Q_1$ 此时仍为 0,而当 $Q_1$  = 1时,其余端输出均为0,此时满足绿灯熄灭黄灯发光的条件,

而红灯不发光。但由于仿真实验中逻辑的切换先后顺序并非理想,因此逻辑切换过程中一瞬间出现红黄灯同时亮起的现象。

改进方案: 仿真可以通过在触发器级联的连线之间加入一个 µ s级的相位延迟元件,从而消除仿真实验中逻辑的切换先后顺序造成的影响,实验中由于触发器本身带有一定的延迟效应,因此很难复现该现象。



图 16 相位延迟元件

#### 七、实验结论

在本次实验中,我们根据异步二进制加法计数器的设计经验设计出异步二-六十进制加法计数器,其能成功实现在连续的时钟脉冲信号下从二进制信号输出000000到111011的计数功能。我们通过设计红绿灯亮灭的判断逻辑,在计数端添加组合逻辑电路,将其改造成交通灯控制电路,并通过改进绿灯亮灭的逻辑,从而在基础的红绿灯控制电路下进一步实现了绿灯交替亮灭的功能。

我们在本次逻辑电路的设计实验中实践了以下的设计步骤:

- 1) 明确设计需求,建立设计思路。
- 2)列出逻辑电路的状态转移表、卡诺图或状态转移图。
- 3) 对逻辑表达式进行化简,从而选定触发器类型,求解电路状态方程和输出方程,并以简单直观地设计方式使用较少的门电路和触发器实现预定的功能。
- 4)对电路功能必要的检查,如自启动、竞争-冒险现象等,对不能自启动和出现竞争冒险现象的电路进行一定的改进。

#### 八、课后思考题

思考异步计数器和异步复位可能造成的竞争-冒险现象,分析所设计的计数器的自启 动能力。

竞争冒险现象的分析详见第六部分改进方案。

我们所设计的异步六十进制加法计数器有四个无效状态:111111,11110,111101和 111100,我们列出其状态转移图考察六十进制加法计数器是否具有自启动功能。由于我们设定的清零方案是当 $F=Q_6Q_5Q_4Q_3=1$ 时,清零信号生效,因此状态转移图为:

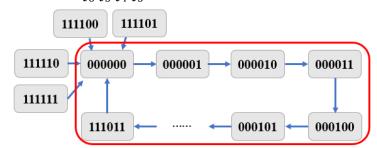


图 17 二-六十进制加法计数器状态转移图

由于64种状态最终都可以进入有效循环体中,因此4位二-六十进制异步加法计数器能够自启动。

# 九、参考文献

- [1] 电子技术基础实验[M]. 2022.
- [2] 姜桥,邢彦辰,曲伟,王振力,郭宏,姜波. 电子技术基础[M].人民邮电出版社:, 201309.285.

# 《电子技术实验》课程实验报告

学院: 物理学院 专业: 物理学类 年级:20级

实验人姓名 (学号): 罗俊平 (19319086)

2022 年 5 月 20 日 下午

# 实验十一 555 时基电路(定时器)

报告摘要: 本实验对555时基电路进行基本功能测试,并用其组成了多谐振荡器和单稳态触发器,其 中恒定占空比的多谐振荡器相对误差均在1%以内,可调占空比的电路经过二极管等效电阻修正和二极管压 降修正后,仿真与理论值相对误差为百万分之一的数量级,实验与理论值的误差约为3%左右。实验同时对 555时基电路组成的单稳态触发器进行测量,利用对电容充放电的测量结果解释了不同输入频率下输出波形 正脉冲宽度变化的原因。

关键词: 555时基电路;多谐振荡器;单稳态触发器;Multisim软件

### 一、实验目的

- 1. 掌握555时基电路的结构和工作原理, 学会对此芯片的正确使用。
- 2. 学会分析和测试用555时基电路构成的多谐振荡器,单稳态触发器。

### 二、实验原理

定时器是一种通用的集模拟功能与逻辑功能为一体的中规模集成电路。利用这种集 成单片,只要适当配接少量元件,可以很方便地构成脉冲产生和变换电路及具有其他定 时功能的电路,在电子系统、电子玩具、家用电器等方面都被广泛地应用。

定时器有双极型和 MOS 型两种。双极型定时器的驱动能力大, MOS 型定时器具有 功耗低、工作电压低等一系列优点。尽管定时器产品型号繁多,但几乎所有双极型产品 型号最后的三位数码都是 555, 所有 CMOS 产品型号最后的数码都是 7555, 而且它们 的结构和工作原理基本相似,逻辑功能和外部引线排列完全相同。

图 1 是 555 定时器商化原理图,它包括参考电压形成电路、电压比较器,只 S 触发 器及输出驱动电路、放电开关四部分组成。

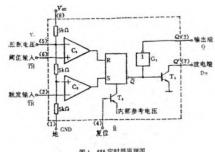


图 1 555 定时器原理图

#### 1. 参考电压形成电路

当控制电压输入端(5)悬空时,参考电压由 3 个阻值为  $5k\Omega$  的电阻对分压形成正比较器  $C_1$  的参考电压为  $2V_{cc}/3$ ,比较器  $C_2$  的参考电压为  $V_{cc}/3$ ;如果控制电压输入端(5) 又施加一个外加电压(其值在  $0 - V_{cc}$  之间),则两个比较器的参考电压将发生变化,电路的阈值电压,触发电平也相应变化,从而能改变电路的定时作用。控制电压输入端不加电压时,为提高比较器参考电压的稳定性,(5)端可通过  $0.01\mu F$  电容接地。

#### 2. 两个电压比较器

比较器  $C_1$  的同相端为阈值电压输入端,当(5)端不加控制电压时,反相端加参考电压  $2V_{cc}/3$ 。比较器  $C_2$  的反相端为触发输入端,同相端加参考电压  $v_{cc}/3$ 。

如果阈值输入端(6)电压低于  $2V_{cc}/3$  时,比较器  $C_1$  输出为 0; 阈值输入端电压高于  $2V_{cc}/3$  时,比较器  $C_1$  输出为 1。如果触发输入端(2)电压小于  $V_{cc}/3$  时,比较器  $C_2$  输出为 1; 触发输入端电压大于  $V_{cc}/3$  时,比较器  $C_2$  输出为 0。

#### 3. RS 触发器

由两个或非门交叉耦合的 RS 触发器,由高电平直接触发。两个触发输入端 R、S 分别接两个比较器  $C_1$ 、 $C_2$  的输出端。因而两个比较器的输出状态能决定该 RS 触发器的输出状态。 $C_2$  输出为 1 时,触发器被置位:Q=1, $\overline{Q}=0$ , $T_1$ 管截止; $C_1$  输出为 1 时,触发器被复位:Q=0, $\overline{Q}=1$ , $T_1$ 管导通; $C_1$ 、 $C_2$ 输出均为 0 时,触发器输出状态不变。另外,当在复位端(4)加上低电平时, $T_2$ 管导通,不论当时比较器的输出状态如何,555内部参考电位都会强制触发器复位,使 Q=0, $\overline{Q}=1$ 。如不用强制复位时,应将(4)脚接电源  $V_{cc}$ 。

# 4. 输出驱动电路和放电开关

由图 1 可见, $G_1$  是输出驱动电路,它的作用是提高电路带负载的能力。 $T_1$  是放电开关,放电端 Q'可看成是集电极开路输出,它的导通或关断由 $\overline{Q}$ 控制。

#### 三、实验内容

Table 3.1: 仿真参数

软件/元件	参数	
Multisim	14.0.593	
数据库版本	14.0.a	
555 时基	LM556CM	

Table 3.2: 实验仪器型号

	Table 5.2. 久極人冊至 J				
仪器	型 <del>号</del>				
示波器	MSO 2022b(200MHz 1GS/s)				
模拟电路实验箱	TPE-D				
555 时基	NE556				

#### 1.555 时基电路功能测试

本实验所用的 555 时基电路芯片为 NE556,同一芯片上集成了二个各自独立的 555 时基电路,图中各管脚的功能简述如下(注: Multisim 模拟所用芯片为 LM556 或 LM555, 其管脚标记与 NE556 管脚标记有一些差别,如下面括号标记所示):

TH(THR)高电平触发端: 当 TH 端电平大于  $2/3V_{cc}$ ,输出端 OUT 呈低电平,DIS 端导通。  $\overline{TR}(TRI)$ 低电平触发端: 当 $\overline{TR}$ 端电平小于  $1/3V_{cc}$ 时,OUT 端呈现高电平,DIS 端关断。  $\overline{R}(RST)$ 复位端:  $\overline{R}=0$ ,OUT 端输出低电平,DIS 端导通。

VC(CON)控制电压端: VC 接不同的电压值可以改变 TH, TR的触发电平值。 DIS 放电端: 其导通或关断为 RC 回路提供了放电或充电的通路。

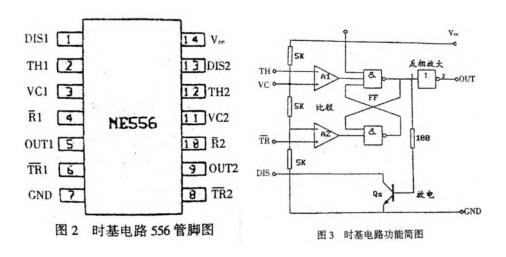
OUT 输出端:

TH	TR	R	OUT	DIS	OUT(实测 电压)/mV	DIS(实测 电压)/mV
X	X	L	L	导通	8.7	9.5
$4.93V$ $(>\frac{2}{3}V_{cc)}$	$4.93V$ $(>\frac{1}{3}V_{cc)}$	Н	L	导通	8.7	9.5
$0.01V$ $(<\frac{2}{3}V_{cc})$	$4.93V$ $(>\frac{1}{3}V_{cc)}$	Н	原状态	原状态	8.1	10.9
$0.00V$ $(<\frac{2}{3}V_{cc})$	$0.00V$ ( $<\frac{1}{3}V_{cc}$ )	Н	Н	关断	4910	4520

表1(实测)

芯片的功能如表 1 所示,管脚如图 2 所示,功能简图如图 3 所示。

- (1) 按图 4 接线,可调电压取自电位器分压器。
- (2) 按表 1 逐项测试其功能并记录。



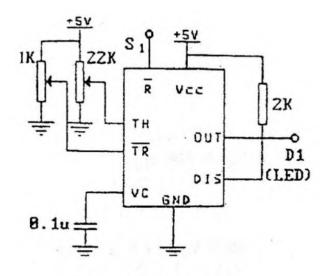


图 4 测试接线图

#### 实验分析:

本部分实验为测试 NE556 芯片的基本功能,其输入端 Trigger 用于判断其电压是否小于 1/3 Vcc;输入端 Threshold 用于判断其电压是否大于 2/3 Vcc。当 TH 端电平大于 2/3Vcc,输出端 OUT 呈低电平,DIS 端导通;当TR端电平小于 1/3Vcc时,OUT 端呈现高电平,DIS 端关断。当 DIS 端导通时,由于 DIS 端有电流通过,因此电阻上存在压降,此时 DIS 端呈现低电平。实验结果表明,NE556 芯片可以实现预期的利用阈值电压控制输出端电平和 DIS 端导通状态的功能。

TH	TR	R	OUT	DIS	OUT(仿真 电压)/mV	DIS(仿真 电压)/mV
X	X	L	L	导通	0	17.94
$> \frac{2}{3}V_{cc}$	$>\frac{1}{3}V_{cc}$	Н	L	导通	0	17.94
$<\frac{2}{3}V_{cc}$	$>\frac{1}{3}V_{cc}$	Н	原状态	原状态	0	17.94
$<\frac{2}{3}V_{cc}$	$<\frac{1}{3}V_{cc}$	Н	Н	关断	5000	5000

表1(仿真)

#### 仿真思路与分析:

由于本次实验为模数混合实验,仿真中需要设置使用真实元件模型(而非逻辑元件模型)。利用滑动变阻器可以调整输入 TR 和 TH 端的电压,通过电压表可以检测 OUT 端和 DIS 端的电压变化。在仿真电路中可以利用电流探针检测到 **DIS 端导通时电流为 2.49mA**.

# 仿真截图 (表 1 中每一行的状态分别截一图):

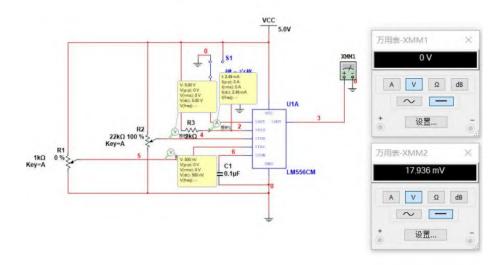


图 5 555 时基电路功能测试仿真( $\overline{R} = L$ )

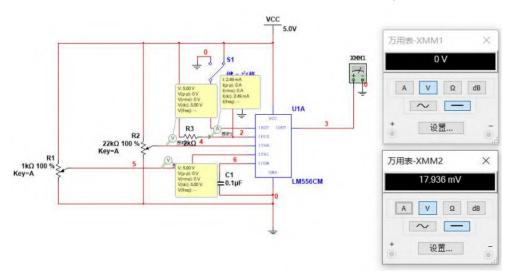


图 6 555 时基电路功能测试仿真  $(TH > \frac{2}{3}V_{cc}, \overline{TR} > \frac{1}{3}V_{cc})$ 

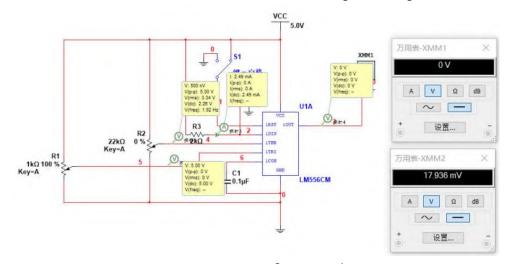


图 7 555 时基电路功能测试仿真  $(TH < \frac{2}{3}V_{cc}, \overline{TR} > \frac{1}{3}V_{cc}, \overline{N}$  初始为 out 低电平)

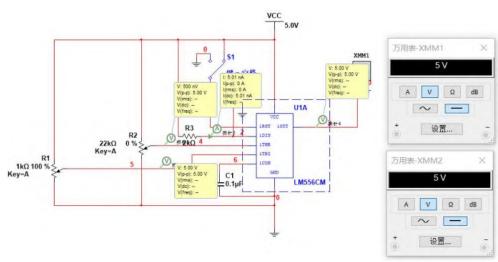


图 8 555 时基电路功能测试仿真 $(TH<\frac{2}{3}V_{cc}, \overline{TR}>\frac{1}{3}V_{cc}, \overline{N}$  out 高电平)

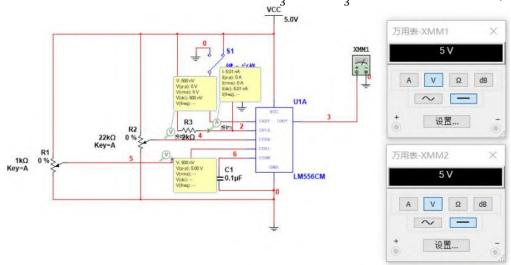


图 9 555 时基电路功能测试仿真  $(TH < \frac{2}{3}V_{cc}, \overline{TR} < \frac{1}{3}V_{cc})$ 

## 2.555 时基电路构成的多谐振荡器电路如图 10 所示

(1)按图接线,图中元件参数如下

 $R_1 = 15K\Omega$   $R_2 = 5K\Omega$ 

 $C_1 = 0.033 \mu F$   $C_2 = 0.1 \mu F$ 

(2)用示波器观察并测量 OUT 端波形的频率。

和理论估算值比较,算出频率的相对误差值。

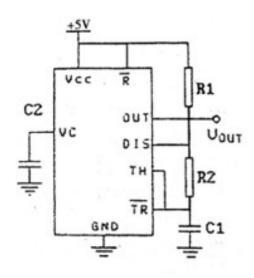


图 10 多谐振荡器电路

实测 OUT 端波形 (标记 Tw1 和 Tw2 时间宽度):

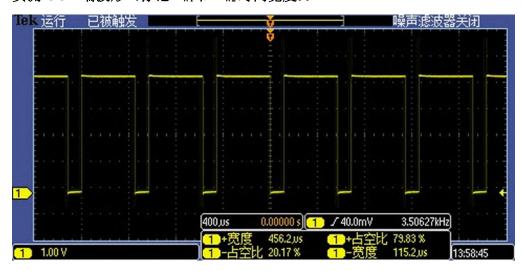


图 11 Out 端输出波形正负时间宽度与占空比(456.2 µ s/115.2 µ s)

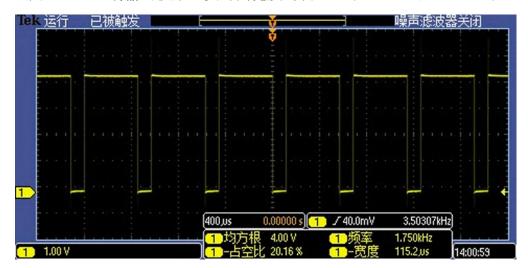


图 12 Out 端输出波形均方根电压与频率

频率	·····································	占空比 q			
实测频率值 f (KHz)	1.750	实测占空比 q	79.83%		
理论频率值 f (KHz)	1.732	理论占空比 q	80%		
相对误差	1.04%	相对误差	0.21%		

表 2 (实测)

# 实验分析:

频率理论计算值为:

$$T_{theoretical} = 0.7 \times (15 + 2 \times 5) \times 10^{3} \times 0.033 \times 10^{-6} = 577.5 \ \mu s$$
 
$$f_{theoretical} = 1 \div 577.5 \ \mu s = 1.732 \ kHz$$

频率的相对误差值为

$$\Delta T = \frac{|1.750 - 1.732|}{1.732} = 1.04\%$$

占空比理论计算值为:

$$q = \frac{R_1 + R_2}{R_1 + 2R_2} = 80\%$$

实验所得频率和占空比与理论值极为接近,相差部分可以认为是元件参数精度存在误差(如电感值并非准确为 0.033 µ F)以及测量仪器自身的测量精度限制产生的。

# 仿真 OUT 端波形 (标记 Tw1 和 Tw2 时间宽度):

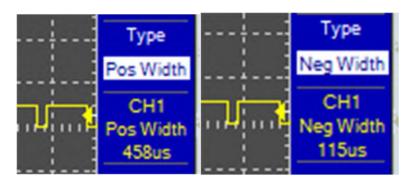


图 13 Out 端输出波形正负时间宽度(仿真)

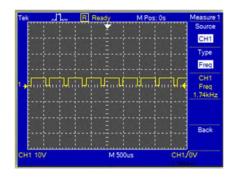


图 14 Out 端输出波形频率(仿真)

频率	《值 f	占空比 q			
仿真频率值 f (KHz)	1.743	仿真占空比 q	79.93%		
理论频率值 f (KHz)	1.732	理论占空比 q	80%		
相对误差	0.64%	相对误差	0.09%		

表 2 (仿真)

# 仿真截图:

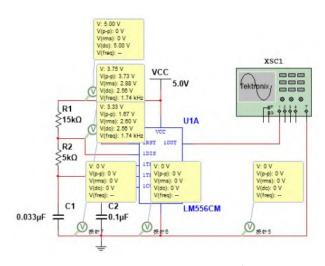


图 15 多谐振荡器电路(仿真)

#### 仿真思路与分析:

仿真中利用 LM556CM 元件搭建多谐振荡器,使用仿真中示波器的 MEASURE 功能可以精确测量仿真中 out 端输出信号的占空比和时间宽度,频率可以使用 MEASURE 功能测量也可以使用电压探针测量。

(3) 若将电阻值改为  $R_1$  = 15KΩ, $R_2$  = 10KΩ,电容 C 不变,上述的数据有何变化? **实测 OUT 端波形(标记 T**<sub>w1</sub> 和 T<sub>w2</sub> 时间宽度):

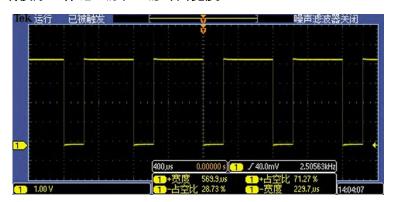


图 16 Out 端输出波形正负时间宽度与占空比(569.9 µ s/229.7 µ s)

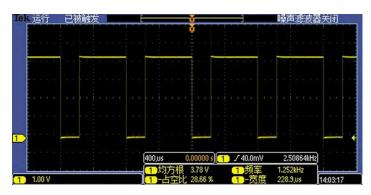


图 17 Out 端输出波形均方根电压与频率

表 3 (实测)

频率	益值 f	占空比 q		
实测频率值 f (KHz)	1.252	实测占空比 q	71.27%	
理论频率值 f (KHz)	1.237	理论占空比 q	71.43%	
相对误差	1.21%	相对误差	0.22%	

# 实验分析:

频率理论计算值为:

$$T_{theoretica} = 0.7 \times (15 + 2 \times 10) \times 10^{3} \times 0.033 \times 10^{-6} = 80.85 \ \mu s$$
 
$$f_{theoretica} = 1 \div 80.85 \ \mu s = 1.237 \ kHz$$

频率的相对误差值为

$$\Delta T = \frac{|1.252 - 1.237|}{1.237} = 1.04\%$$

占空比理论计算值为:

$$q = \frac{R_1 + R_2}{R_1 + 2R_2} = 71.43\%$$

实验所得频率和占空比与理论值极为接近,相差部分可以认为是元件参数精度存在误差(如电感值并非准确为 0.033 µ F)以及测量仪器自身的测量精度限制产生的。

# 仿真 OUT 端波形 (标记 Tw1 和 Tw2 时间宽度):

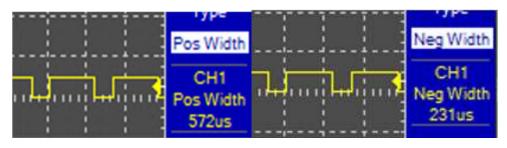


图 18 Out 端输出波形正负时间宽度(仿真)

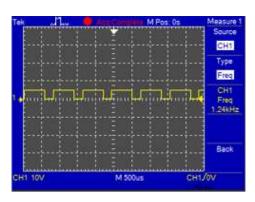


图 19 Out 端输出波形正负时间宽度(仿真)

表3(仿真)

频率	益值 f	占空比 q		
仿真频率值 f (KHz)	1.244	仿真占空比 q	71.23%	
理论频率值 f (KHz)	1.237	理论占空比 q	71.43%	
相对误差	0.57%	相对误差	0.28%	

# 仿真截图:

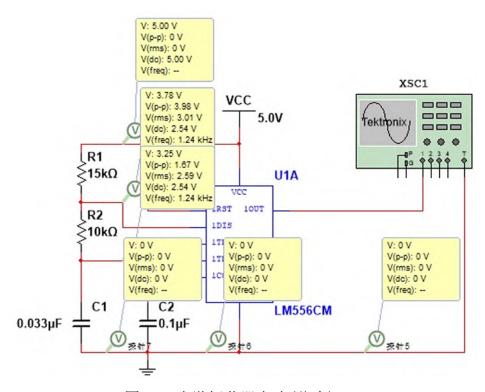


图 20 多谐振荡器电路(仿真)

# 仿真思路与分析:

仿真中利用 LM556CM 元件搭建多谐振荡器,使用仿真中示波器的 MEASURE 功能可以精确测量仿真中 out 端输出信号的占空比和时间宽度,频率可以使用 MEASURE 功能测量也可以使用电压探针测量。

(4) 根据上述电路的原理,充电回路的支路是  $R_1R_2C_1$ ,放电回路的支路是  $R_2C_1$ ,将电路略作修改,增加一个电位器  $R_P$ 和两个引导二极管,构成图 21 所示的占空比可调的多谐振荡器。其占空比 q 为

$$q = \frac{R_1}{R_1 + R_2}$$

改变 Rp的位置,可调节 q值。

合理选择元件参数(使用 5K $\Omega$  和 15K $\Omega$  电阻,以及 22K $\Omega$  电位器),使电路正脉 冲宽度为 0.2ms,且占空比 q 接近 0.2。

调试电路,测出所用元件的数值,估算电路误差。

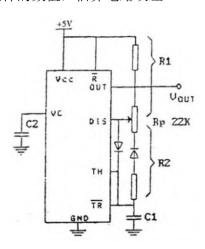


图 21 占空比可调的多谐振荡器电路

实测 OUT 端波形 (标记 Tw1 和 Tw2 时间宽度):

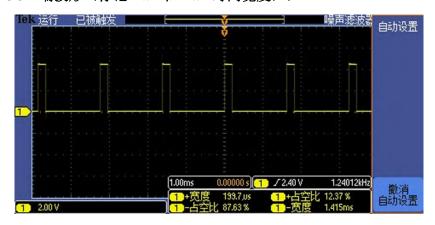


图 16 Out 端输出波形正负时间宽度与占空比(199.7 µ s/1415 µ s)

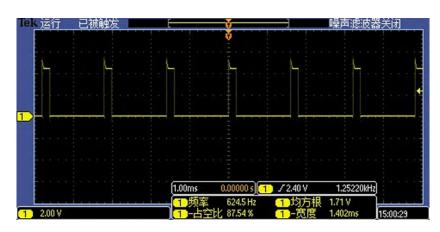


图 17 Out 端输出波形均方根电压与频率 (624.5Hz)

表 4 (实测)

实测值		理论值(基于正朋	相对误差	
实测 R1 (KΩ)	6.62	理论 R1 (KΩ)	8.74	21.20%
实测 R2 (KΩ)	34.07	理论 R2 (KΩ)	33.26	5.30%
实测占空比 q	12.35%	理论占空比 q	20%	7.65%

# 实验分析:

实际测量值为

$$T_{measured} = 1.60 ms$$

$$f_{measured} = 624.5 Hz$$

$$R_1 = 6.62 k\Omega$$

$$R_2 = 34.07 k\Omega$$

$$q_{measured} = 0.1235$$

理论计算值为

$$q_{theoretica} = \frac{R_1}{R_1 + R_2} = \frac{8.4}{42} = 0.2$$

占空比的相对误差值为

$$\Delta q = \frac{0.1235 - 0.2}{0.2} = 38.25\%$$

若代入实验实测的电阻,则占空比计算值为

$$q_{theoretical} = \frac{R_1}{R_1 + R_2} = \frac{6.62}{40.69} = 0.163$$

实验中有一误差来源为**滑动变阻器最大阻值约为 20.69k \Omega 而非预设的 22k \Omega**,推测是由于内部机械结构老化导致的可调阻值发生变化

思考题1:分析二极管而通断性质来导出占空比q的公式,以及实测占空比的误差来源。

由于实验值与理论值相差较大,我们认为该占空比的理论计算公式需要修正,因此我们增做了几组实验用于验证我们的猜想。

实验	组 1	实验组 2		
实测 R1 (KΩ)	9.44	实测 R1 (KΩ)	20.63	
实测 R2 (KΩ)	31.25	实测 R2 (KΩ)	19.95	
实测占空比 q	20.19%	实测占空比 q	51.08%	
正脉冲宽度( μ s)	282.4	正脉冲宽度( μ s)	602.9	
周期(μs)	1398.7	周期(μs)	1180.3	
公式计算占空比q	23.20%	公式计算占空比q	50.70%	
相对误差	12.97%	相对误差	0.75%	

表 4 调整占空比的增设实验(实测)

我们发现,**随着 R1 与总电阻的比值逐渐增大,理论计算得到的占空比与实验值相对误差也随之减小。**我们从该电路的原理出发分析,由于二极管的单向导电性,因此该电路的电容充电和放电回路被隔离开,从而实现占空比可调的多谐振荡器。而正脉冲宽度和占空比公式为:

$$t_w = 0.7R_1C$$
 
$$q = \frac{0.7R_1C}{0.7R_1C + 0.7R_2C} = \frac{R_1}{R_1 + R_2}$$

但该公式并未考虑二极管的等效电阻,因此理论计算公式需要进行对应修正。 我们在仿真中搭建了如图所示的电路并使用直流扫描功能测量二极管的伏安特性 曲线。

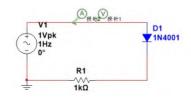


图 18 二极管伏安特性曲线测量(仿真电路)

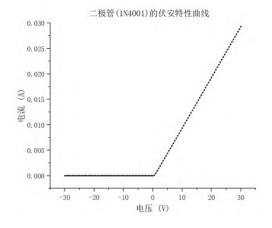


图 19 二极管伏安特性曲线测量

我们发现仿真中 1N4001 型二极管的伏安特性曲线为两段线性曲线,当电压为负向电压时二极管电流小于10<sup>-7</sup>A,随着电压增加电流几乎不变,可以认为此时电路为断路,而电压为正向电压时,二极管电流随外接电压增大而线性增大,其等效电阻我们可以通过线性拟合给出。

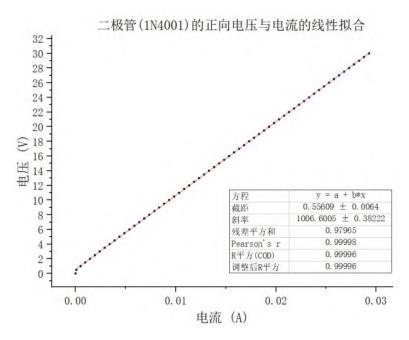


图 20 二极管等效电阻的线性拟合

1N4001 型二极管二极管正向电压与电流的线性拟合拟合系数为 0.99996,可以认为两者满足线性关系,其等效电阻为 $R=1006.6\pm0.4\Omega$ ,下面我们展示我们的仿真结果。

仿真值		理论值(基于正脉冲宽度为 0.2ms)		相对误差
仿真 R1 (KΩ)	6.9844	理论 R1 (KΩ)	8.74	16.85%
仿真 R2 (KΩ)	35.0156	理论 R2 (KΩ)	33.26	4.21%
仿真占空比 q	17.39%	理论占空比 q	20%	2.61%

表 4 (仿真)

仿真值和实验值的相对误差为:

$$\Delta q_1 = \frac{6.9844 - 6.62}{6.9844} = 5.22\%$$

$$\Delta q_2 = \frac{35.0156 - 34.07}{35.0156} = 2.70\%$$

考虑到实验中使用的滑动变阻器最大电阻值和预设值约相差  $1400\,\Omega$ ,可以认为仿**真** 结果接近十分接近实验结果。

现在我们在仿真模型中考虑二极管的等效电阻带来的修正,公式应该修改为:正脉冲宽度:

$$t_w = 0.7(R_1 + R_{2})C$$

电容的充电时间常数:

$$\begin{split} \tau_1 &= (R_1 + R_{\cancel{\#}})C \\ \tau_2 &= (R_2 + R_{\cancel{\#}})C \end{split}$$
 
$$q &= \frac{0.7(R_1 + R_{\cancel{\#}})C}{0.7(R_1 + R_{\cancel{\#}})C + 0.7(R_2 + R_{\cancel{\#}})C} = \frac{R_1 + R_{\cancel{\#}}}{R_1 + R_2 + 2R_{\cancel{\#}}} \end{split}$$

修正后的仿真结果为:

仿真值 理论值(基于正脉冲宽度为 0.2ms) 相对误差 理论 R1 (KΩ) 仿真 R1 (KΩ) 6.9844 7.74 9.81% 仿真 R2 (KΩ) 35.0156 理论 R2 (KΩ) 34.26 2.21% 仿真占空比q 理论占空比 q 17.39% 19.88% 2.49%

表 4 理论修正后(仿真)

我们发现利用二极管的等效电阻对占空比公式进行修正后,仿真电阻与理论电阻的的绝对误差仅为 $800\,\Omega$ ,可以认为我们的修正是可行有效的。

然而修正后电阻和占空比仍存在约 10%的相对误差,因此我们还需继续修正我们的理论。我们从原公式中 0.7 即 In2 这个系数出发考虑修正, In2 的导出过程为:

$$t_w = R_1 C_1 \ln \left[ \frac{\frac{2V_{cc}}{3}}{\frac{V_{cc}}{3}} \right] = 0.7R_1 C_1$$

现在我们考虑二极管正向导通时的压降:

$$t_w = R_1 C_1 \ln \left[ \frac{\frac{2V_{cc}}{3} - 0.2V}{\frac{V_{cc}}{3} - 0.2V} \right] = 0.7591 R_1 C_1$$

将理论修正后的正脉冲宽度对比仿真结果:

表 4 二次修正后(仿真)

仿〗	<u></u> 其值	理论值(基于正朋	〈冲宽度为 0.2ms〉	相对误差
仿真 R1 (KΩ)	6.9844	理论 R1 (KΩ)	6.9850	0.008%
仿真 R2 (KΩ)	35.0156	理论 R2 (KΩ)	35.0150	0.001%
仿真占空比 q	17.39%	理论占空比 q	18.14%	0.75%

二次修正后的**仿真结果与理论值的相对误差仅为百万分之一**,可以认为两者完全符合,我们对理论的修正是正确的。

然而对于实验而言,我们很难轻松地测量二极管的等效电阻(使用物理楼一楼的半导体分析仪测量二极管的伏安特性曲线是切实可行但不太合适的方案),因此我们使用我们增设的两组实验来反推二极管的等效电阻。

利用**增设的两组实验我们得到二极管的等效电阻**约为  $1.111k\Omega$ ,我们将其代入修正公式并对比我们的实验结果:

实测	列值	理论值(基于正朋	《冲宽度为 0.2ms)	相对误差
实测 R1 (KΩ)	6.62	理论 R1 (KΩ)	6.87	3.64%
实测 R2 (KΩ)	34.07	理论 R2 (KΩ)	33.82	0.74%
实测占空比 q	12.35%	理论占空比 q	13.34%	0.99%

表 4 二次修正后(实测)

我们发现经过修正后的实验结果和理论值高度吻合**,理论值和实验值的相对误差为 不超过1%**,可以认为修正是可行有效的。

实验中观察到随着 R1 电阻增大

仿真 OUT 端波形 (标记 Tw1 和 Tw2 时间宽度):

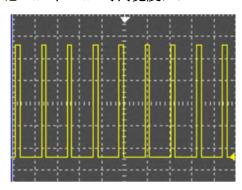


图 21 Out 端输出波形

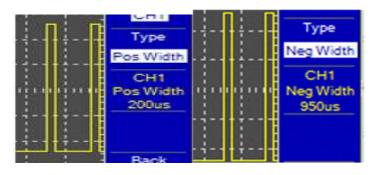


图 22 Out 端输出波形正负时间宽度(仿真)

# 仿真截图:

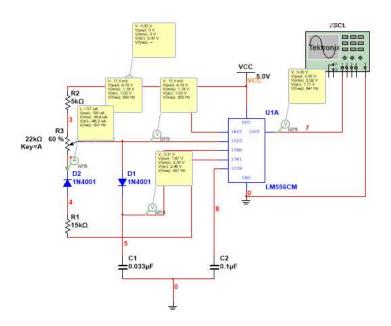


图 23 可调占空比的多谐振荡器电路(仿真)

# 仿真思路与分析:

仿真中利用 LM556CM 元件搭建多谐振荡器,使用仿真中示波器的 MEASURE 功能可以精确测量仿真中 out 端输出信号的占空比和时间宽度,频率可以使用 MEASURE 功能测量也可以使用电压探针测量。

#### 3.555 构成的单稳态触发器

实验如图 24 所示。

(1) 按图 24 接线,图中  $R=10K\Omega$ , $C_1=0.01\mu F$ , $V_1$  是频率为 7KHZ 方波时,用示波器观察 OUT 端相对于  $V_1$  的波形,并测出输出脉冲的宽度  $T_w$ 。

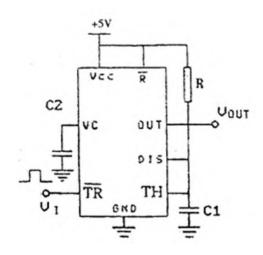
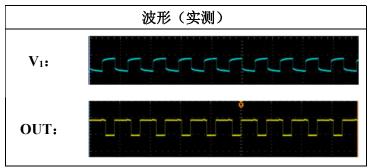


图 24 单稳态触发电路

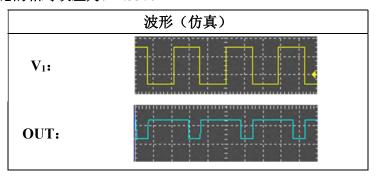
# 理论 Tw值: 110us

实测  $V_1$ 和 OUT 端波形(OUT 端波形标记  $T_w$ 值):



实测 Tw值: 108.3 us

实验和理论的相对误差为: 1.55%



# 仿真 Tw值: 109us

# 仿真和理论的相对误差为: 0.90%

实验所得频率和占空比与理论值极为接近,相差部分可以认为是元件参数精度存在误差(如电感值并非准确为 0.01 µF)以及测量仪器自身的测量精度限制产生的。

#### 仿真截图(信号发生器频率设置+波形+脉宽测量结果):

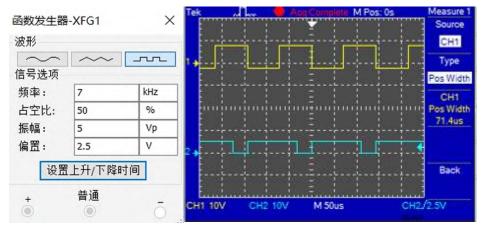


图 25 信号发生器输出波形与频率设置(f=7KHZ, Tw=71.4 μs)

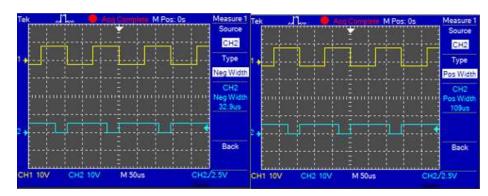


图 26 Out 端输出波形正负时间宽度(仿真)

(2) 如表 5 所示,调节  $V_1$  的频率,记录 OUT 输出脉冲宽度  $T_w$  的变化。

表 5

	• • •	
$f(V_1)(KH_2)$	实测T <sub>w</sub> (μs)	仿真T <sub>w</sub> (μs)
1	523.4	558
2	250.1	333
3	169.0	218
4	127.4	216
4.5	113.2	218
5	108.6	109
5.5	108.6	110
6	108.6	109
6.5	108.3	109
7	108.6	109
7.5	108.3	109
8	108.3	109
8.5	108.1	109
9	107.5	109
9.5	160.5	731
10	152.4	622
11	138.6	328
12	127.5	218
13	117.5	216
14	109.4	110
15	108.3	109
16	108.3	109
17	107.9	109
18	107.5	109
19	133.9	767
20	127.3	328
		1

21	121.4	218
22	116.0	218
23	111.0	109
24	108.2	109
25	108.1	109
26	107.8	109
27	107.5	109
28	127.4	876
29	123.1	328
30	119.0	218

实验正向脉冲宽度与输入频率的关系

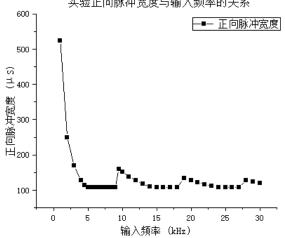


图 27 正向脉冲宽度与输入频率的关系(实验)

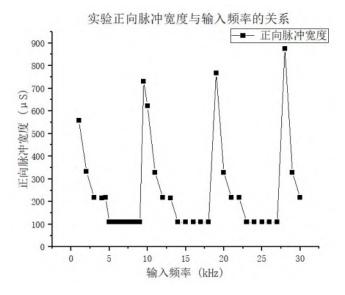


图 28 正向脉冲宽度与输入频率的关系(仿真)

实验观察到,正向脉冲宽度以 9.5KHz 的频率进行周期性变化,在接近下一个周期 开始前的输入频率下正向脉冲宽度符合理论预期结果,在每一个周期变化开始时正向脉 冲宽度会陡然增加。

# 仿真截图(1≤f≤4.5KHz、4.5KHz<f≤9KHz、9KHz<f≤30Hz 这三个频率区间 分别截取两图):

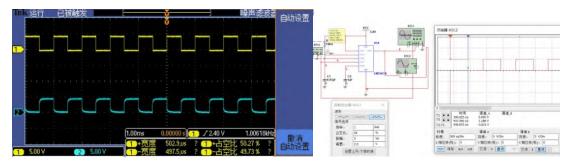


图 29 单稳态触发器输出波形仿真与实验对比(1kHz)

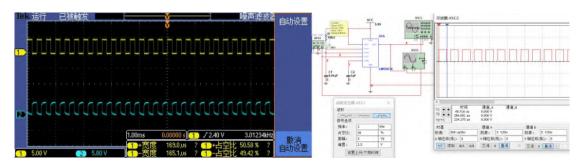


图 30 单稳态触发器输出波形仿真与实验对比(3kHz)

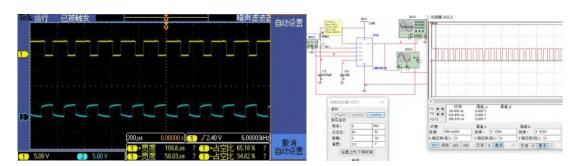


图 31 单稳态触发器输出波形仿真与实验对比(6kHz)

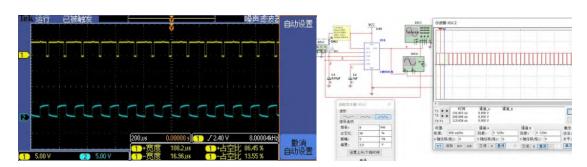


图 32 单稳态触发器输出波形仿真与实验对比(8kHz)

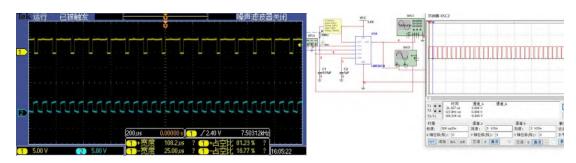


图 33 单稳态触发器输出波形仿真与实验对比(15kHz)

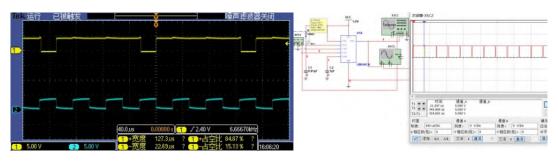


图 34 单稳态触发器输出波形仿真与实验对比(20kHz)

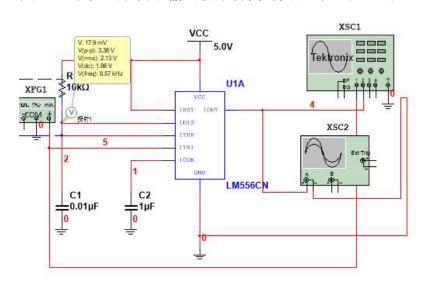


图 35 单稳态触发器仿真电路图

#### 仿真思路与分析:

仿真中利用 LM556CM 元件搭建单稳态振荡器,使用函数信号发生器输入不同频率的方波,使用仿真中示波器的 MEASURE 功能可以精确测量仿真中 out 端输出信号的时间宽度,频率可以使用 MEASURE 功能测量也可以使用电压探针测量。

# (3) 思考题2: 分析为什么三个频率区间(1 ≤ f ≤ 4.5KHz、4.5KHz < f ≤ 9KHz、9KHz < f ≤ 30Hz)存在不同响应。

我们在实验中测量了C1的充放电波形,以分析不同区间存在单稳态触发器存在不同响应的问题。

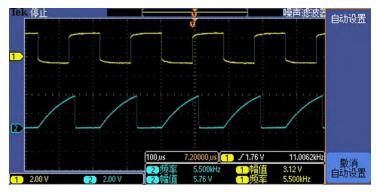


图 36 电容充放电波形(5.5KHz 输入)

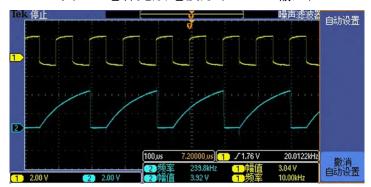


图 37 电容充放电波形 (10KHz 输入)



图 38 电容充放电波形(20KHz 输入)

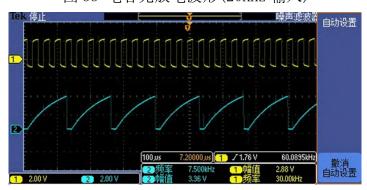


图 39 电容充放电波形 (30KHz 输入)

由公式Tw=1.1RC计算得到: 暂稳态维持时间为Tw=110us,对应的频率为  $\omega$  =  $\frac{1}{T_{\rm tr}}$ =9.09KHz。

- ① 当输入频率为1 ≤ f ≤ 4.5KHz时,输入波形的负脉冲时间宽度大于110us,电容充电结束后需要等待下一个脉冲到来时才能放电,此时输出波形的脉冲宽度与输入波形的频率呈负相关。
- ② 当输入频率 $4.5 \text{KHz} < f \le 9 \text{KHz}$ 时,输入波形的负脉冲时间宽度小于110 us,电容充电电压达到2/3 V后即可放电,此时的输出脉冲宽度稳定在Tw=109 us。
- ③ 当输入频率9KHz〈 f ≤30Hz时,由于放电时间限制,电容器在输入波形一个周期内来不及放电使得电压达到V<sub>T</sub> = V<sub>cc</sub>/3,因而电容器需要经过多个周期才能完成放电,其分析等效于一个周期的放电过程。因此单稳态触发器以9.09KHz的整数倍为周期,将重复上述过程,即当**输入波形频率超过并接近9.09KHz的整数倍时,电容需要等待下一个脉冲到来时才能放电**,因此输出的正脉冲宽度较理论预期而言有显著增加,**而输入波形频率远离9.09KHz的整数倍时,电容充放电可以顺利进行**,因此暂稳态持续时间符合预期。在仿真电路中由于电路电流电压变化关系更为理想,因此正脉冲宽度甚至可以达到ms量级(即电容持续等待了若干个脉冲信号后才开始放电过程)。

# 四、实验结论

1.本次实验中,我们进行了555时基电路功能的基本测试,我们发现555时基电路符合当 $TH > \frac{2}{3} V_{cc}$ 时,输出端为低电平,DIS导通。当 $\overline{TR} < \frac{1}{3} V_{cc}$ 时,输出端呈高电平,DIS端断开的基本功能。

2.本次实验中,我们使用555时基电路组成了多谐振荡器,该振荡器为无稳态电路,因此不需要额外的输入信号,我们使用555时基电路组成的多谐振荡器实现了恒定占空比和可调占空比的波形输出功能,其中恒定占空比的电路实验相对误差均在1%以内,可调占空比的电路经过二极管等效电阻修正和二极管压降修正后,仿真与理论值相对误差为百万分之一的数量级,实验与理论值的误差约为3%左右,主要误差来源为实验中滑动变阻器可调最大阻值并非精确为22kΩ。

3.本次实验中,我们使用了555时基电路组成了单稳态振荡器,该振荡器为单稳态电路,需要输入信号使振荡器由稳态变为暂稳态,而暂稳态可以自发地回到稳态,暂稳态持续时间取决于外部电路参数,因此可以实现频率恒定的波形信号输出,其中正脉冲时间宽度取决于电容充电时间。我们通过分析电容的充放电过程,解释了单稳态触发器对不同频率输入信号响应产生的波形中正脉冲宽度不同的原因。

在本次实验中,我们通过搭建不同的电路,体会到了555时基电路强大的拓展能力,其能够实现无稳态电路、单稳态电路乃至双稳态电路,因此其被广泛用于各种电路系统中。

# 五、课后思考题

- 1.总结时基电路基本电路及使用方法
- (1)时基电路基本电路包括参考电压形成电路、两个电压比较器、RS触发器和输出驱动电路及放电开关四个部分,参考电压形成电路通过分压形成参考电压,随后经过电压比较器与阈值电压进行比较输出,输出对RS触发器起到调制作用,RS触发器再通过输出驱动电路输出。
- (2) 基本使用方法:
- ①搭建多谐振荡器时, $V_{CC}$ 、 $\bar{R}$ 接5V电源; $V_C$ 通过一个电容接地, $\bar{TR}$ 和TH通过另一个电容接地;DIS接在两个电阻 $R_1$ 、 $R_2$ 之间,两电阻一个接电源,一个通过电容接地,OUT端为输出,由理论公式可以计算理论周期值从而换算出频率,通过理论公式也可以调节分配两个电阻的阻值以控制输出波形频率。
- ②搭建单稳态触发器电路时,DIS端通过电容接地, $\overline{TR}$ 端接输入脉冲,仅使用一个电阻一端接电源另一端通过电容接地。

# 六、参考文献

- [1] 电子技术基础实验[M]. 2022.
- [2] 姜桥,邢彦辰,曲伟,王振力,郭宏,姜波. 电子技术基础[M].人民邮电出版社:, 201309.285.

# 《电子技术实验》课程实验报告

学院: 物理学院 专业: 物理学类 年级: 20级

实验人姓名 (学号): 罗俊平 (19319086)

2022 年 5 月 27 日 下午

# 实验十二 光闪计数实验

# 一、实验目的

- 1. 熟悉中规模集成电路计数器的功能及应用。
- 2. 掌握中规模集成译码器的逻辑功能和使用方法。
- 3. 掌握数码管的扫描式显示。
- 4. 掌握555集成芯片方波产生应用
- 5. 掌握电光、光电转换的原理

# 二、实验仪器及器件

Table 1: 仿真参数

软件/元件	参数	
Multisim	14.0.593	
数据库版本	14.0.a	
六路施密特触发反向器	74LS14	
7段显示译码器	74LS48	
2选1数据选择器	74LS157	
时基集成芯片	LM556CM	
同步十进制计数器	74LS160	
译码器	74LS48	

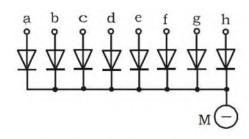
Table 2: 实验仪器型号

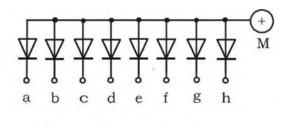
THORE 2. AMAM T			
仪器	型 <del>号</del>		
示波器	MSO 2022b(200MHz 1GS/s)		
模拟电路实验箱	TPE-D		
六路施密特触发反向器	74LS14		
7段显示译码器	74LS48		
2选1数据选择器	74LS157		
时基集成芯片	NE556		
同步十进制计数器	74LS160		

#### 三、实验原理

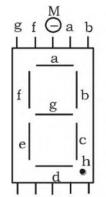
# 1. 七段发光二极管(LED)数码管

LED 数码管是目前最常用的数字显示器,图 1 (a)、(b)为共阴管和共阳管的电路,(c)为两种不同出线形式的引出脚功能图。(注:光闪计数实验板上数码管为共阴两位数码管)一个 LED 数码管可用来显示一位 0~9 十进制数和一个小数点。小型数码管(0.56 寸)每段发光二极管的正向压降,随显示光(通常为红、绿、黄、橙色)的颜色不同略有差别,通常约为 2~2.5V,每个发光二极管的点亮电流在 5~10mA。 LED 数码管要显示 BCD 码所表示的十进制数字就需要有一个专门的译码器,该译码器不但要完成译码功能,还要有相当的驱动能力。



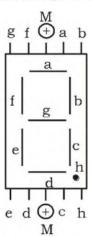


(a) 共阴连接("1" 电平驱动)



e d  $\Theta$ c h

(b) 共阳连接("0"电平驱动)



(c) 符号及引脚功能

图 1 七段发光二极管(LED)数码管

#### 2. 2 联装共阴极七段数码管

光闪计数实验板采用的2联装共阴极七段数码管,如图2所示,是一种常用的2位数码管。

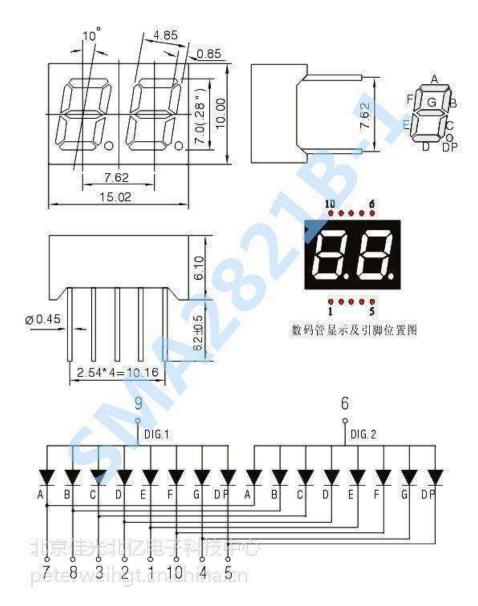


图 2 2 联装共阴极七段数码管引脚图

如上图所示,2 联装共阴极七段数码管由2 位共阴极七段数码管组成,并将每一位七段数码管的发光二极管 a-g 并联起来,采用一组数据线驱动,从而大大简化了电路连线复杂度。每一位共阴极七段数码管的位选信号即发光二极管 a-g 的公共端(COM口),由 1-2 引脚输入,低电平有效,可按位选通(点亮)对应位的七段数码管。

# 3. 74LS48 (共阴极七段译码驱动器)

七段译码驱动器有众多型号,包括 74LS47 (共阳),74LS48 (共阴),CC4511 (共阴)等,其中 74LS48 具有二进制码锁存、七段译码以及驱动器功能,可用于驱动共阴极 LED 数码管。光闪计数实验板内部已实现 74LS48 的 8421 码七段译码驱动器功能,

并引出 A、B、C、D 四个引脚。因此使用七段数码管显示时,只需要把显示内容的 8421 码按从低位到高位的顺序连接到 A、B、C、D 输入脚即可。

如图 3 所示为 74LS48 引脚排列图。

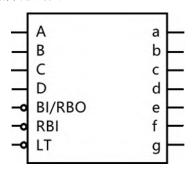


图 3 74LS48 引脚排列图

其中 A、B、C、D 为二进制码(由低位到高位)输入端,a、b、c、d、e、f、g 是74LS48 译码输出端,输出高电平有效,用来驱动共阴极 LED 数码管。LT、RBI 和 BI/RBO 是控制端口。

- (1) LT 是灯测试输入端,低电平有效。LT=0 时,74LS48 译码输出全为高电平。
- (2) RBI 是灭零输入端,低电平有效。RBI=0 且 A、B、C、D 输入 0000 时,74LS48 译码输出全为低电平,七段数码管熄灭,即不显示零。
- (3) BI/RBO 是输入输出端口。当作为输入控制端口使用时,是灭灯输入端,低电平有效。BI/RBO=0 时,无论 A、B、C、D输入是否为 0000,74LS48 译码输出全为低电平,七段数码管熄灭。当 BI/RBO 作为输出端使用时,是灭零输出端。当 74LS48 译码输出 a-g 全为七段数码管的扫描式显示

#### 4. 七段数码管的扫描式显示

对多位数字显示采用扫描式显示可以节电,这一点在某些场合很重要。对于某些系统输出的的数据,应用扫描式译码显示,可使电路大为简化。利用数码管的余辉效应和人眼的视觉暂留效应,虽然在某一时刻只有一个数码管在显示,但人眼看到的是多个数码管"同时"被点亮的效果。有些系统,例如计算机、某些 A/D 转换器,就是以这样的形式输出数据的。对于如下图 4 所示 2 联装七段数码管显示电路,1、2 端口接数码管的位选通信号(共阴极数码管,则低电平有效),2 位七段数码管 a-g 并联接入74LS48 的译码输出端口,则 74LS48 的输入端口需接显示数字的 8421 码。要使数码管不同位显示不同数字,则需要由选通信号控制多路开关,先后送出(由高位到低位或由低位到高位)十进制的 8421 码,并同时选通对应位的数码管,即显示内容(8421 码)和位选通信号是一一对应的送出。当扫描速度足够快时,2 位数码管看起来同时显示不同数字。

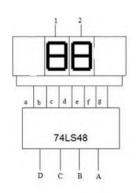


图 4 4 联装七段数码管译码显示电路

如图 5 所示 Ds1-Ds2 为上述 2 联装七段数码管显示电路的选通信号,Ds1、 Ds2 依次接入数码管 1、2 位选通引脚。假定系统按先高位后低位的顺序送出显示内容(8421码)至 A、B、C、D 输入引脚,则当 8421 码输入十位数时 Ds1 送出低电平,当 8421码输入个位数时 Ds2 送出低电平, …… 一般作为选通信号的低电平相邻之间有一定的间隔。

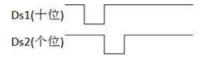


图 5 2 联装共阴极数码管的位选通信号

#### 5. 集成计数器 74LS160

74LS160 是上升沿触发的可预置四位十进制同步计数器,其芯片引脚图见附录 1,P3、P2、P1、P0 是从高位到低位的预置数据输入端。Q3、Q2、Q1、Q0 是从高位到低位的计数输出端。CP /CLK是计数脉冲输入端。R是异步清零端,低电平有效。PE是同步置数端,低电平有效。CET 和 CEP 是计数器工作使能端,高电平有效。TC 是进位信号输出端,当 Q3Q2Q1Q0 计数至 1001 时,输出高电平。74LS160 功能如表 1 所示。

CP	R	PE	CET	CEP	功能
X	0	X	X	X	清零
1	1	0	X	Х	置数
1	1	1	0	Х	保持
1	1	1	X	0	保持(但进位TC=0)
1	1	1	1	1	计数

表 1 74LS160 逻辑功能表 (同步置数异步清零)

以使用 74LS160 采用同步置数法实现二十四进制计数器为例,电路图如下图 6 所示。

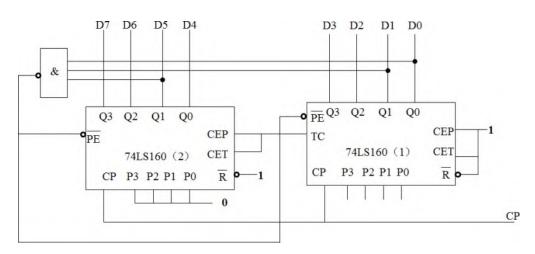


图 6 使用 74LS160 搭建二十四进制计数器电路

74LS160(1)是个位计数器,74LS160(2)是十位计数器,通过将个位计数器的进位信号 TC 接入十位计数器的计数使能端实现一百进制计数功能。D7-D0 为二十四进制计数输出端,其中 D7-D4 为十位计数输出,D3-D0 为个位计数输出。采用D7D6D5D4D3D2D1D0=00100011(对应十进制数 23)状态作为归零信号接入两级 74LS160的同步置数端序,从而实现二十四进制计数功能。

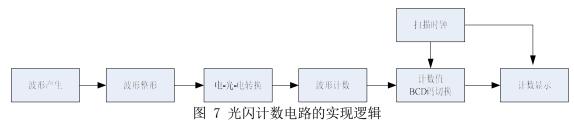
# 三、设计电路与实验

### 设计需求:

实现光闪次数的计数电路,并通过两位数码管实现计数显示功能。

#### 设计思路:

- 1) 使用NE555芯片产生1Hz或10Hz的方波信号。
- 2) 方波信号经过光电发射、光电接收进行电-光-电的转换,从光电频率输出端引出。
- 3) 由于红外发光管到光电接收三极管的外部光路有较多干扰,因此需要施密特反相器做整形处理。
- 4) 将整形后的波形输入到十位计数器中,并将经过555整形后的扫描时钟信号 (1KHz)输入计数器和数码管,以实现光闪计数并利用数码管计数显示的功能。



# 测试思路:

- 1) 光电信号输出测试:使用NE555芯片产生1Hz或10Hz的方波信号后输入光电转化模块,并将输出端整形后波形输入一个发光二极管中,观察发光二极管是否安装波形频率闪烁(或使用示波器观察整形后的波形是否较为理想)。
- 2) 计数器与数码管功能测试:将1Hz或10Hz的方波整形后输入计数器技术段,仅使用低位BCD码接入数码管的BCD码输入端,观察数码管能否正确显示计数个数。
- 3) 二选一译码器测试: 将74LS157的A4接5V端, A3-A1接GND端子, B1-B4接GND端子。 Y1-Y4接数码管BCD码输入端(A1为低位,B1为低位)。数码管位选2接GND。控制端S接正脉冲端。
  - ① 按动正脉冲按键,理论而言不按下按键数码管显示8,按下按键显示0。
  - ② 将扫描频率输出接74LS14整形后接74LS157控制端S,并将S端连接到数码 管位选1,将位选1通过7414反相后接位选2,该方法可以测试两位数码管。

# 模块连接方式及设计难点:

1) 二位数码管的连接: 因为 1、2 号数码管共用一组 BCD 码输入端口,因此需要使用二选一数据选择器 74LS157 将两个 74LS160 的输出轮流送到数码管输入端。即在数据选择器输出高位计数器数据 BCD 码的同时选通高位数码管,在数据选择器输出低位计数器数据 BCD 码的同时选通低位数码管。

输	输出	
G	S	Y
1	X	0
0	0	A
0	1	В

表2 74LS157 功能表

## 2) 各模块连接:

- ① 计数器的高位BCD码(A1、B1、C1、D1)接74LS157的第一组输入(A1、A2、A3、A4),计数器的低位BCD码(A0、B0、C0、D0)接74LS157的第二组输入(B1、B2、B3、B4),74LS157的控制端S接扫描频率输出波形整形后的输出端。
- ② 数码管的BCD码输入端接74LS157的输出端(Y1、Y2、Y3、Y4),数码管的位选 1接扫描频率输出波形整形后的输出端,并将位选1反相后接位选2。

### 1. 两位十进制计数器与数码显示的设计:

### (1) 十进制计数器状态转移图

由十进制计数器状态转换真值表可以得到其状态转换图如下图所示。

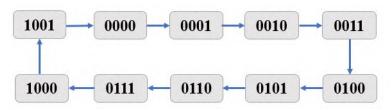


图 8 同步十进制加法计数器状态转移图

十进制加法计数器在计数器输出状态为 1010 时,触发器清零回到 0000 态。

### (2) 数码管实现十进制计数器的数码显示

我们可以利用数码管显示输出的十进制数信号。由于数码管为七段数码管,因此需要将计数器的四位信号转换为七位信号后输入数码管,具体操作方法为将四位二进制输入信号接入 74LS48 译码器,得到 7 位二进制输出,并对应接入共阴极数码管输入端,数码管上接低电平后可以正常工作,显示输入的十进制数信号。

74LS160D 正常工作时,清零端和两个使能端以及 LOAD 都接高电平。74LS48D 正常工作时,LT、RBI、BE/RBO 均接高电平。

搭建如图所示的仿真电路图,我们成功验证我们的电路设计能够实现十进制加 法计数器的数码显示功能。(仿真利用逻辑分析仪可以直观地展示十进制加法计数 器的输出效果)

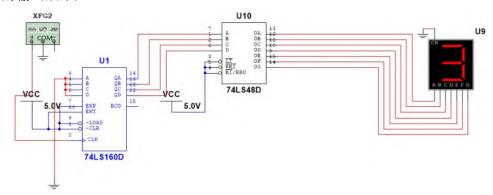


图 9 十进制计数器的数码显示

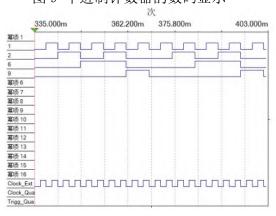


图 10 十进制计数器的波形图

## (3) 一百进制计数器及其数码显示的实现

我们将 74LS160 的低位计数器进位端 RCO 连接高位计数器时钟信号(或进位端 RCO 与高位十进制计数器的使能端相连,LCK 时钟信号与低位计数器共用),即当进位信号产生时,高位十进制计数器工作,否则高位十进制计数器不工作,从而可以实现一百进制计数器的功能。

搭建如图所示的仿真电路图,我们成功验证我们的电路设计能够实现一百进制加法计数器的数码显示功能。(仿真利用逻辑分析仪可以直观地展示一百进制加法计数器的输出效果)

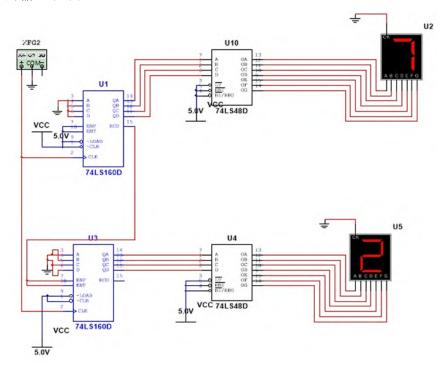


图 11 一百进制计数器的数码显示

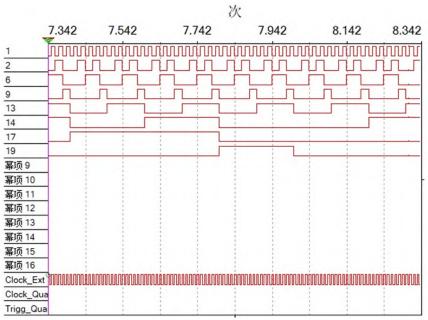


图 12 一百进制计数器的波形图

# (4) 一百进制计数器数码显示的改进

利用 74LS48D 的灭零输入端,我们可以实现一百进制计数器高位不显示 0 的功能,具体实现方法为将低电平接入灭零输入端 RBI。搭建如图所示的仿真电路图,我们成功验证我们的电路设计能够实现一百进制加法计数器的高位灭零数码显示功能。(由于该版本下 Multisim 元件库中 74LS47 元件 RBI 接口建模有误,仿真中将 74LS48D 替换为 74LS47D,共阴极七段数码管改为共阳极七段数码管以演示灭零输入有效时的输出效果)

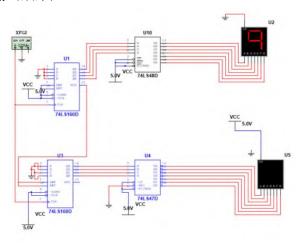


图 13 一百进制计数器的数码显示(计数 "9" 高位灭零)

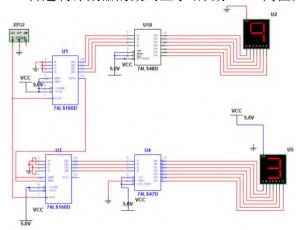


图 14 一百进制计数器的数码显示(计数 "39" 高位正常显示)

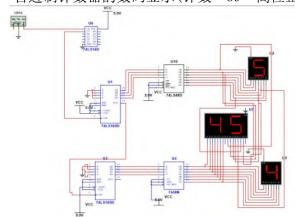


图 15 一百进制计数器的二位数码显示(计数 "45")

## 2. 扫描时钟和 BCD 码切换设计:

### (1) BCD 码切换设计

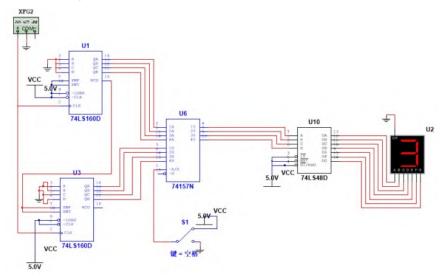


图 16 利用二选一数据选择器实现输入端复用

利用数码管的余辉效应和人眼的视觉暂留效应,虽然在某一时刻只有一个数码管在显示,但人眼看到的是多个数码管"同时"被点亮的效果。要使数码管不同位显示不同数字,则需要由选通信号控制多路开关,先后送出(由高位到低位或由低位到高位)十进制的8421码,并同时选通对应位的数码管,即显示内容(8421码)和位选通信号是一一对应的送出。

在本实验中,由于两个数码管共用一组 BCD 码输入端口,因此需要使用二选一数据选择器 74LS157 将两个 74LS160 的输出轮流送到数码管输入端。我们将 74LS157 的控制端 S 接扫描频率输出波形整形后的输出端,数码管的 BCD 码输入端接 74LS157 的输出端 (Y1、Y2、Y3、Y4),数码管的位选 1 接扫描频率输出波形整形后的输出端,并将位选 1 反相后接位选 2。

74LS157 正常工作时,选通端接低电平。

# 3. 光电转换模块设计:

在实验中,光电转换模块已经被封装好,我们可以直接通过简单的连线实现光电转换功能。在仿真中,我们使用光电二极管-光电三极管元件对光电转换模块进行模拟, $R_B$ 和 $R_C$ 取 1K $\Omega$ ,Vcc 取 5V。搭建如图所示的仿真电路图,我们成功验证我们的电路设计能够实现电-光-电的转换功能。

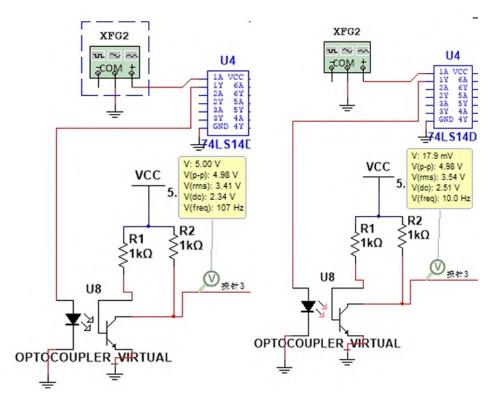


图 17 光电转换模块仿真电路图(左:二极管不发光;右二极管发光)

# 4. 各模块的连接设计:

# (1) 光闪信号输出及光电转换模块连接



图 18 光闪信号输出模块

光闪信号产生由 555 来实现,通过短接不同的电容,产生不同的频率方波。本实验中由实验板已有模块实现。

光闪信号产生后接入红外发光管,使红外发光管产生亮、暗交替的闪烁光,并被光电接收三极管接收(实验中可以通过遮挡以及将输出信号连接测试灯 L1 实现该步骤的检测)。而由于红外发光管到光电接收三极管的外部光路有较多干扰,因此我们需要将信号连接至施密特反相器做整形处理。



图 19 施密特反相器模块

## (2) 计数器模块连接

将光电转换并整形后的信号输入已搭建并测试好的一百进制计数器中,低位计数器进位端RCO连接高位计数器时钟信号(或进位端RCO与高位十进制计数器的使能端相连,LCK时钟信号与低位计数器共用),其余接口由于默认高电平可以不做处理。LCK时钟信号接入施密特反相器整形后的扫描时钟信号。

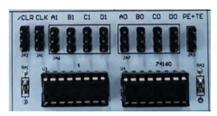


图 20 计数器模块



图 21 扫描时钟模块

### (3) 数码显示模块连接

由于两个数码管共用一组 BCD 码输入端口,需要使用二选一数据选择器 74LS157 将两个 74LS160 的输出轮流送到数码管输入端。

计数器的高位 BCD 码 (A1、B1、C1、D1) 接 74LS157 的第一组输入 (A1、A2、A3、A4), 计数器的低位 BCD 码 (A0、B0、C0、D0) 接 74LS157 的第二组输入 (B1、B2、B3、B4), 74LS157 的控制端 S 接扫描频率输出波形整形后的输出端。

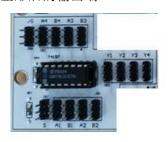


图 22 数据选择器模块

数码管的 BCD 码输入端接 74LS157 的输出端 (Y1、Y2、Y3、Y4),数码管的位选 1 接扫描频率输出波形整形后的输出端,并将**位选 1 反相后接位选 2。** 



图 23 二位数码管选择模块

最终整体的电路连接方法如下:

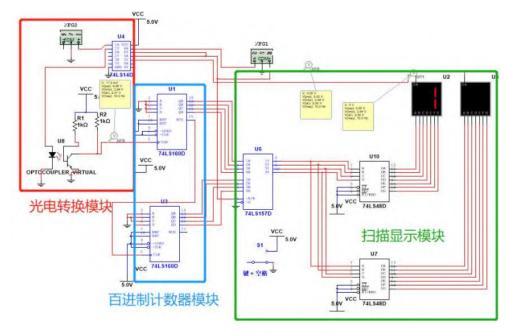


图 24 光闪计数实验电路连接图

我们搭建的仿真电路可以完整模拟本次实验中的每一个模块,并在数码管上扫描显示光闪计数值。

**仿真电路中我们可以利用 74LS48D 的灭灯输入端模拟二位数码管的位选端**(但 灭灯输入端为高电平时数码管亮,与实验模块中位选信号为低电平时数码管亮相 反)。

仿真思路为增加一个 74LS48D,两个 74LS48D 输入端共同接入 74LS157 二选一数据选择器的输出端,灭灯输入端作为位选端连接整型后的扫描信号。我们搭建如图所示的仿真电路图,我们成功验证我们的电路设计能够实现二位位选数码显示功能。

由于仿真不存在数码管的余辉效应,受限于仿真步长设置人眼的视觉暂留效应也不明显,因此仿真中无法直观地数码管的扫描式显示效果。

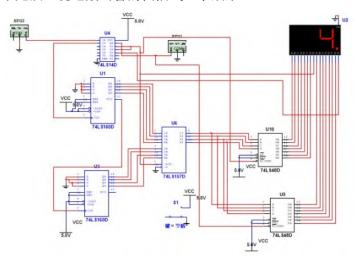


图 25 二位数码管低位扫描显示(方案 1)

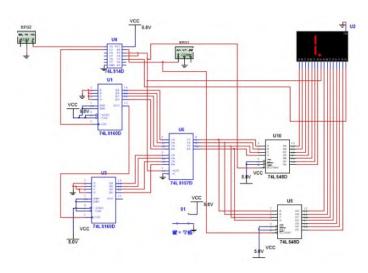


图 26 二位数码管高位扫描显示(方案 2)

模拟位选端的另一个方法是**利用两块数码管,其中一个数码管共阴极端连接扫描信号,另一个连接经过施密特反相器反相后的扫描信号**,也可以实现二位数码管的扫描显示。

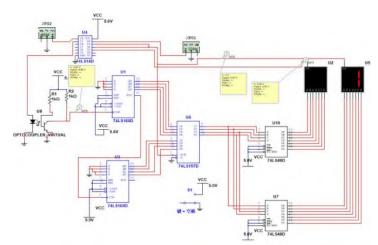


图 28 二位数码管低位扫描显示(方案 2)

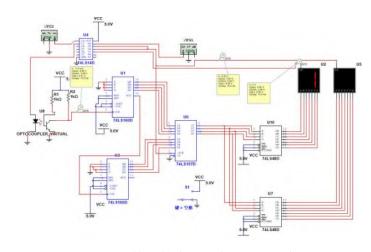
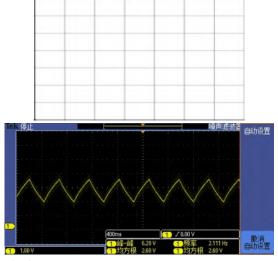


图 28 二位数码管高位扫描显示(方案 2)

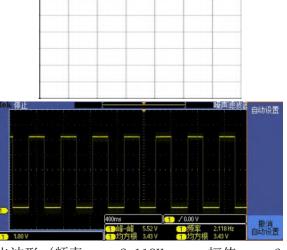
# 四、实验数据记录

# (1) 光电信号输出测试

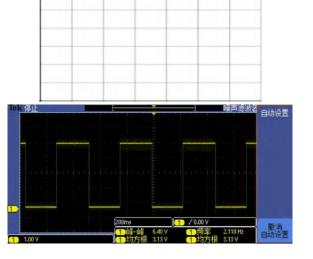
555时基输出波形: (频率:\_\_\_2.111Hz\_\_\_\_,幅值:\_\_\_6.62V\_\_\_\_\_)



光电三极管输出波形: (频率:\_\_\_2.118Hz\_\_\_\_,幅值:\_\_\_\_5.52V\_\_\_\_)



施密特反向触发器输出波形: (频率:\_\_\_\_2.118Hz\_\_\_,幅值:\_\_\_\_6.40V\_\_\_\_)



- (2) 计数器与数码管功能测试 数码管能否正确显示计数: 是
- (3) 二选一译码器测试 未按下正脉冲按键数码管是否显示8: 是 按下正脉冲按键数码管是否显示0: 是 接入扫描信号后二位数码管是否正常工作:是
- (4) 光闪计数测试 1Hz下能否正常实现光闪计数并数码显示:是 10Hz下能否正常实现光闪计数并数码显示:是
- 五、实验中遇到的问题 如何实现光闪计数置零和保持功能。

## 六、改进方案

将计数器的置零端连接负脉冲输入,按下负脉冲按钮即可实现计数清零。将计数器的使能端连接负脉冲输入,按住负脉冲按钮即可实现计数保持。

### 七、实验结论

1.本次实验中我们使用光电三极管实现电-光-电的信号转换。光电三极管的核心部分等效于一个光电二极管,其工作原理为在光照下,携带能量的光子进入 PN 结后,把能量传给共价键上的束缚电子,使部分电子挣脱共价键,从而产生电子-空穴对,从而产生光电流。光电三极管的基极和集电极之间等效于接入一个光电二极管,光电二极管的电流等效于三极管的基极电流。当光照强弱变化时,由于三极管具有电流放大作用,因此在集电极我们可以得到较大的光电流输出。

基于光电转换的光电传感器等元件具有高集成化、低功耗、微型化、高灵敏性等诸多优点,可以用于自动驾驶等先进技术的实现。

- 2.本次实验中我们使用施密特反相器对输出光电信号和扫描信号进行了信号整型。 施密特触发器有两种稳定状态,其具有正向阈值电压和负向阈值电压,因此低于阈值电 压的输出电压的变化不影响施密特触发器的状态。施密特触发器可以边缘变化缓慢的周 期性信号转换为边缘陡峭的方波信号,或排除原有的方波信号中幅度低于阈值电压的小 幅值干扰,得到较好的方波信号。施密特触发器可以很好地提高电路的抗干扰能力。
- 3.本次实验中我们使用了 2 选一数据选择器从而控制具有公共端的共阴极数码管。数据选择器是一种可以在多个模拟或数字输入信号中选择一个信号进行输出的器件,我们可以利用其实现总线复用,以提高总线的利用率,降低总线的复杂度。
- 4.本次实验中我们成功使用了具有公共端七段数码管扫描式显示实现光闪次数显示功能,其具体实现方法见实验设计部分。最终得到的实验结果为由扫描信号共同控制数码管位选端和数据选择器的数据输出下,我们观察到十位和个位数码管同时正确显示计数值的十位和个位,降低扫描频率时数码管显示发生闪烁现象。

扫描式显示可以减少器件的输入端,并且降低器件的功耗。由于人眼的视觉暂停效应和数码管的余辉效应,在一定的扫描频率下,人眼会看见数码管被同时点亮。由于同

一时刻仅有一个数码管亮起,因此利用扫描的方式大大减小了功耗。

扫描式显示的效果与扫描频率有重要关系。若扫描频率过小,数码管开启的时间大于人眼的视觉暂停时间,数码管会产生闪烁现象,影响整体的视觉效果;若扫描频率过大,则会造成数码管频繁开启和关断,导致整体功耗增加,选择合适的频率为保证扫描式显示效果的关键。

# 八、参考文献

- [1] 电子技术基础实验[M]. 2022.
- [2] 姜桥,邢彦辰,曲伟,王振力,郭宏,姜波. 电子技术基础[M].人民邮电出版社:, 201309.285.
- [3] 李子强,吕辉,杨涛.基于 Multisim 的光电二极管频率响应仿真分析[J].光通信研究,2014(02):32-34.

# 《电子技术实验》课程实验报告

学院: 物理学院 专业: 物理学类 年级: 20级

实验人姓名 (学号): 罗俊平 (19319086)

2022 年 6 月 10 日 下午

# 实验十三 典型通信电路单元设计实验

报告摘要: 本实验利用移位寄存器和模二加法电路搭建了M序列发生器,从理论、实验和仿真三个方面证明了四位移位寄存器组成的M序列发生器抽头组合,分析了M序列的均衡性和游程分布,并利用Matlab编程验证了M序列的自相关性,证明了实验中产生的M序列是标准的伪随机序列。本实验使用了D触发器串联组成了移位寄存器,实现了串行输入-并行输出和并行输入-串行输出的转换;利用逻辑门和并行输出端实现了连零连一检出.本实验实现了基于门控电路或M序列自相似性的4位数据接收端作为数据缓存的加密-解密电路,实验结果表明仅有同步M序列可以得到正确的解密信息,可以利用M序列实现信息加密过程。

关键词: M序列;串并转换;连零连一检出;Multisim软件

## 一、实验目的

- 1. 了解数字通信电路中简单的数字电路单元,例如串并转换、连零连一检出、M 序列 发生器、模二运算等逻辑电路的功能。
  - 2. 掌握根据实际电路设计需求,利用简单数字电路元件完成逻辑电路模块设计的能力。

#### 二、实验原理

现代社会的运行与发展离不开发达的通信系统。数字通信技术利用的是数字信号来进行信息的发送、传输和接收。相较于模拟通信技术,数字通信技术在抗噪声干扰、容错性、保密性等方面都有显著的提高。随着电子技术和计算机技术的发展,数字通信目前已取到模拟通信而在通信方式中占据主导地位。

数字通信系统中的主要模块,包括编码、译码、同步、加解密等功能,都是依赖于各种数字电路模块的实现。通信电路模块种类繁多,从小到计数器、判决电路等简单的组合与时序逻辑电路,到由几万个逻辑门、触发器构成的串行收发器、数据链路等大型数字与混合信号模块,不一而足。在《电子技术基础实验》中我们选择其中几个有代表性的数字逻辑电路单元,分析其中的原理,并使用简单的逻辑门和触发器芯片动手搭建实际电路,从而加深对数字电路逻辑功能的理解,并且了解到更多基础数字电路逻辑单元的应用场景。

#### 1. 数字通信系统的基本结构与串并转换

典型的数字通信系统结构如图1所示。信源产生的信息在发送端电路中经过滤波、采样量化、编码、调制、加密等信号处理后,通过载波电路输出给传播媒介上传输。信息传输的媒介称为"信道",在不同的应用场合下种类丰富多样,包括有线信道(双绞线、同轴电缆、

微波波导、光纤等)和无线信道(电磁波)等。信息传输到接收端后被载波电路提取,经过解密、解调制、译码、滤波等信号处理后,产生最终的有效信号提供给信宿,完成整个信息的传输过程。有关通信系统的更多细节可参见通信原理相关教材。

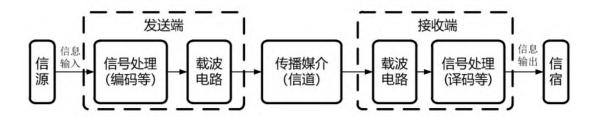


图 1 数字通信系统模型

随着信道中传输的数字码率不断升高,采用多个数字通道并行传输会存在越来越严重的同步问题:通道间传输延迟的差异会造成发送端对齐的码值在接收端无法严格对齐的现象,因此高速数字通信系统通常采用串行的方式发送数据。如图 2 所示的简化模型中,发送端的

数据并行输入,经过串行化后产生单个数字通道的串行数据输出;接收端则将接收到的串行数据通过并行的方式输出给接收端的后端电路。

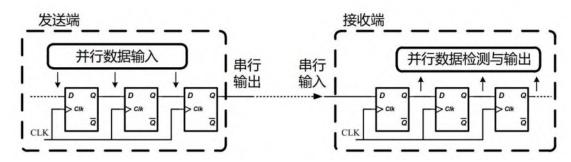


图 2 串并转换与收发的简化结构

串并转换过程的数字电路实现可以通过《寄存器及其应用》中的移位寄存器来实现,通过首尾相连的 D 触发器即可实现对应的功能。除此之外为了进一步简化信道设计,串并转换过程的时钟 CLK 信号通常不直接传输,而是通过特殊的编码方式让传输数据的码值中拥有足够的逻辑"0"与逻辑"1"之间的跳变,在接收端利用这些跳变来"恢复"时钟信号。这种"时钟与数据恢复技术"(Clock and Data Recovery, CDR)在高速数字通信中有着广泛的应用,但其要求串行传输的码率中不能有过多连续的逻辑"0"和连续"1"的存在,否则会造成接收端无法正确的恢复时钟。

本实验中,要求通过 D 触发器来实现一个简单的接收端串行转并行的电路,并且根据并行数据设计"连零连一检测"的逻辑电路。值得一提的是,"连零检测"或"连一检测"在很多常用的数字编码方式中都有广泛的应用,如交替极性编码(AMI)3 阶高密度双极性码(HDB<sub>3</sub>)等,具体的内容可参见相关教材介绍。

# 2. 线性反馈移位寄存器与 M 序列

下面介绍一种应用非常广泛的电路,在数字通信中称为"M 序列"产生电路,而在微电子设计中则称为线性反馈移位寄存器(Linear Feedback Shift Register, LFSR),这是环形计数器的一种实现形式,如图 3 所示。其反馈回第一级触发器输入 D1 的逻辑值由各个寄存器输出 Q1~Qn 其中的特定"抽头"进行逻辑运算所得.

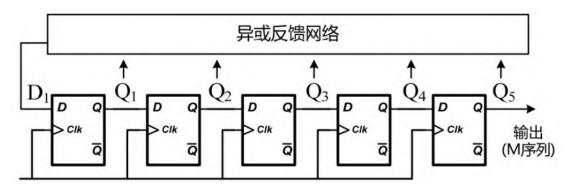


图 3 线性反馈移位寄存器基本结构

在数学上已经证明,对于 n 位的 LFSR,通过特定抽头的异或运算,就能够实现周期最长的序列,最长的周期为 (2n-1),只有全 "0"的状态是无效状态且会一直保持在全 "0"状态。不同位数计数器所使用的抽头组合如表 1 所示 (部分位数的抽头组合不唯一),图 4 给出了 5 位 LFSR 的实现电路,异或反馈网络只需要计算 Q5 和 Q3 的异或值,反馈回 D1 即可,表 2 则给出了其状态转移表以及 Q5 Q4 Q3 Q2 Q1 对应的十进制数。更多关于 LFSR 的讨论请参考相关数学和通信原理教材。

	**		
位数	参与异或的抽头	位数	参与异或的抽头
2	Q2, Q1	10	Q10, Q7
3	Q3, Q2	11	Q11, Q9
4	Q4, Q3	12	Q12, Q11, Q10, Q4
5	Q5, Q3	13	Q13, Q12, Q11, Q8
6	Q6, Q5	14	Q14, Q13, Q12, Q2
7	Q7, Q6	15	Q15, Q14
8	Q8, Q6, Q5, Q3	16	Q16, Q15, Q13, Q4
9	Q9, Q5	17	Q17, Q14

表 1 不同位数 LFSR 的抽头组合

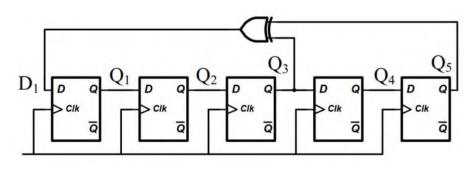


图 4 5 位LFSR 的最大周期(31)实现方式

clk 顺序	Q5 (输出)	Q4	Q3	Q2	Q1	十进制数	clk 顺序	Q5 (输出)	Q4	Q3	Q2	Q1	十进制数
0 (复位)	1	1	1	1	1	31	16	0	1	0	0	0	8
1	1	1	1	1	0	30	17	1	0	0	0	0	16
2	1	1	1	0	0	28	18	0	0	0	0	1	1
3	1	1	0	0	0	24	19	0	0	0	1	0	2
4	1	0	0	0	1	17	20	0	0	1	0	0	4
5	0	0	0	1	1	3	21	0	1	0	0	1	9
6	0	0	1	1	0	6	22	1	0	0	1	0	18
7	0	1	1	0	1	13	23	0	0	1	0	1	5
8	1	1	0	1	1	27	24	0	1	0	1	1	11
9	1	0	1	1	1	23	25	1	0	1	1	0	22
10	0	1	1	1	0	14	26	0	1	1	0	0	12
11	1	1	1	0	1	29	27	1	1	0	0	1	24
12	1	1	0	1	0	26	28	1	0	0	1	1	19
13	1	0	1	0	1	21	29	0	0	1	1	1	7
14	0	1	0	1	0	10	30	0	1	1	1	1	15
15	1	0	1	0	0	20	31	1	1	1	1	1	31

表 2 5 位LFSR 的状态转移表

如表 2 所示,5 位 LFSR 能够实现最多 31 个不同的计数,并且只需要使用 D 触发器和异或门来实现,因此是一种结构非常简单的计数器实现方式,但二进制数码与计数值的对应关系需要进行进一步映射,因此通常会用在对功耗、芯片面积(对应门电路数量)要求比较严格的场合。另一方面,通过表 2 的  $Q_n Q_1$  对应的十进制数也可以看出,LFSR 的计数器值在  $1^{\sim}$  ( $2^n-1$ ) 之间呈现随机化的特征,通过统计学分析可以证明其序列的相关性与白噪声相类似,因此 LFSR 也是一种常用的伪随机数生成器,广泛应用于计算机、通信等领域。

由于 LFSR 电路主体结构是移位计数器,因此模块本身自带并行输入、串行输出的功能。将最高位 Qn 直接输出,可以得到伪随机分布的一组"0"、"1"的数字序列,称为 M 序列,在数字通信尤其是扩频数字通信、加密、误码率测试等领域有广泛的应用。理论上可以证明, M 序列具有以下的特点:

- 1)均衡性:n 位 LFSR 实现的 M 序列周期为 2n-1,每一个周期内 1 的数目为 2n-1,0 的个数为 2n-1-1,1 的数目比 0 的数目多一个。当序列足够长时,可近似认为 1 和 0 的数目相等。
- 2) 游程分布: M 序列中连续相同的 1 或 0 合称为一个"游程"。n 位 LFSR 实现的 M 序列总共有 2<sup>□□</sup> 个游程,其中"连续 1"的最长游程长度为 n 且仅有 1 个,"连续 0"的最长游程长度为(n-1)且仅有一个游程。当 n 足够大时,可以看出游程长度远小于周期长度,整个序列具有足够多的逻辑跳变,可以左右一种有效的串行编码模式。

除此之外,M 序列还具有具有移位相加仍是 M 序列、自相关函数近似为白噪声等特征,在此不再赘述。在本实验中,我们首先将使用移位寄存器和异或门实际搭建一个简单的 LFSR 并测试 M 序列的性质,并且利用 M 序列进行通信的简单加密和解密实验。

### 3. 模 2 运算与简单加解密电路

对于串行传输的数字序列,其逻辑表示采用二进制形式,但一般情况下可认为相邻 两个逻辑位之间并没有多为二进制数中的高低位关系,因此可以对每一个逻辑位定义如下的 二进制"加法":

$$0 + 0 = 0$$
  
 $0 + 1 = 1$   
 $1 + 0 = 1$   
 $1 + 1 = 0$ 

这种加法称为"模 2 加法",是计算机科学领域中 CRC 校验等算法的核心部分。在数字逻辑上,可以将其看成不带进位和的二进制加法,各个逻辑位彼此独立地参与运算,因此只需要使用异或门即可实现模 2 加法的功能。

$$+ 110101 + 11100 + 111001 + 110101$$

图 5 二进制序列而模 2 加法, 先后对同一个数列执行模 2 加法将还原原始序列

图 5 给出了两个数字序列的执行模 2 加法的过程,可以发现任何二进制序列先后对同一个序列执行两次模 2 加法,将会还原为原始序列,也就是模 2 加法和模 2 减法本质上是等效的,都只需要通过异或运算即可实现。利用这个性质,可以得到图 6 所示的简单 M 序列加密解密电路:发送端的原始序列与 M 序列执行一次模 2 运算后得到加密后的序列,接收端则通过将加密后的蓄力再次与 M 序列执行一次模 2 运算后即可还原原始序列。解密成功的关键在于发送端和接收端需要有相同步的 M 序列产生电路,可通过额外的附加通信协议来实现,在本实验中不涉及。

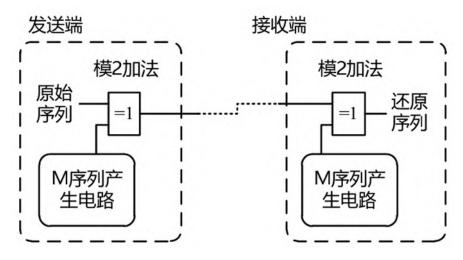


图 6 利用 M 序列的简单加密和解密电路

# 三、实验内容

Table 3.1: 仿真参数

	10010 0111 1075 20	
软件/元件	参数	
Multisim	14.0.593	
数据库版本	<b>14.0.</b> a	
三输入与非门	74LS10D	
四输入与非门	74LS20D	
D 触发器 (含置位端)	74LS74D	
二输入异或门	74LS86D	
D 触发器 (含复位端)	74LS175D	

Table 3.2: 实验仪器型号

仪器	型号
模拟电路实验箱	TPE-D
二输入与非门	74LS00D
三输入与非门	74LS10D
四输入与非门	74LS20D
D 触发器 (含置位端)	74LS74D
二输入异或门	74LS86D
D 触发器 (含复位端)	74LS175D

## 1. 利用D触发器实现4位M序列产生电路。

(1)利用74LS74芯片提供的带置位和复位端的D触发器和必要的逻辑门,实现4位M序列发生电路,参考图3和表1画出电路图。注意初始状态需要通过置位端设置成"1111"的状态,不可进入"0000"的无效状态。

(2)时钟端输入单脉冲,测试 Q1~Q4变化值,填入表3,要求测量出十进制数循环的 周期值,即 M 序列的周期值,验证所设计的 LFSR 具有理论上最大的周期(2<sup>4</sup>-1)

表 3 M 序列发生电路的状态转移(理论)

CP 顺序	<b>Q4</b> (最高位,串行输出)	Q3	Q2	<b>Q1</b> (最低位)	D1⊕D4	<b>Q4Q3Q2Q1</b> 对应的十进制数
0(复位)	1	1	1	1	0	15
1	1	1	1	0	1	14
2	1	1	0	1	0	13
3	1	0	1	0	1	10

4	0	1	0	1	1	5
5	1	0	1	1	0	11
6	0	1	1	0	0	6
7	1	1	0	0	1	12
8	1	0	0	1	0	9
9	0	0	1	0	0	2
10	0	1	0	0	0	4
11	1	0	0	0	1	8
12	0	0	0	1	1	1
13	0	0	1	1	1	3
14	0	1	1	1	1	7
15	1	1	1	1	0	15

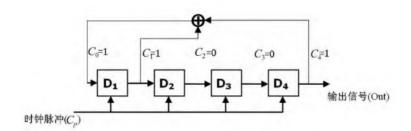


图 7 M序列产生电路(Q1, Q4 为抽头)

周期长度: 15(2n-1)

均衡性:输出信号中一个周期内出现1的个数为8,出现0的个数为7.

游程分布:输出信号中一个周期游程总数为8,"连续 1"的最长游程长度为4,有1个, "连续 0"的最长游程长度为3,有1个,其中"0"游程为4,"1"游程为4.

	12, 3	M アツルス.	工电师叫	人心神神 (天祖)	)
CP 顺序	<b>Q4</b> (最高位,串行输出)	Q3	Q2	<b>Q1</b> (最低位)	Q4Q3Q2Q1 对应的十进制数
0(复位)	1	1	1	1	15
1	1	1	1	0	14
2	1	1	0	1	13
3	1	0	1	0	10
4	0	1	0	1	5
5	1	0	1	1	11
6	0	1	1	0	6
7	1	1	0	0	12
8	1	0	0	1	9
9	0	0	1	0	2
10	0	1	0	0	4
11	1	0	0	0	8
12	0	0	0	1	1
13	0	0	1	1	3
14	0	1	1	1	7
15	1	1	1	1	15

表 3 M 序列发生电路的状态转移(实验)

均衡性验证:输出信号中一个周期内出现1的个数为8,出现0的个数为7.

游程分布验证:输出信号中一个周期游程总数为8,"连续 1"的最长游程长度为4, 有1个,"连续 0"的最长游程长度为3,有1个,其中"0"游程为4,"1"游程为4.

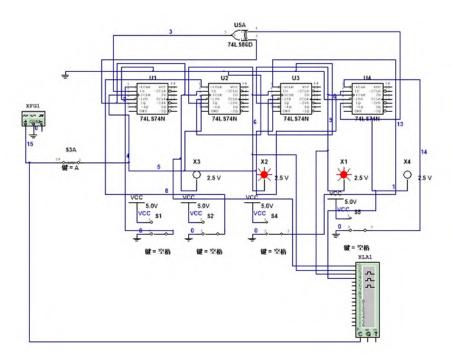


图 8 M序列产生电路(仿真电路图)

Q4Q3Q2Q1 Q4 Q1 CP 顺序 Q3 Q2 (最高位,串行输出) (最低位) 对应的十进制数 0(复位) 

表 3 M 序列发生电路的状态转移(仿真)

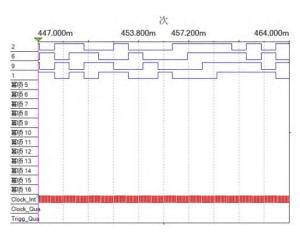


图 9 M 序列产生电路 Q1~Q4 输出波形

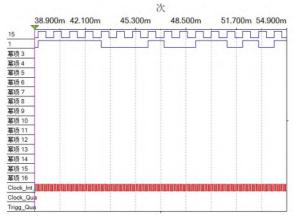


图 10 M 序列产生电路仿真结果(时钟信号与 M 序列输出)

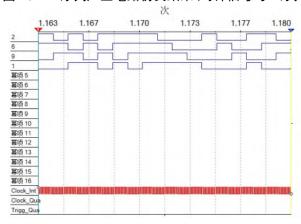


图 11 M 序列产生电路 Q1~Q4 输出波形 (Q3, Q4 为抽头)

均衡性验证:输出信号中一个周期内出现1的个数为8,出现0的个数为7.

游程分布验证:输出信号中一个周期游程总数为8,"连续 1"的最长游程长度为4,有1个,"连续 0"的最长游程长度为3,有1个,其中"0"游程为4,"1"游程为4.

**实验分析:** 本次实验中,利用  $4 \land D$  触发器组成移位存储器,可以选择 Q1,Q4 作为抽头,也可以选择 Q3,Q4 作为抽头(我们将在思考题中给出这种选择的数学证明),从而产生 M 序列。

同一种抽头形成的 M 序列 Q1 $^{\sim}$ Q4 输出中仅有相位差别,其序列完全一致。不同抽头形成的 M 序列不具有明显的相似性(我们将在思考题中利用 matlab 编程定量分析该相似性。

**仿真思路:** 利用 74LS74 组成移位寄存器,并通过置位端跳过 0000 的无效态;利用 74LS86 异或门将 Q1 和 Q4 异或后输入 D1 (或 Q3 和 Q4 异或),从而产生 M 序列。利用逻辑 分析仪可以便捷地检测  $Q1^{\sim}Q4$  的输出信号。

### 2. 利用D触发器实现4位数据接收端电路

利用 74LS175 芯片提供的 4 个带复位端 D 触发器和必要的逻辑门,设计数据接收端电路,端口如图 7 所示: Data 为串行数据输入, Det 为"三连一"检测电路,即任何时刻检测到输入 4 位二进制数据中有三位或以上的信号为逻辑"1"时,输出/Det 信号为"1",否则/Det 信号为"0"(为了简化设计,这里/Det 信号采用了低电平作为有效逻辑,也可以设计高电平的有效逻辑)。

参考图2串并收发的基本电路结构,画出电路图。利用步骤 1 中的M序列作为数据从Data 端输入,时钟CP使用与M序列电路相同的单脉冲,记录一个M序列周期内 Det 信号与M序列的关系,填入表4,分析"三连一"检测电路是否工作正常。

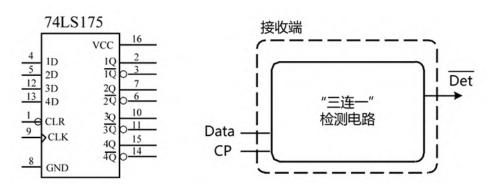


图 12 74LS175逻辑图与4位数据接收电路结构图

### 实验分析:

实验中我们使用74LS175将4个D触发器串联形成移位寄存器,以存储输入的M序列(最高储存4位),并从Q4端串行输出。

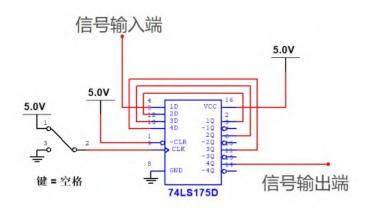


图13 基于74LS175D的数据收发电路

对于"三连一"检测电路,我们需要将M序列信号并行输出到三连一检测电路端,我们到出"三连一"检测电路的真值表,从而设计得到"三连一"检测电路。

	表 4		自由真值表	
	输	入		输出
A	В	C	D	Y
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	1
1	1	1	0	1
1	1	1	1	1
	1		1	

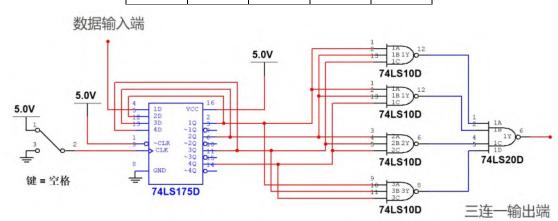


图14 "三连一"检测电路电路图

我们利用真值表画出其卡诺图,从而可以将"三连一"检测电路简化至两个三 输入与非门和一个二输入与非门电路。

CD AB	00	01	11	10
00	0	0	0	0
01	0	0	1	0
11	0	1	1	1
10	0	0	1	0

图15 "三连一"检测电路电路卡诺图

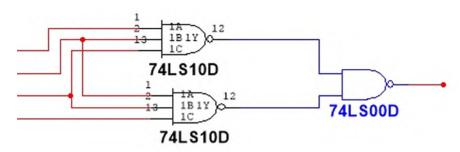


图16 "三连一"检测电路电路图(简化)

表 5 4 位数据接收电路功能测试(记录1个M序列周期)(实验)

			/Det			
CP 顺序 Da <sup>a</sup>	Data 信号值	<b>Q4</b> (最高位)	Q3	Q2	<b>Q1</b> (最低位)	检测结果
0(复位)	1	0	0	0	1	0
1	1	0	0	1	1	0
2	1	0	1	1	1	1
3	1	1	1	1	1	1
4	0	1	1	1	0	1
5	1	1	1	0	1	1
6	0	1	0	1	0	0
7	1	0	1	0	1	0
8	1	1	0	1	1	1
9	0	0	1	1	0	0
10	0	1	1	0	0	0
11	1	1	0	0	1	0
12	0	0	0	1	0	0
13	0	0	1	0	0	0
14	0	1	0	0	0	0
15	1	0	0	0	1	0

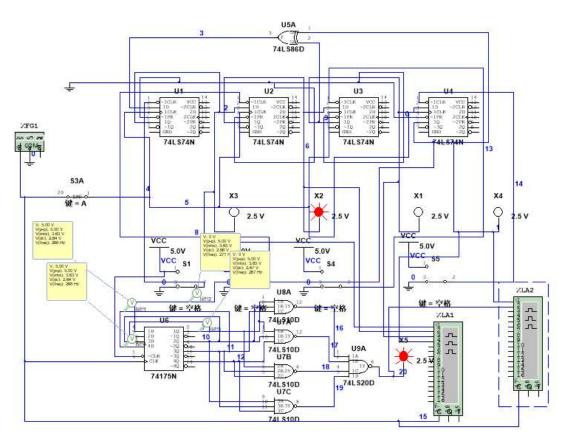


图 17 三连一检测电路(仿真电路图)

表 5 4 位数据接收电路功能测试(记录1个M序列周期)(仿真)

			74LS175 内部状态			
CP 顺序	Data 信号值	<b>Q4</b> (最高位)	Q3	Q2	<b>Q1</b> (最低位)	/Det 检测结果
0(复位)	1	0	0	0	1	0
1	1	0	0	1	1	0
2	1	0	1	1	1	1
3	1	1	1	1	1	1
4	0	1	1	1	0	1
5	1	1	1	0	1	1
6	0	1	0	1	0	0
7	1	0	1	0	1	0
8	1	1	0	1	1	1
9	0	0	1	1	0	0
10	0	1	1	0	0	0
11	1	1	0	0	1	0
12	0	0	0	1	0	0
13	0	0	1	0	0	0
14	0	1	0	0	0	0
15	1	0	0	0	1	0

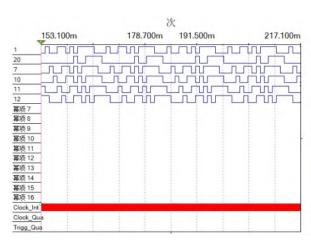


图 18 三连一检测电路(Q1,Q4 为抽头) (仿真波形,依次为输入信号 data,输出信号 del,Q4~Q1 状态)

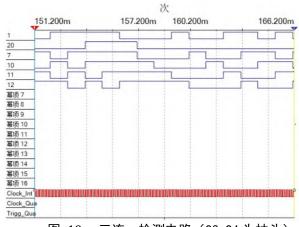


图 19 三连一检测电路(Q3, Q4 为抽头)

(仿真波形, 依次为输入信号 data, 输出信号 del, Q4~Q1 状态)

**仿真思路:** 使用 74LS175 将 4 个 D 触发器串联形成移位寄存器,以存储输入的 M 序列 (最高储存 4 位),将 Q1  $^{\sim}$ Q4 信号并行输入到搭建的三连一检测器中,并通过逻辑分析仪分析输出信号。

### 3. 利用M序列和模2运算制作加解密电路

(1)利用异或门 74LS86,实现模 2 加法电路,分别输入步骤 1 中制作的 4 位 M 序列产生电路,以及通过开关生成的自定义序列,实现对自定义序列的加密过程。加密 前先将 M 序列复位,并且通过输入一定数量的 CP 带脉冲来确定一个 M 序列的起始 位置。

注意: 由于 M 序列起始若干位均为"1",因此应当跳过来保证较好的加密效果。

- (2)如图 8 所示,利用步骤 2 制作的 4 位数据接收电路,一次性接收 4 位加密 后的数据并存储,时钟 CP 使用单脉冲输入。
- (3) 保持 4 位数据接收电路中的数据  $Q1\sim Q4$  不变,将 M 序列产生电路从 Q1 输入改接到 Q4 的输出,复位 M 序列到(1)中的相同起始状态后,实现对加密序列的解密过程, 填写表 5,观察解密后的数据与原始数据的异同。

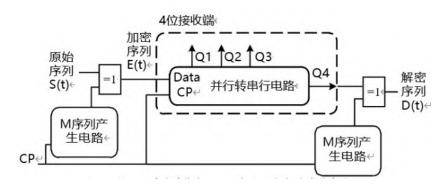


图 20 利用 4 位数据接收端作为数据缓存的加密-解密实验电路框图

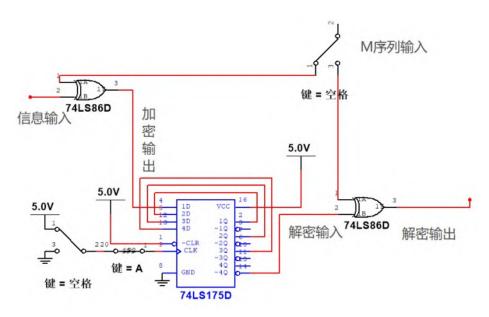


图 21 利用 4 位数据接收端作为数据缓存的加密-解密实验电路图

原始 序列 S(t)	M 序列 (加密)	加密 序列 E(t)	Q1	Q2	Q3	Q4	M 序列 (解密)	解密序列 D(t)
0	0	0	Х	X	Х	X		
1	1	0	0	X	X	X		
0	1	1	0	0	X	X		
1	0	1	1	0	0	X		
			1	1	0	0	0	0
			X	1	1	0	1	0
			X	X	1	1	1	0
			X	X	X	1	0	1

表 5 利用 4 位数据接收端作为数据缓存的加密-解密实验电路状态转移表格(实验)

加密时M 序列复位后经过的时钟周期数:4

解密时M 序列复位后经过的时钟周期数:4

原始 序列 S(t)	M 序列 (加密)	加密 序列 E(t)	Q1	Q2	Q3	Q4	M 序列 (解密)	解密序列 <b>D</b> (t)
1	1	0	Х	X	Х	Х		
1	0	1	0	X	X	X		
1	0	1	1	0	X	X		
0	1	1	1	1	0	X		
			1	1	1	0	1	1
			X	1	1	1	0	1
			X	X	1	1	0	1
			X	X	X	1	1	0

表 5 利用 4 位数据接收端作为数据缓存的加密-解密实验电路状态转移表格(实验 2)

加密时M 序列复位后经过的时钟周期数:4

解密时M 序列复位后经过的时钟周期数:4

表 5 利用 4 位数据接收端作为数据缓存的加密-解密实验电路状态转移表格(实验 3)

原始 序列 S(t)	M 序列 (加密)	加密 序列 E(t)	Q1	Q2	Q3	Q4	M 序列 (解密)	解密序列 D(t)
1	1	0	Х	Х	Х	Х		
0	0	0	0	X	X	X		
1	0	1	1	0	X	X		
1	0	1	1	1	0	X		
			1	1	1	0	1	1
			X	1	1	1	0	0
			X	X	1	1	0	1
			X	X	X	1	0	1

加密时M 序列复位后经过的时钟周期数:4

解密时M 序列复位后经过的时钟周期数:4

**实验分析:** 本次实验的难点在于,如何将移位寄存器的串行输入后的加密序列使用和加密过程相同的 M 序列进行解密。一个简单的方法是放弃移位寄存器,利用记录本记录下加密序列,手动输入加密序列并将 M 序列发生器置位至和加密过程使用的 M 序列相同的起始位置进行解密。

如果利用移位寄存器进行 M 序列解密,简单的想法是在将 M 序列发生器置位的过程中,断开移位寄存器的时钟信号,这在仿真中是可行的,然而在实验中则有一定几率出现问题。这是由于断开时钟信号的过程中可能会输入一个电压跳变进入移位寄存器,导致移位寄存器将待解密的序列输出从而丢失序列的第一位数字。在实验中可以使用**门控**开关的方法设计电路,即利用 74LS00 将控制信号和时钟信号形成与非逻辑,利用控制信号高低电平控制时钟信号的输出,由此可以成功实现同步 M 序列的信号解密。

然而更为简单的方式是**利用 M 序列的自相似性进行解密**。由于移位寄存器将输入序列相位延迟了四位,因此**只需要将 M 序列发生器的 Q4 端用于加密,D1 端用于解密**,得到的便是和加密序列同步的解密序列,由此可以很方便的进行用 4 位数据接收端作为数据缓存的加密-解密实验电路测试。

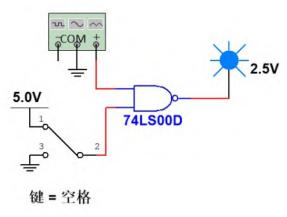


图 22 利用与非门组成门控电路

**仿真思路:** 仿真用 M 序列的自相似性进行解密。由于移位寄存器将输入序列相位延迟了四位,因此只需要将 M 序列发生器的 Q4 端用于加密,D1 端用于解密,得到的便是和加密序列同步的解密序列,由此我们可以得到同步加密和解密的 4 位数据接收端作为数据缓存的加密-解密仿真电路.

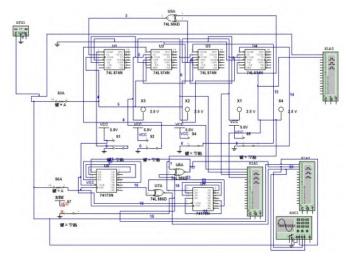


图 23 利用 4 位数据接收端作为数据缓存的加密-解密仿真电路图

表 5 利用 4 位数据接收端作为数据缓存的加密-解密实验电路状态转移表格(仿真)

	1 37 10 1 3	24 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1	11 7 7 77	1200	,,	***	<u>,_                                    </u>	15 4 1 H 1 1 1 1 2 4 1
原始 序列 S(t)	M 序列 (加密)	加密 序列 E(t)	Q1	Q2	Q3	Q4	M 序列 (解密)	解密序列 D(t)
1	1	0	X	X	X	X		
1	0	1	0	X	X	X		
1	0	1	1	0	X	X		
0	1	1	1	1	0	X		
			1	1	1	0	1	1
			X	1	1	1	0	1
			X	X	1	1	0	1
			X	X	X	1	1	0

加密时M 序列复位后经过的时钟周期数:4

解密时M 序列复位后经过的时钟周期数:4

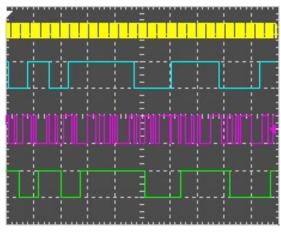


图 24 利用 4 位数据接收端作为数据缓存的加密-解密仿真结果 (依次为时钟信号、输入信号、加密序列、解密信号)

(4)【选做】两组同学分别扮演数据发送方和接收方,利用各自的 M 序列发生器进行加密和解谜。不需要使用数据缓存,可以发送方发送 1 位,接收方接收 1 位,数据长度因此不受数据缓存长度的限制。分别尝试 M 序列同步与不同步条件下,加密和解密的结果。

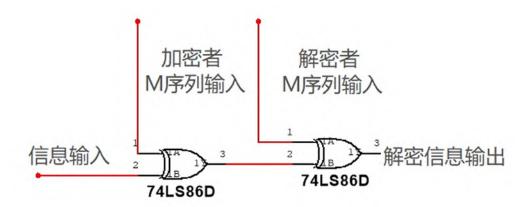


图 25 M序列发生器信息加密解密实验电路图

<b>+</b> /	· · · · · · · · · · · · · · · · · · ·	路状态转移表格(实	
<del>7.</del> 6	M区加方生光15日		100 M 12/JULE 4.

原始序列	M 序列	加密序列	M 序列	解密序列
S(t)	(加密)	E(t)	(解密)	D(t)
1	1	0	1	1
0	1	1	1	0
1	0	1	0	1
0	0	0	0	0
1	1	0	1	1
0	0	0	0	0
1	0	1	0	1
0	0	0	0	0
1	1	0	1	1
0	1	1	1	0

原始序列	M 序列	加密序列	M 序列	解密序列
S(t)	(加密)	E(t)	(解密)	D(t)
1	1	0	1	1
0	0	0	1	1
1	0	1	0	1
0	1	1	0	1
1	0	1	1	0
0	0	0	0	0
1	0	1	0	1
0	1	1	0	1
1	1	0	1	1
0	1	1	1	0

表 6 M 序列发生器信息加密解密实验电路状态转移表格(实验, M 序列不同步)

**实验分析:**实验中我们和另一组同学合作,轮流扮演信息发送方和接收方,实验中需要注意,操作时需要将两个实验箱连接共地,否则会出现由于电势参考点不一致,本应低电平的信号在另一个实验箱中可能为高电平信号。在电势参考点一致时,若加密序列和解密序列一致时,可以获得正确的译码信息;而加密序列和解密序列不一致时,译码信息则为无规则的序列,无法得到正确的译码信息,因此利用M序列产生伪随机序列和模 2 加法,能够实现较好的加密效果。

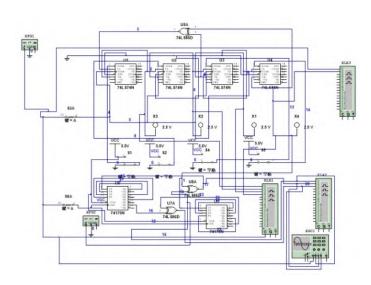


图 26 M 序列发生器信息加密解密仿真电路图

表 6 M 序列发生器信息加密解密实验电路状态转移表格(仿真, M 序列同步)

原始序列	M 序列	加密序列	M 序列	解密序列
S(t)	(加密)	$\mathbf{E}(\mathbf{t})$	(解密)	D(t)
1	1	0	1	1
0	1	1	1	0
1	0	1	0	1
0	0	0	0	0
1	1	0	1	1
0	0	0	0	0
1	0	1	0	1
0	0	0	0	0
1	1	0	1	1
0	1	1	1	0

原始序列	M 序列	加密序列	M 序列	解密序列
S(t)	(加密)	E(t)	(解密)	D(t)
1	1	0	1	1
0	0	0	1	1
1	0	1	0	1
0	1	1	0	1
1	0	1	1	0
0	0	0	0	0
1	0	1	0	1
0	1	1	0	1
1	1	0	1	1
0	1	1	1	0

表 6 M 序列发生器信息加密解密实验电路状态转移表格(仿真, M 序列不同步)

### 仿真思路与分析:

在仿真中改变加密者和解密者 M 序列的同步情况,可以加入一个 74LS175N 元件组成移 位寄存器,也可以利用 M 序列的自相关性将 M 序列发生器 D1 端作为同步解密信号,Q1, Q2, Q3 或 Q4 端作为不同步解密信号。移位寄存器用于储存加密过程中使用的 M 序列,其与 M 序列生成器以及 4 位数据输出端共用一个时钟信号。若解密者使用的 M 序列信号为移位寄存器最高位 (M 序列发生器 D1 端)的输出信号,则此时加密者和解密者 M 序列同步;若解密者使用Q1, Q2, Q3 或 Q4 端的 M 序列信号,则此时加密者和解密者 M 序列不同步。由此我们可以方便地探究 M 序列同步与不同步条件下信号加密和解密的结果。

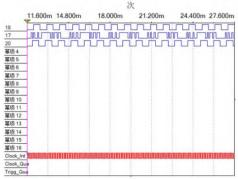


图 27 M 序列发生器信息加密解密仿真结果 (M 序列同步, 波形依次为输入信号、加密信号和解密信号)

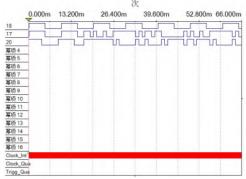


图 28 M序列发生器信息加密解密仿真结果 (M序列不同步, 波形依次为输入信号、加密信号和解密信号)

### 四、思考题

1.描述并简单分析所产生的 4 位 LFSR 及其 M 序列的特征,包括计数器的"伪随机"性, M 序列的均衡性和游程分布等。

下面我们利用**本原多项式**说明M序列产生的原理和性质:

定义n级线性反馈移位寄存器的本征多项式为 $F(x) = \sum_{i=0}^{n} C_i x^i$ .

其中Ci=1表示连线接通, Ci=0表示连线断开, x的幂次表示元素在移位寄存器中的对应位置。

n级线性反馈移位寄存器产生m序列的**充要条件**为:移位寄存器的特征多项式F(x)为本原多项式。

我们以本次实验中的4位移位寄存器为例如何利用本原多项式得到M序列:

$$x^{2^4-1}-1 \rightarrow (x^4+x^3+x^2+x+1)(x^4+x+1)(x^4+x^3+1)(x^2+x+1)(x+1)$$
  
其中 $(x^2+x+1)(x+1)$ 次数小于4,将其排除。

 $(x^4 + x^3 + x^2 + x + 1)$ 可以整除 $(x^5+1)=(x^5-1)$ ,将其排除。

因此本原多项式即能够产生M序列的4位移位寄存器的特征多项式为 $(x^4+x+1)$ 和 $(x^4+x^3+1)$ 

因此本实验中产生M序列时可以选择Q4,Q1作为抽头,也可以选择Q4,Q3作为抽头。

对于更高阶的M序列发生器的设计而言,我们可以利用matlab中的primpoly(x)函数产生本原多项式,进而寻找能够产生M序列的特定抽头。

在理解M序列的产生过程后,我们可以探究本次实验产生等M序列的性质:

- 1)均衡性 **m序列的一个周期内,0和1的数目基本相等.**1的数目比0的数目多一个。 在本次实验中,一个周期内1的数目有8个,0的数目有7个。
- 2) 游程分布 **长度为k的游程占总游程数的1/2<sup>k</sup>. 长度为k的游程中,连0与连1的游程数各占一半。**

本次实验中,输出信号中一个周期游程总数为8, "连续 1"的最长游程长度为4, 有1个; "连续 0"的最长游程长度为3, 有1个; 其余游程符合长度为k的游程占总游程数的1/2<sup>k</sup>的规律,且连0与连1的游程数各占一半。其中"0"游程数目为4, "1"游程数目为4.

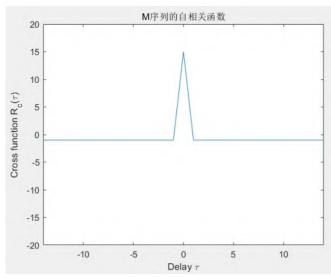
3) 自相关性和互相关性

我们利用Matlab编程研究M序列的自相关系数和互相关系数。

# 基于 Matlab 编程研究 M 序列的自相关系数和互相关系数

```
pol1 = [1 0 0 1 1]; %Q4和Q1作为抽头
pol2 = [1 1 0 0 1]; %Q4和Q3作为抽头
%输入M序列周期
N = 15;
% 生成 m 序列
pnseq1 = PNseq(pol1);
pnseq2 = PNseq(pol2);
u = 2 * pnseq1 - 1;
v = 2 * pnseq2 - 1;
% 求互相关函数
```

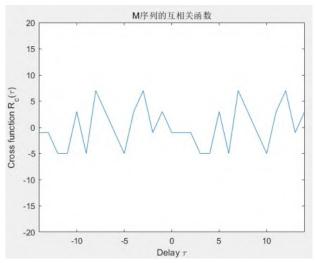
```
[c corrf] = pn corr(u, u, N);
plot(-14: 14, c corrf(1: 29)); axis([-14, 14, -20,
20]);
xlabel('Delay \tau'); ylabel('Cross function
R {c}(\tau)');
function x = PNseq(p)
% 根据多项式 p 生成 M 序列
N = length(p) - 1;
p = fliplr(p);
X = [1 zeros(1, N - 1)];
n = 1;
  for i = 1 : n * (2 ^ N - 1)
   x(i) = X(N); % 输出M序列
   X = [p(1) * rem(sum(p(2 : N + 1) .* X(1 : N)), 2) X(1 : N))
N - 1);
  end
end
function [corrf] = pn corr(u, v, N)
% 求相关函数
for m = 0 : N - 1
   shifted u = [u(m + 1 : N) u(1 : m)];
   corr(m + 1) = sum(v .* shifted u);
end
corrf = [corr(2 : N) corr];
end
```



对异相M序列进行相关性分析,其自相关函数如下:

$$R(t) = egin{cases} 2^n - 1, t = 0 \ -1, & 0 < t \leq 2^n - 2 \end{cases}$$

因此该序列与其平移后的序列比较不能得出任何其他信息。



而不同抽头的M序列之间的互相关函数特性则较差,但其互相关函数也满足产生 gold序列的条件,在此不展开说明。

引入Golomb伪随机假设我们可以验证M序列的伪随机性:

- a)在序列的一个周期内,**0与1的个数相差至多为1**。即序列中0与1出现的概率基本上相同。
- b)在序列的一个周期内,**长为i的游程占游程总数的1/2<sup>i</sup>** (i=1,2,..),**且在等长的游程中0的游程个数和1的游程个数相等**,因此0与1在序列中每一位置上出现的概率相同。
- **c)异相自相关函数是一个常数**。这意味着通过对序列与其平移后的序列做比较,不能给出其他任何信息。

根据我们前面的讨论,**M序列满足这三个伪随机假设**,因此M序列可以作为一个伪随机序列用于扩频通信、数字数据中的加密、加扰、同步、误码率测量等方向。

2.思考题: M 序列加密 - 解密实验中, 收发端的 M 序列同步如何影响解密结果? 如何解决 M 序列的同步问题?

收发端的M序列同步时,可以得到正确的解密结果,即利用模2加法电路还原得到原始输入序列;而M序列不同步时,利用模2加法电路还原得到的序列则为与原序列没有明显关联的其他序列,我们在前面证明了M序列与其平移后的序列比较不能得出任何其他信息,因此M序列有较好的信息加密效果。

对于本实验而言,在同一个实验箱时,可以通过基于门控电路控制时钟信号,将M序列发生器置位至和加密使用的M序列相同的初始状态用于解密。也可以利用M序列的自相似性,利用M序列发生器的D1端作为解密序列同步解密。

在两组同学进行实验时,可以事先约定M序列发生器的初始状态,并使用同一个时钟信号,以达到同步解密的效果。然而这一过程容易发生由于单个信息丢失导致后续输入序列顺序移位,因此解密过程对应的M序列不同步,进而无法获得有效信息的情况。

在网络上传输信息时,传输时发生丢包情况也在所难免。因此例如TCP传输协议,规定了传输的数据包需同时包括报头和报文,报头内含信息次序和检验和等校验信息,若数据链路层中发生了信息丢失情况,则校验不通过,接收方将放弃这个数据包并要求传输方重新发送。在保证了双方的数据包一致的前提下,通过事先约定私钥(即此次实验中的M序列),即可实现对传输过程中通信信息加密并由接收方成功解密的效果。

## 五、实验结论

- 1.本次实验中,我们利用移位寄存器和模二加法电路搭建了M序列发生器,从理论、实验和仿真三个方面证明了四位移位寄存器组成的M序列发生器可以利用Q1,Q4作为抽头,也可以利用Q3,Q4作为抽头,并基于实验和仿真结果,分析了和M序列的均衡性和游程分布,利用Matlab编程验证了M序列的自相关性,从而证明我们产生的M序列满足三条伪随机假设,是标准的伪随机序列。
- 2.本次实验中,我们使用D触发器串联组成了移位寄存器,实现了串行输入-并行输出和并行输入-串行输出的转换;进而利用并行输出端和与非逻辑门组成了"三连一"检测电路,验证了移位寄存器中信号1的个数。
- 3.本次实验中,我们使用了基于门控电路的4位数据接收端作为数据缓存的加密-解密电路和基于M序列自相似性的4位数据接收端作为数据缓存的加密-解密电路,并与相邻组同学进行了加密-解密测试,实验结果表明收发端的M序列同步时,可以得到正确的解密结果,即利用模2加法电路还原得到原始输入序列;而M序列不同步时,利用模2加法电路还原得到的序列则为与原序列没有明显关联的其他序列,因此M序列作为标准的伪随机序列可以实现较好的信息加密效果。

## 六、参考文献

- [1]电子技术基础实验[M]. 2022.
- [2]姜桥,邢彦辰,曲伟,王振力,郭宏,姜波. 电子技术基础[M].人民邮电出版社:,201309.285.
- [3]陈军.基于 SystemView 的 4 位 m 序列发生器数学模型的分析及电路设计[J].电气自动 化,2015,37(01):40-41+85.
- [4]刘灼群、蔡志岗编著《数字通信原理与硬件设计》,科学出版社,2022 年
- [5] Leon W. CHouch, II 著,罗新民、任品毅、黄华等译《数字与模拟通信系统》(第七版) 电子工业 出版社,2007 年

# 《电子技术实验》课程实验报告

学院: 物理学院 专业: 物理学类 年级: 20级

实验人姓名 (学号): 罗俊平 (19319086)

2022 年 6 月 17 日 下午

# 实验十四 闭环温度测量与控制电路实验

### 一、实验目的

- 1. 掌握温度测量电路的工作原理。
- 2. 熟悉数模转换器的工作原理。
- 3. 掌握温度的闭环控制电路。

### 二、实验仪器及器件

Table 1: 仿真元件

软件/元件	参数	
Multisim	14.0.593	
数据库版本	14.0.a	
双运算放大器集成电路	NE5532AI	
高精度运算放大器	OP07	

Table 2: 实验仪器型号

· · · · · · · · · · · · · · · · · · ·				
示波器	MSO 2022b(200MHz 1GS/s)			
模拟电路实验箱	TPE-D			
双运算放大器集成电路	NE5532AI			
高精度运算放大器	OP07			

# 三、实验原理

# 1. 恒温器控制系统

温度控制技术在现代信息技术中是三大基础之一。恒温箱 管是在生活上,还是在工业上都有着巨大的经济效益。为了达到自动控制的目的,由相互制约的各个部分,按一定的要求组成的具有一定功能的整体称为自动控制系统。它是由被控对象、传感器、控制器和执行器等组成。

典型的自动控制系统的控制过程,如图 1 所示。被控对象时刻受到干扰 f(例如环境热源、散热)输入造成的影响,其被控参量  $\theta$  a(温度)通过传感器测量得到  $\theta$  Z (热电偶的电压值)。控制系统需要时刻比较  $\theta$  Z 和设定值  $\theta$  G 的误差  $e=\theta$  G -  $\theta$  Z,决定执行器(例如加热棒) 的行为,从而使被控对象的温度值保持在给定值(或称为设定值)。

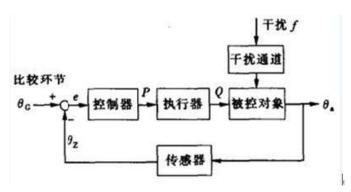


图 1 典型自动控制系统的控制流程

由图 1 的框图可以看出,自动控制系统是一个闭合的回路,所以称为闭环系统。其特点是自动控制系统的被控变量经过传感器又返回到系统的输入端,即存在反馈。显然,自动控制系统中输入量与反馈量是相减的,即采用的是负反馈,这样才能位被控变量与给定值之差消除或减小,达到控制的目的。

本实验选用一种 3D 打印机挤出头作为被控系统,闭环控制系统能够将 3D 挤出头的温度稳定在预设温度上,保证 3D 打印材料能够正确的熔化挤出。

挤出头本身由加热电阻和与之绑定的热敏电阻组成,如图 2 所示。加热电阻作为闭环系统的执行器,外接直流加热电源后将电能转换为热能,可以通过开关来控制加热电源交替地连通与断开使整个挤出头的加热温度维持在相对稳定的温度上。进一步的,执行器的行为可以修改为通过温度偏差值而改变热源能量的大小,或者引入比例、比例积分、比例积分微分电路等,使系统调节行为更加快速或精确,例如"比例-积分-微分"控制(PID)等,是过程控制中广泛应用的控制形式。

挤出头上固定有一个**热敏电阻**,其电阻值随着温度的变化而改变,如表 1 所示。通过万用表对该热敏电阻值的测量,可以换算得到挤出头当前的实时温度值。

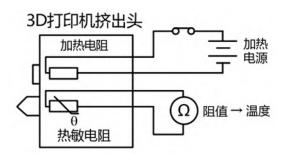


图 2 3D 打印机挤出头基本结构

尽管热敏电阻可以作为温度测量的传感器,但需要设计额外的电阻测量电路,因此在本实验中热敏电阻值仅作为挤出头温度的标定传感器。而用于闭环系统测量的传感器则使用热电偶进行测量。

#### 2. 热电偶传感器与冷端补偿。

热电偶是一种常用的温度传感器。如图 3 所示,热电偶冷端的电压差直接与热端温度 T 和冷端温度 T0 的差成正比由于是测量电压信号,所以可以方便地使用仪表放大器等电路对电压信号进行放大,将被控物理量——温度 T,转换为闭环反馈系统中的信号。

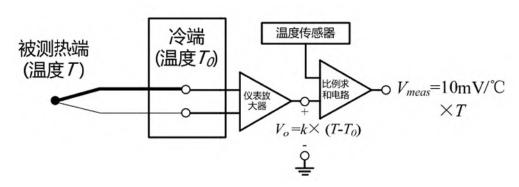


图 3 热电偶温度测量电路与冷端补偿原理

电子测控系统中,电压小信号的高精度测量通常使用仪表放大器(Instrumentation Amplifier,或称精密放大器 INA)来实现。它是差分放大器的一种改良,具有输入缓冲器,不需要输入阻抗匹配;同时具有非常低的直流漂移、低噪声、高开环增益、非常高的共模抑制比,因此常用于需要精确性和稳定性非常高的测量电路中。常见的仪表放大器结构基于 3 个运算放大器,如图 4 所示。电阻 R1 和 R1'、R2 和 R2'、R3 和 R3'为阻值匹配的对称电阻,则电路对于共模信号 Vcm 的增益始终为 1 而输出电压为:

$$V_o = V_d \frac{R_3}{R_2} \left( 1 + \frac{2R_1}{R_G} \right) + V_{ref}$$
 (1)

若 $R_2 = R_3 且 V_{ref} = 0$ ,则差分增益为 $(1 + \frac{2R_1}{R_C})$ .

通过调节 RG 阻值即可调节仪表放大器最终的差分信号增益,进一步连接热电偶可得到温度差与输出电压值之间的增益值。

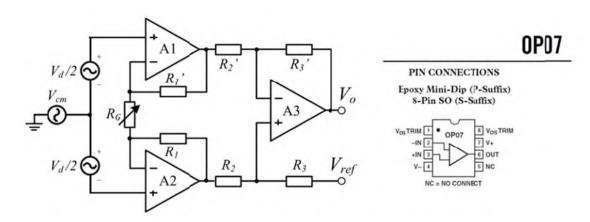


图 4 仪表放大器原理图与 OP07 运算放大器结构图

在本实验中,我们使用了 TI 公司的 OPO7 型高精度运算放大器来搭建仪表放大器,自身具有 600kHz 的增益带宽积、高达 120dB 的共模抑制比和小于 60 μ V 的输入电压失配,适合于搭建仪表放大器。单片 OPO7 芯片包括一个运算放大器,采用±12V 电源供电,能够提供较大的输出电压动态范围。关于 OPO7 型运算放大器更多资料详见 TI 公司官网: https://www.ti.com/product/OPO7。

为了让热电偶测量电路最终输出的测量电压值 Vmeas 正比于热端温度 T,需要在测量电路板上使用精密温度传感器来监测冷端温度 T0,通过比例比例求和电路(可额外使用一个 OPO7 运算放大器)来实现冷端补偿。本实验中使用 TI 公司的 LM35 精密温度传感器(https://www.ti.com/product/LM35),如图 6 所示。其输出电压与冷端温度的关系始终为: OUTPUT=OmV+10.0mV/ $\mathbb C$ ,因此需要调节仪表放大器的增益 k 为 10.0mV/ $\mathbb C$ ,并设计合理的比例求和电路的增益,最终设计目标为输出电压 Vmeas=T× 10.0mV/ $\mathbb C$ 。

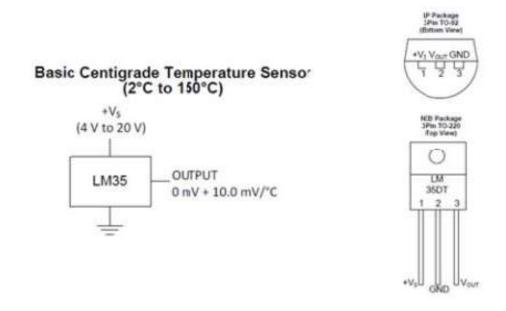


图 5 LM35 型精密温度传感器的原理图和封装图

#### 3. 设定值的产生与 T 型电阻网络 D/A 转换器

控制系统另一个需要实现的功能是设定值  $\theta$  G 的生成。在本实验中,通过数字 - 模拟转换器(Digital - to - analog Conver or,D/A)来产生精确且易于调节的 考电压。 D/A 是 A/D 转换器的相反过程,通过输入多位二进制的数字信号  $b_{n-1}b_{n-2}\cdots b_1b_0$ ,来生成与之呈现线性关系的模拟电压输出:

$$V_{out} = \left(b_{n-1} \times 2^{n-1} + b_{n-2} \times 2^{n-2} + \dots + b_1 \times 2 + b_0 \times 1\right) \frac{V_{ref}}{2^n}$$
(2)

D/A 转换器的一种常见的实现结构,是使用 T 型电阻网络实现 如图 2 所示。8 位数字信号控制着图中的开关,参考电压 Vref 经过电阻网络和负反馈放大器,最终产生模拟电压的输出值 Vout。T 型电路网络通过呈两倍关系的电阻 R 和 2R 组成的网络结构,实现了各个支路电流的加权相加。通过对图 2 每一个开关所在的支路电流进行分析,容易求得负反馈放大器输出电压 Vout 为:

$$V_{out} = -\frac{R_f}{2^8 R} V_{ref} \times \left( 2^7 d_7 + 2^6 d_6 + 2^5 d_5 + 2^4 d_4 + 2^3 d_3 + 2^2 d_2 + 2^1 d_1 + d_0 \right)$$
(3)

从而实现了在通过数字值产生不同的模拟电压的功能。

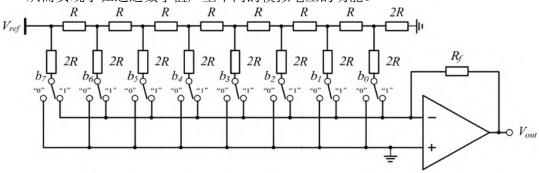


图 6 8 位 T 型电阻网络结构的 D/A 转换器

为了得到一定的输出驱动能力,D/A 转换器需要使用负反馈放大器产生电压输出。在本实验中,我们使用了TI 公司的NE5532A 型低噪声运算放大器。该运放采用±12V 电源供电,能够提供较大的输出电压动态范围;同时该运放具备超过 66dB 的直流增益和100dB 的共模抑制比,能够保证输出电压 Vout 的准确。单片 NE5532A 芯片包括了两个运算放大器,在本实验中通过两级反相输入负反馈放大电路级联的方式来最终产生同相输出,如图 3 所示。关于 NE5532A 型运算放大器更多资料详见 TI 公司官网:https://www.ti.com/product/NE5532A。

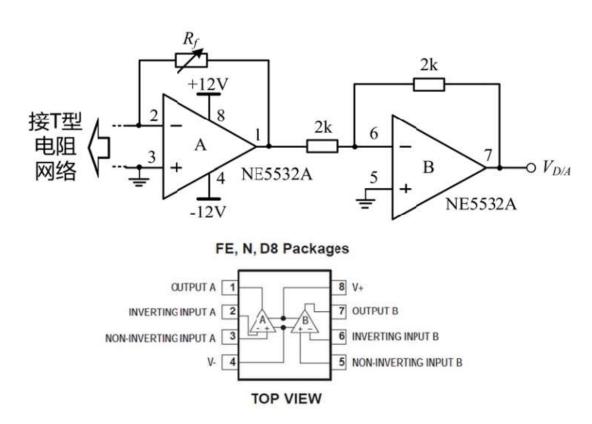


图 7 利用 NE5532A 芯片设计 D/A 转换器输出部分

理想的 D/A 转换器的输出模拟电压值应当与输入的数字值呈线性关系,但在实际的 D/A 转换器中,由于电阻阻值不匹配、运算放大器精度开关非理想特性等因素,使得实际测量得到的转换关系呈现非线性的关系,如图 8 所示。实测转换曲线与理想的严格线性的转换曲线之间的差值  $\Delta$  Vout 称为 D/A 转换器的"积分非线性"(Integral nonlinearity,INL),是衡量 D/A 转换器转换精度的一个重要指标。

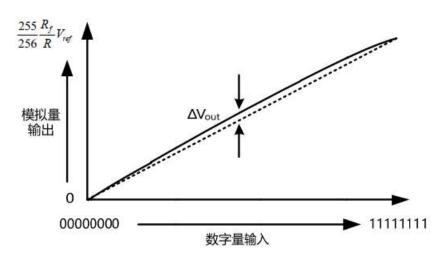


图 8 D/A 转换器的转换曲线与积分非线性

#### 4. 误差比较与执行单元

利用 D/A 转换电路生成的设定值 VD/(A 对应图 1 中的  $\theta$  G)需要与传感器测量得到的 Vmeas(对应图 1 中的  $\theta$  Z)进行比较,来控制加热电路的行为,整个比较和执行器部分的电路如图 9 所示。本实验使用了 TI 公司的 LM311 高速差分比较器(www. ti. com/product/LM311),工作在+12V 单电源下,能够实现百纳秒水平的高速响应。比较器的输出电压 Vctrl 用于驱动 一个 ALPHA&OMEGA 公司的 PMOS 场效应管 AOD403 作为加热电阻丝的控制开关。当 Vctrl 为高电平(+12V)时,PMOS 管关断,加热电阻丝不加热;当 Vctrl 为低电平(0V)时,PMOS 管导通,此时加热电源作用在加热电阻丝上开始加热。通过正确设计 VD/A 与 Vmeas 大小关系和对应的 PMOS 管开关行为,能够实现当热电偶测量电压过高时关闭加热电阻丝,测量电压过低时开启加热电阻丝,实现对温度的闭环调节。

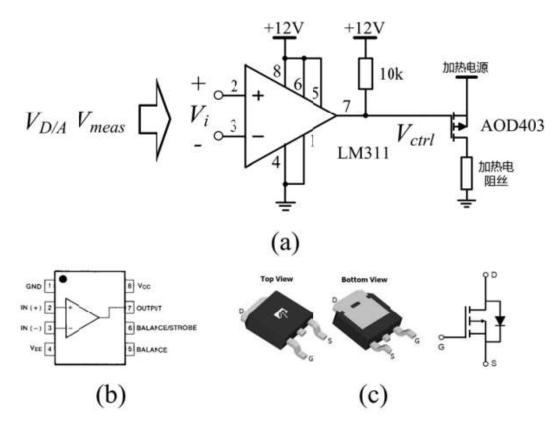


图 9 (a) 误差比较与执行器电路 (b) LM311 比较器引脚图 (c) AOD403 PMOS 管引脚图与符号

# 三、设计电路与实验

#### 设计需求:

- 1. 设计 T 型电阻网络结构的 D/A 转换器,要求当数字输入为  $0^2255$  时,输出  $V_{D/A}$  为  $0 \sim 2.55$  V.
  - 2. 设计输入误差比较和执行单元,能够通过输入电压控制加热电路的行为。

- 3. 设计仪表放大器与冷端补偿电路, 使温度测量电路灵敏度为 10mV/°C。
- 4. 将 D/A 转换器,温度测量电路和加热电路模块连接,组成闭环温度控制电路。

#### 设计思路:

- 1. 搭建T型电阻网络结构的 D/A 转换器,D/A 转换取值通过选定 $V_{ref}$ 、 $R_f$ 和R的值实现,最终效果为数字输入为 0~255 时,输出  $V_{D/A}$  为 0 ~ 2.55 V.
- 2. 搭建比较器加热电路,利用差分比较器实现当 Vi>0 时,加热器工作,Vi<0 时加热器停止工作的功能。
- 3. 搭建仪表放大器与冷端补偿电路,通过调节 Rg 调整差分增益  $(1+\frac{2R_1}{R_G})$ ,最终使温度变化满足  $10\,\mathrm{mV}/\mathbb{C}$  的关系。
- 4. 将各模块级联,将D/A转换电路生成的设定值输入误差比较和执行单元,控制加热电路,并将温度测量电路的输出端与设定值进行比较,当温度高于设定值时,停止加热;温度低于设定值时,保持加热。

#### 测试思路:

- 1. D/A转换器: 测量D/A转换器的转换曲线, 通过选取多个测试点测量积分非线性平均值  $\Delta V_{out}$ ,尽可能降低 $\Delta V_{out}$ 。
- 2. 比较器加热电路: 通过板上的电阻分压产生 Vi>0 和 Vi<0,输入比较器加热电路中,要求Vi>0时LED亮, Vi<0时LED灭.
- 3. 仪表放大器与冷端补偿电路: 热敏电阻和热电偶同时测量加热电阻的温度,从而标定 热电偶的灵敏度,要求满足10mV/℃的关系。
- 4. 组成闭环温度控制电路后,测量加热电阻温度随时间的变化关系,验证温度控制效果 是否良好。

# 实验电路图与数据记录

#### (1) D/A 转换器的搭建与调试

- a) 根据图 1 搭建 T 型电阻网络结构的 D/A 转换器;
- b)测量所实现的 D/A 转换器的转换曲线,估算所实现的 D/A 转换器的积分非线性。

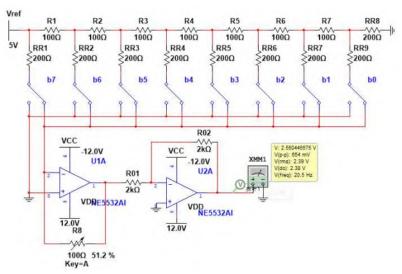


图10 D/A转换器仿真与实验电路图

当数字输入为 0~255 时,输出  $V_{D/A}$  为 0 ~ 2.55 V, T 型电阻网络电阻阻值需要满足以下关系:

$$\frac{R_f}{R}V_{ref} = 2.56 \text{ V}$$

本次实验中使用的 T 型电阻网络电阻阻值为:

$$V_{ref} = \underline{\hspace{1cm}}, R_f = \underline{\hspace{1cm}}, R = \underline{\hspace{1cm}}.$$

	V = 2/1.	- 1 4 2 C HH () 11 10 4 10 C () 1 42	
输入信号	十进制值	输出电压(V)	$\Delta V_{out}$
00000000	0		
00010100	20		
00101000	40		
00111100	60		
01010000	80		
01100100	100		
01111000	120		
10001100	140		
10100000	160		
10110100	180		
11001000	200		
11011100	220		
11110000	240		
11111111	255		

表 1 D/A转换器测试表(实验)

积分非线性平均值 $\Delta V_{out}$ =

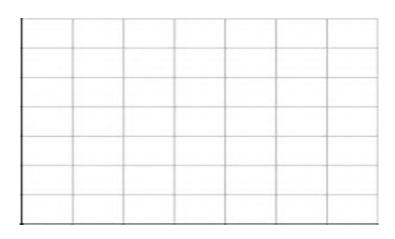


表 1 D/A转换器测试表(仿真)

	• • • • • • • • • • • • • • • • • • • •	110111101111	17
输入信号	十进制值	输出电压(V)	$\Delta V_{out}$
00000000	0	0.00088	0.00088
00010100	20	0.200723	0.000723
00101000	40	0.400713	0.000713
00111100	60	0.600691	0.00069
01010000	80	0.800687	0.000687
01100100	100	1.000622	0.000622
01111000	120	1.200641	0.000641
10001100	140	1.400574	0.000574
10100000	160	1.600608	0.000608
10110100	180	1.800497	0.000497
11001000	200	2.000505	0.000505
11011100	220	2.20045	0.00045
11110000	240	2.400482	0.000482
11111011	251	2.510338	0.000338
11111101	253	2.530406	0.000406
11111110	254	2.540448	0.000448
11111111	255	2.550446	0.000446

积分非线性平均值 $\Delta V_{out}$ =0.00057V

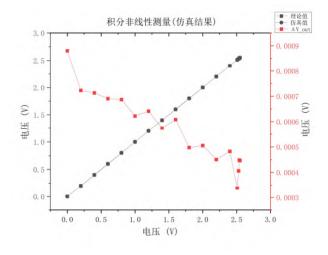


图11 积分非线性关系仿真结果

# (2)比较器加热电路的调试

a) 根据图 2 搭建误差比较和执行单元,输出连接到 3D 打印机挤出头的加热电阻丝,通过板上的电阻分压产生 $V_i > 0$ 和 $V_i < 0$ ,测试电路行为填入表 2;

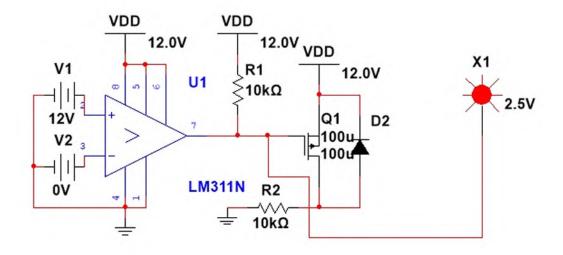


图12 加热器比较电路仿真与实验电路图

	, , , , , , , , , , , , , , , , , , , ,		
输入	控制电压	加热模块行为	加热 <b>LED</b> 亮灭
$V_{i}(v)$	Vctrl(V)		
$V_i > 0$			
$V_i < 0$			

表 2 加热器比较电路测试表

# 仿真结果:

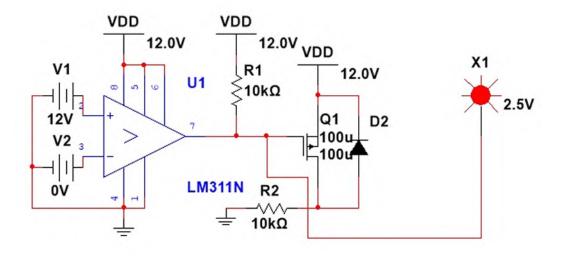


图13 Vi>0时 LED亮 加热器工作

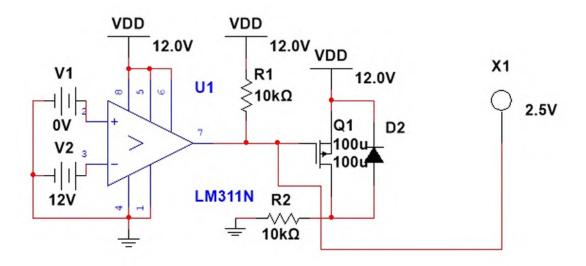


图14 Vi<0时 LED灭 加热器不工作

b)使用万用表欧姆档连接3D打印机挤出头的热敏电阻,测量热敏电阻值并通过参考表 折算成环境温度。在整个实验过程中,保持万用表欧姆档与热敏电阻的连接,用于监控 3D打印机挤出头的温度。

未加热时热敏电阻阻值=	
对应环境温度值=	

#### (3) 仪表放大器与冷端补偿电路

- a)检查 LM35 精密温度传感器的功能:使用万用表测量其输出电压,使用热源(如手)触碰 LM35,观察输出电压是否随温度的变化而变化,估测其温度变化是否满足  $10mV/^{\circ}C$ 的关系;
- b) 根据图 3 连接仪表放大器电路,连接热电偶,调节仪表放大器的 $R_G$ 电阻,使得仪表放大器输出的灵敏度为 $10mV/^{\circ}$ C。

标定时,将步骤 2 中已经调试通过的加热电阻与热电偶进行充分的热接触,通过加热电阻产生不同的温度(真实温度通过热敏电阻进行实时测量),进而标定热电偶及其测量电路的灵敏度。

c) 使用比例求和电路进行冷端补偿,并且调节比例求和电路的增益,保持温度测量电路最终的灵敏度为 $10mV/^{\circ}C$ 。

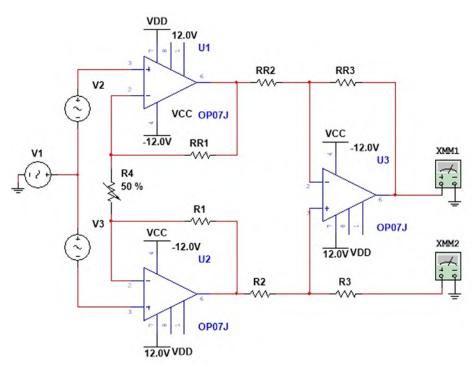


图15 仪表放大器实验与仿真电路图

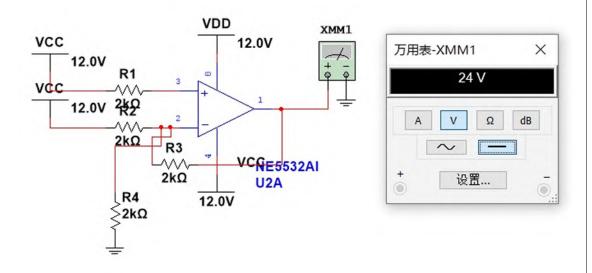


图16 比例求和电路实验与仿真电路图

比例求和电路原理:

$$U_o = \frac{R_3 + R_f}{R_3} (R_1 / / R_2) (\frac{V_1}{R_1} + \frac{V_2}{R_2})$$

若
$$R_1 = R_2 = R_3 = R_f$$
,则 $U_o = V_1 + V_2$ 。

# 仿真结果:

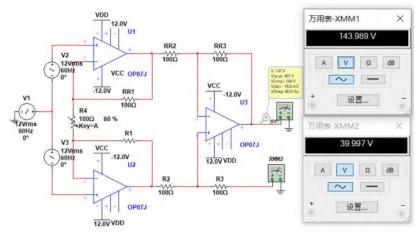


图15 仪表放大器仿真结果(差模增益为10)

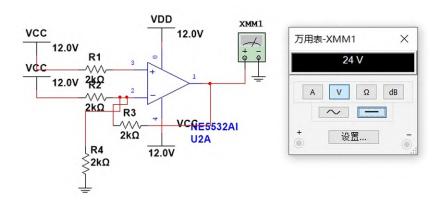


图18 比例放大器输出两个电压之和

#### (4) 闭环温度控制实验

组装步骤 1-3 中的 D/A 转换器(用于产生 $V_{D/A}$ )、温度测量电路(用于产生 $V_{meas}$ )和加热电路,最终得到闭环温度控制系统。组装方案如设计思路部分所述。通过 D/A 转换器设置不同的目标温度( $10mV/^{\circ}C$ ),每隔 30s 检测热电偶的输出电压变化情况,填入表 4,分析闭环温度控制系统的性能。

热敏电 对应实测温 热电偶电压 $V_{meas}$ 实测值(v) 温度设定值℃ 阻 阻 值 度 С 90s 120s 150s 180s 210s240s 270s 300s 330s 30s 60s

表 4 闭环温度控制电路测试表

# 四、实验中遇到的问题

本次实验中由于电阻升温过快,导致无法很好地校准温度。

# 五、改进方案

使用相机录像, 但仍受限于万用表采样率, 无法达到很好的测量结果。

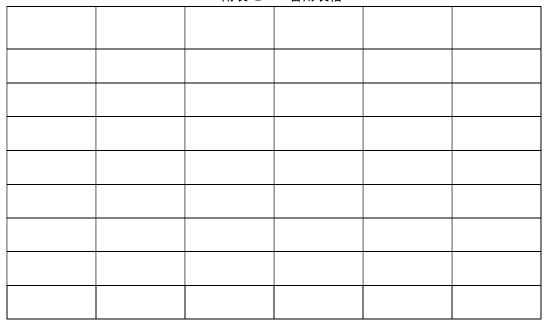
# 七、附录

附表 1 热敏电阻的阻值与温度的对应关系

温度(℃)	阻值(Ω)	温度(℃)	阻值(Ω)	温度(℃)	阻值(Ω)
20	121.3317001	56	34.37979407	92	12.491702
21	116.6678088	57	33.32691561	93	12.1798633
22	112.2129948	58	32.31235085	94	11.8774449
23	107.9566624	59	31.33450484	95	11.5841174
24	103.8888114	60	30.39185685	96	11.2995648
25	100	61	29.48295658	97	11.0234833
26	96.28131096	62	28.60642056	98	10.7555808
27	92.72431959	63	27.76092875	99	10.4955767
28	89.32106406	64	26.94522137	100	10.2432013
29	86.06401759	65	26.15809586	101	9.99819529
30	82.94606244	66	25.39840398	102	9.76030918
31	79.96046556	67	24.66504917	103	9.52930309
32	77.10085586	68	23.95698395	104	9.30494626
33	74.36120291	69	23.27320749	105	9.08701665
34	71.73579697	70	22.61276335	106	8.8753006
35	69.21923035	71	21.9747373	107	8.66959246
36	66.80637987	72	21.35825526	108	8.46969428
37	64.49239052	73	20.76248134	109	8.27541548
38	62.27265999	74	20.18661605	110	8.08657252
39	60.14282436	75	19.62989451	111	7.90298866
40	58.09874448	76	19.09158479	112	7.72449364
41	56.13649332	77	18.57098639	113	7.55092345
42	54.25234404	78	18.0674287	114	7.38212003
43	52.44275879	79	17.58026963	115	7.21793108
44	50.70437823	80	17.10889424	116	7.0582098
45	49.0340116	81	16.65271351	117	6.90281467
46	47.42862746	82	16.2111631	118	6.75160924
47	45.88534498	83	15.78370221	119	6.60446194
48	44.40142569	84	15.36981253	120	6.46124587
49	42.97426576	85	14.96899717	121	6.32183863
50	41.60138877	86	14.58077968	122	6.18612213

51	40.28043881	87	14.20470316	123	6.05398243
52	39.00917407	88	13.84032933	124	5.92530958
53	37.78546077	89	13.48723772	125	5.79999745
54	36.60726742	90	13.14502486	126	5.6779436
55	35.47265944	91	12.81330351	127	5.55904913

附表 2 备用表格



# 八、参考文献

- [1] 电子技术基础实验[M]. 2022.
- [2] 姜桥,邢彦辰,曲伟,王振力,郭宏,姜波. 电子技术基础[M].人民邮电出版社:, 201309.285.